

溅射 SiGe 薄膜及其等时等温退火效应*

王光伟^{1,†} 茹国平² 张建民¹ 曹继华¹ 李炳宗²

(1 天津师范大学电子工程系, 天津 300222)

(2 上海复旦大学微电子学系, 上海 200433)

摘要: 分别在 n -Si(100) 和 SiO_2 衬底上用离子束溅射法淀积 SiGe 薄膜. 用俄歇电子谱测定薄膜 Ge 含量为 15% ~ 16%. 对样品进行常规炉退火以考察退火温度和时间对薄膜结晶度的影响. 采用 X 射线衍射确定薄膜物相. 发现在同样退火条件下, SiGe 在 n -Si 衬底上比 SiO_2 上有更高的结晶度. 通过曲线拟合, 得到平均晶粒尺寸与退火温度和时间依赖关系分别是自然指数和近线性的抛物线函数. 推断出溅射 SiGe 薄膜的热退火结晶可能是晶粒生长控制过程.

关键词: SiGe 薄膜; 离子束溅射; 炉退火; 晶粒生长; 半导体材料

PACC: 6800; 8140; 8115C

中图分类号: TN304.055

文献标识码: A

文章编号: 0253-4177(2006)05-0846-06

1 引言

活性矩阵液晶显示器 (AMLCD) 的基本工作单元是薄膜晶体管 (TFT). TFT 有源层通常是用非晶 Si 或多晶 Si 制作的. TFT 技术的两大趋势是更低的工艺温度和衬底大面积化. 低温工艺允许 TFT 做在玻璃和塑料等一些低成本衬底上, 这些衬底材料在大面积电子学中发挥重要作用. 一般来说, 较低温度下制备的薄膜, 其结晶度也较低. 在衬底上成核后, 有必要采取措施促使晶粒长大以满足器件要求^[1]. 过去几年里, 人们对多晶 SiGe (poly-Si_{1-x}Ge_x) 薄膜进行了广泛研究^[2-6]. 发现多晶 SiGe 淀积和结晶温度比多晶 Si 低^[7], 其载流子迁移率较高^[7,8], 用它作有源层可以提升 TFT 的性能. 在 TFT 制造中, Si_{1-x}Ge_x 薄膜的固相结晶 (SPC) 通常为热引发, 热退火工艺是必不可少的. SPC 与成核及晶粒长大直接相关, 并决定薄膜的微结构^[9]. 所以, 退火工艺参数对 TFT 特性有非常重要的影响. 在微电子工艺中, 常规炉退火 (CFA) 应用较多, 与其它退火方式相比有许多优点, 如薄膜表面平整度高、均匀性好以及一次可以处理大批量晶片等^[10,11]. Rem 等人研究了低压化学气相沉积 (LPCVD) 制备的非晶 SiGe 薄膜的常规炉退火与快速热退火 (RTA) 效应, 发现在 SiO_2 衬底上 Si_{1-x}Ge_x 薄膜成核较为困难, CFA 与 RTA 结合应是较好的选择^[12]. Roh 等人研究了等离子体增强化学气

相沉积 (PECVD) 的非晶 SiGe (a -Si_{1-x}Ge_x-H) 薄膜的 SPC 行为, 证实晶粒大小与薄膜最初的无序度及 Ge 含量有关^[13]. 还有许多关于 SiGe 薄膜 SPC 的文献报道, 限于篇幅不一列举. 迄今为止, 从文献资料看, 有关离子束溅射 SiGe 薄膜 CFA 的研究尚少.

本文研究目的是 CFA 对离子束溅射 SiGe 薄膜平均晶粒大小和载流子迁移率的影响, 即考察平均晶粒尺寸和载流子迁移率与退火时间及温度之间的函数关系.

2 实验

实验用衬底为电阻率为 $6 \sim 9 \cdot \text{cm}$ 的 n -Si(100) 和氧化层厚度约 500nm 的氧化片. n -Si 片和氧化片都经过标准 RCA 清洗. 溅射靶材是 p -Si 上用导电胶随机粘帖几片纯度优于 99.999% 的高纯锗, 其主要杂质为氧和碳. 在室温下溅射, Si_{1-x}Ge_x 薄膜名义厚度为 100nm. 溅射仪真空室的本底气压和工作气压分别是 9.3×10^{-7} 和 6.7×10^{-3} Pa. 淀积速率约为 2nm/min. 淀积完毕, 样品在稀氢氟酸 (HF) 中漂洗 10s 以除去自然氧化层和表面沾污, 用去离子水冲洗干净, 移入退火炉. 炉中通有纯度超过 99.99% 的高纯 N_2 作保护气. 退火条件为: (1) 等时退火的时间固定为 3h, 退火温度分别为 350, 600, 800 和 1000 ; (2) 等温退火的温度固定为 750 , 退火时间分别为 2, 6, 8 和 10h.

*天津市高校科技发展基金资助项目(批准号:JW20051201)

†通信作者. Email:wgw1631@163.com

2005-09-17 收到, 2005-11-01 定稿

室温下,对不同条件下退火处理的 Si_{1-x}Ge_x/SiO₂ 样品,利用 HL5500 型霍尔效应测量系统进行 Hall 测试. Si_{1-x}Ge_x 薄膜样品的组分比由俄歇电子谱(AES)测定,测试设备为 PHI550 ESCA/SAM 型,蚀刻电流为 5μA,氩离子束流密度为 160μA/cm². 薄膜的结晶度和物相用 X 射线衍射(XRD)表征,衍射仪型号为 Rikagu Model D/Max-3C,扫描范围为 20°~68°,扫描速率为 0.02°/s, X 射线源为 Cu K 辐射(波长 0.15406nm). 用于 AES 和 XRD 测试的 Si_{1-x}Ge_x 膜厚分别为 75nm 和 100nm,由 Alpha-Step 500 台阶仪测定.

3 结果与讨论

3.1 AES 谱

图 1(a) 和 (b) 分别是 r-Si 和 SiO_2 衬底上刚制备 Si_{1-x}Ge_x 薄膜的原子深度分布的 AES 谱. 可以看出:(1)薄膜表面覆盖着一层非常薄的碳、氧沾污层;(2)薄膜内 Ge 含量大约为 15~16%;(3) Si_{1-x}-

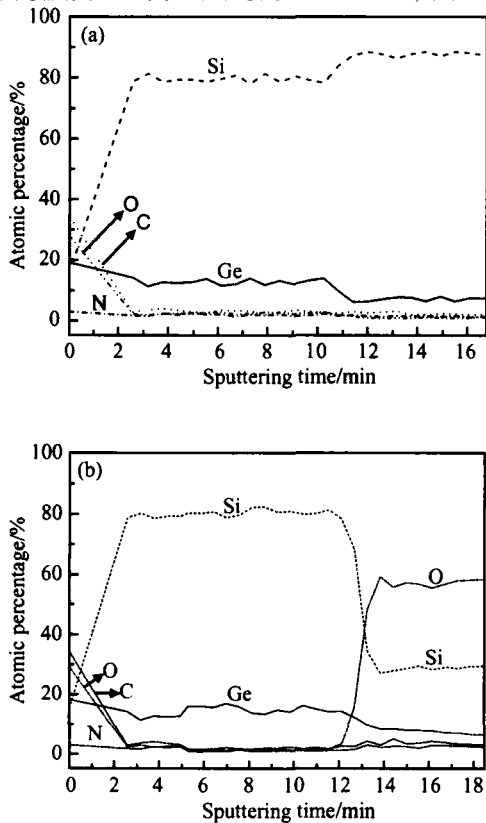


图 1 (a) r-Si 衬底上刚淀积 Si_{1-x}Ge_x 薄膜的原子深度分布;(b) SiO_2 衬底上刚淀积 Si_{1-x}Ge_x 薄膜的原子深度分布
Fig. 1 (a) Depth profile of atoms in as-deposited Si_{1-x}Ge_x/ r-Si ; (b) Depth profile of atoms in as-deposited Si_{1-x}Ge_x/ SiO_2

Ge_x 薄膜内 Ge 的分布基本是均匀的. 在刚淀积时,溅射出来的原子携带的动能可在衬底上转化为热量,促使 Ge 向衬底扩散,使得衬底中有低含量的 Ge 存在.

图 2 (a) 和 (b) 分别给出了 SiO_2 衬底上 Si_{1-x}-Ge_x 薄膜在 750 经 4 和 10h 退火后原子深度分布的 AES 谱. 由该两图可见, Si_{1-x}Ge_x 薄膜表面发生了一定程度的氧化;并且退火时间越长,氧化层越

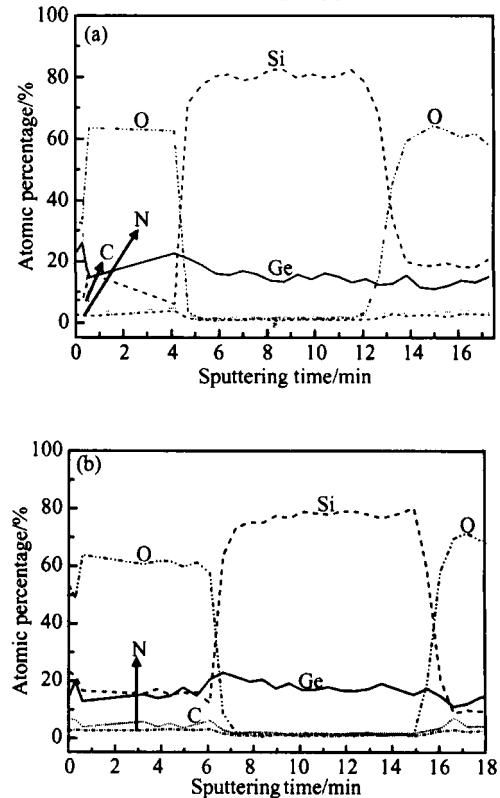


图 2 (a) 750 ,4h 退火的 Si_{1-x}Ge_x/SiO₂ 原子深度分布;(b) 750 ,10h 退火的 Si_{1-x}Ge_x/SiO₂ 原子深度分布
Fig. 2 (a) Depth profile of atoms in Si_{1-x}Ge_x film annealed at 750 for 4h; (b) Depth profile of atoms in film annealed at 750 for 10h

厚. AES 测试中, Ar⁺ 离子刻蚀速率大约为 7nm/min,由此可推算出图 2(a) 和 (b) 中氧化层大致厚度分别为 28 和 42nm. 由于表面氧化, Ge 原子在氧化物/Si_{1-x}Ge_x 界面分凝,但在 Si_{1-x}Ge_x 薄膜内部 Ge 的分布基本是均匀的. Ge 的存在使得 Si_{1-x}Ge_x 薄膜的氧化比 Si 薄膜要快得多,这和文献[14]的报道相符. 文献[14]指出:(1) Si_{1-x}Ge_x 薄膜氧化速率较快的原因是氧化方程中参数 A 较小;(2) 750 退火,薄膜表层氧化产物以 (SiO₂)_{1-m}(GeO₂)_m 最为可能,含量以 SiO₂ 为主. 值得指出的是,氧化物厚度与 Ge 含量无关,并且在高纯 N₂ 气中退火容易在氧化层内生成 Ge 的团聚物^[15]. Si_{1-x}Ge_x 薄膜的氧化表

明在退火气氛中存在极少量的氧. 氧耦合到 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜中会缩短少子的寿命^[16]. 图 2 (a) 和 (b) 显示, $\text{Si}_{1-x}\text{Ge}_x$ 薄膜内的氧含量是非常低的. 在器件制造中, 表层氧化物可以被腐蚀掉. 需要注意的是, $\text{Si}_{1-x}\text{Ge}_x$ 薄膜表层的氧化与结晶过程是相互竞争的. 因此, 必须尽可能地降低退火炉内的氧含量.

3.2 XRD 谱

样品 $\text{Si}_{1-x}\text{Ge}_x/\text{n-Si}$ 和 $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ 在不同温度下 3h 退火的 XRD 谱示于图 3 和 4. 两图谱显示, 衍射峰 $\text{SiGe}(111)$ 的强度随退火温度升高而增强, 而 $\text{SiGe}(220)$ 峰强度无明显变化. $\text{Si}_{1-x}\text{Ge}_x$ 薄膜中 Ge 含量低于 20%, 其结晶行为应和非晶硅 ($\alpha\text{-Si}$) 相类似. Hwang 等作者报道了分子束外延制备的 $\alpha\text{-Si}_{1-x}\text{Ge}_x$ ($x = 0 \sim 0.53$), 在 600 °C 结晶出现较强的 $\text{SiGe}(111)$ 衍射峰^[17], 这与我们的结果是一致的. 从图谱中可以发现, 样品 $\text{Si}_{1-x}\text{Ge}_x/\text{n-Si}$ 的衍射峰 $\text{SiGe}(111)$ 和 $\text{SiGe}(220)$ 均比 $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ 的强, 预示 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜在 n-Si 衬底上有更高的结晶度. 根据文献 [12, 18], 这可解释为 $\text{Si}_{1-x}\text{Ge}_x$ 在 SiO_2 上比在 n-Si 上成核更为困难. 晶粒平均尺寸可用如下的 Scherer 公式计算^[19]:

$$\bar{L} = \frac{K}{\cos \theta} \quad (1)$$

式中 $K = 0.9$, 为 X 射线衍射仪参数; $\lambda = 0.15406\text{nm}$, 是 X 射线波长; $\Delta 2\theta$ 是扣除仪器展宽后衍射峰的半高宽度 (FWHM); θ 是衍射角.

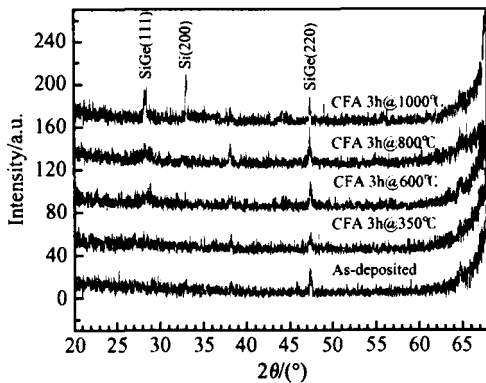


图 3 3h 不同温度退火的 $\text{Si}_{1-x}\text{Ge}_x/\text{n-Si}$ 的 X 射线衍射谱
Fig.3 XRD spectra of $\text{Si}_{1-x}\text{Ge}_x/\text{n-Si}$ annealed for 3h at various temperatures

图 5 是样品 $\text{Si}_{1-x}\text{Ge}_x/\text{n-Si}$ 和 $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ 的平均晶粒尺寸与退火温度之间关系的拟合曲线. 很明显, $\text{Si}_{1-x}\text{Ge}_x$ 在 n-Si 上的平均晶粒尺寸大于在 SiO_2 上的. 这部分可归结为 SiO_2 是非晶态, 而 n-Si 是单晶态. 相对来说, $\text{Si}_{1-x}\text{Ge}_x$ 薄膜在 SiO_2 表面能量上不利于成核; 另一方面, 氧的耦合会阻碍晶粒的生长^[20]. 图 5 中两条拟合曲线都是自然指数函数.

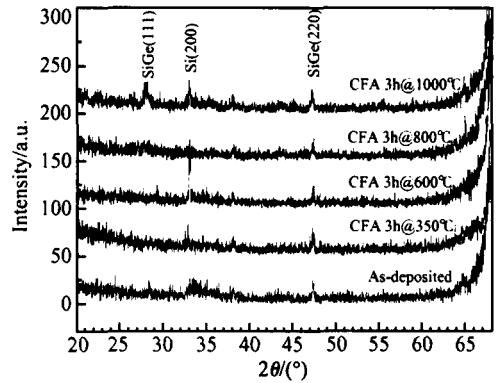


图 4 3h 不同温度退火的 $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ 的 X 射线衍射谱
Fig.4 XRD spectra of $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ annealed for 3h at various temperatures

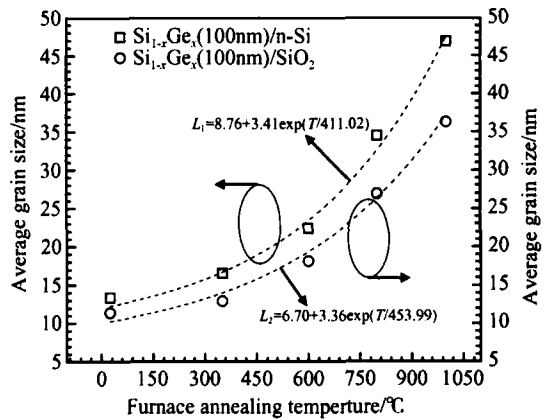


图 5 $\text{Si}_{1-x}\text{Ge}_x$ 平均晶粒尺寸与退火温度的关系
Fig.5 Dependence of average grain size versus annealing temperature

我们推定热退火引发的 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜再结晶是晶粒生长控制过程的可能性较大, 而成核控制过程的可能性较小. 理由是, 从图 3 和 4 可以看出, 刚沉积 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜的 $\text{SiGe}(220)$ 衍射峰已出现, 说明在没有热处理的情况下, 刚沉积的 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜已经成核. 这种成核在薄膜沉积的最初就已形成^[21], 因为衬底表面总存在一些能量上对成核最有利的位址. 这同文献 [9] 的报道是一致的. 根据 Scherer 公式算出 SiO_2 衬底上刚沉积 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜的平均晶粒大小为 11.5nm. $\text{Si}_{1-x}\text{Ge}_x$ 的晶格常数 $a(x)$ 是 Ge 含量 x 的函数, 文献 [22] 给出二者之间的关系为:

$$a(x) = 0.002733x^2 + 0.01992x + 0.5431 \quad (2)$$

$\text{Si}_{1-x}\text{Ge}_x$ 属立方晶系, (111) 晶向的面间距 d_{111} 与 $a(x)$ 之间的关系为:

$$d_{111} = a(x) / \sqrt{3} \quad (3)$$

d_{111} 可利用 X 射线谱通过 Bragg 公式计算得到. 由 (2) 和 (3) 式解出 $x = 0.12$, 与 AES 测试结果 $x = 0.15 \sim 0.16$ 是比较接近的. 这说明利用 Scherer 公

式估算 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜平均晶粒尺寸是有效的.

Hall 测试表明 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜是弱 p 型的. 空穴浓度为 10^{14} cm^{-3} 量级. 图 6 为空穴迁移率与平均晶粒尺寸的关系. 随退火温度升高, 空穴迁移率增长很快. 其原因可归结为, 热退火能量降低晶粒间界中的陷阱密度和晶粒内的缺陷态密度所致. 拟合线为直线, 这与 Seto 的多晶薄膜载流子运输模型是相符的^[23].

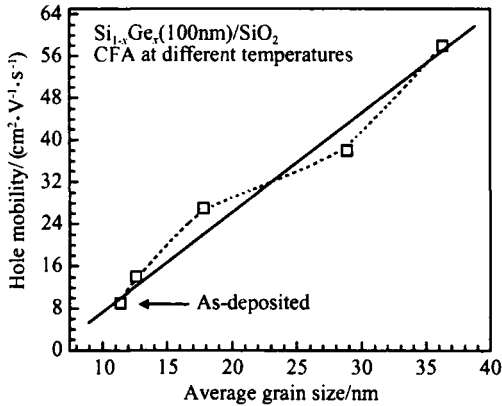


图 6 不同退火温度的 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜空穴迁移率与平均晶粒尺寸的关系

Fig. 6 Hole mobility as a function of average grain size in $\text{Si}_{1-x}\text{Ge}_x$ film

图 7 和 8 是样品 $\text{Si}_{1-x}\text{Ge}_x/\text{n-Si}$ 和 $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ 在 750 不同时间退火的 XRD 谱. 随退火时间的延长, 衍射峰 $\text{SiGe}(111)$ 的强度变强, 预示晶粒尺寸随时间长大. 如上所述, $\text{Si}_{1-x}\text{Ge}_x$ 薄膜在 n-Si 衬底比 SiO_2 上有更高的结晶度.

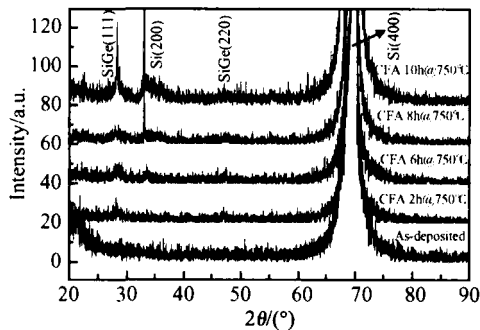


图 7 $\text{Si}_{1-x}\text{Ge}_x/\text{n-Si}$ 750 不同退火时间的 X 射线衍射谱
Fig. 7 XRD spectra of $\text{Si}_{1-x}\text{Ge}_x/\text{n-Si}$ annealed at 750 for different annealing periods

薄膜平均晶粒尺寸与退火时间的关系示于图 9. 图中两条拟合曲线都是抛物线. 许多文献报道^[24~26], 二维和三维晶粒生长与退火时间的依赖关系是二次函数.

由图 10 可见, 与图 6 的情况类似, 得出了 Si_{1-x}

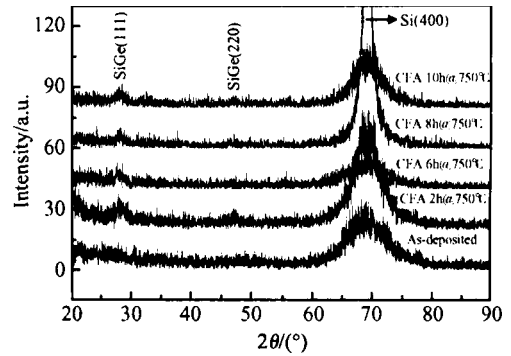


图 8 $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ 750 不同退火时间的 X 射线衍射谱
Fig. 8 XRD spectra of $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ annealed at 750 for different annealing periods

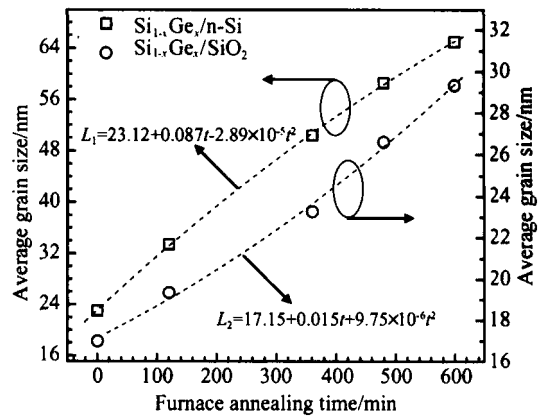


图 9 $\text{Si}_{1-x}\text{Ge}_x$ 平均晶粒尺寸与退火时间的关系
Fig. 9 Dependence of average grain size in $\text{Si}_{1-x}\text{Ge}_x$ versus different annealing durations

Ge_x 薄膜空穴 Hall 迁移率与平均晶粒尺寸是线性依赖关系. 我们把 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜平均晶粒尺寸与退火温度、退火时间以及空穴迁移率的数据总结于表 1.

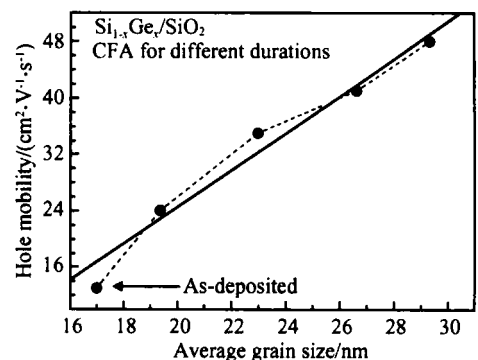


图 10 不同退火时间的 $\text{Si}_{1-x}\text{Ge}_x$ 薄膜空穴迁移率与平均晶粒尺寸的关系
Fig. 10 Hole mobility as a function of average grain size in $\text{Si}_{1-x}\text{Ge}_x$ film on annealing duration

表 1 $\text{Si}_{1-x}\text{Ge}_x$ 平均晶粒尺寸与退火温度、退火时间以及空穴迁移率数据

Table 1 Dependence of average grain size on annealing temperature, time, and hole mobility

| 样品 退火条件 | | 平均晶粒尺寸 / nm | | 空穴迁移率 / ($\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$) |
|------------------|----------|---|---|--|
| | | $\text{Si}_{1-x}\text{Ge}_x/\text{rr-Si}$ | $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ | $\text{Si}_{1-x}\text{Ge}_x/\text{SiO}_2$ |
| 等 时 退 火 | 未退火 | 13.4 | 11.5 | 9 |
| | 3h @350 | 15.2 | 12.6 | 14 |
| | 3h @600 | 22.4 | 17.8 | 27 |
| | 3h @800 | 34.5 | 28.9 | 38 |
| | 3h @1000 | 46.9 | 36.3 | 58 |
| 等 温 退 火 | 未退火 | 23.3 | 17.0 | 13 |
| | 2h @750 | 33.1 | 24.6 | 24 |
| | 6h @750 | 50.1 | 37.4 | 35 |
| | 8h @750 | 58.5 | 48.1 | 41 |
| | 10h @750 | 64.9 | 55.9 | 48 |

4 结论

研究了离子束溅射 Si-Ge 薄膜的等时等温炉退火效应. 退火对薄膜 Ge 含量基本无影响. 经分析与计算, 得出薄膜的平均晶粒尺寸与退火温度是指数关系, 与退火时间是近线性的抛物线函数关系. 空穴 Hall 迁移率与平均晶粒尺寸呈线性关系. 研究表明, 离子束溅射 Si-Ge 薄膜的炉退火再结晶, 由晶粒生长过程控制的可能性较大.

参考文献

[1] Zhang J J, Shimizu K, Hanna J. High mobility top-gate thin film transistors fabricated with poly- $\text{Si}_{1-x}\text{Ge}_x$ thin films on glass substrate. *J Non-Cryst Solids*, 2004, 338:740

[2] King T J, Saraswat K C. Polycrystalline silicon-germanium thin-film transistors. *IEEE Trans Electron Devices*, 1994, 41(9):1581

[3] King T J, Saraswat K C. Low-temperature (550) fabrication of poly-Si thin-film transistors. *IEEE Electron Device Lett*, 1992, 13(6):309

[4] Lin H C, Jung T G, Lin H Y, et al. Deposition and device application of in situ boron-doped polycrystalline Si-Ge films grown at low temperatures. *J Appl Phys*, 1993, 74(9):5395

[5] Salm C, Klappe J G E, Holleman J, et al. XRD Texture and morphology analysis of polycrystalline LPCVD $\text{Ge}_x\text{Si}_{1-x}$ alloys. *Mater Res Soc Symp Proc*, 1994, 343:721

[6] Duan Peng, Qu Xiping, Liu Ping, et al. Ni induced crystallization of amorphous Si-Ge . *Chinese Journal of Semiconductors*, 2004, 25(11):1453 (in Chinese) [段鹏, 屈新萍, 刘萍, 等. Ni 诱导非晶 Si-Ge 薄膜结晶. *半导体学报*, 2004, 25(11):1453]

[6] Wang Guangwei, Ru Guoping, Qu Xiping, et al. The solid phase reaction of Co, Ni with $\text{Si}_{1-x}\text{Ge}_x$ and their Schottky contact properties. *Semiconductor Technology*, 2004, 29(11):36 (in Chinese) [王光伟, 茹国平, 屈新萍, 等. 钴镍与 Si-Ge 薄膜的固相反应与肖特基接触特性. *半导体技术*, 2004, 29(11):36]

[7] King T J, Saraswat K C, Pfiester J R. PMOS transistors in LPCVD polycrystalline silicon-germanium films. *IEEE Electron Device Lett*, 1991, 12(11):584

[8] King T J, Saraswat K C. A low-temperature (500) silicon-germanium MOS thin-film transistor technology for large-area electronics. *Tech Dig Int Electron Devices Meet*, 1991:567

[9] Rodríguez A, Rodríguez T, Olivares J, et al. Nucleation site location and its influence on the microstructure of solid-phase crystallized Si-Ge films. *J Appl Phys*, 1991, 90(5):2544

[10] Guillet D, Sarret M, Haji L, et al. Crystallization of amorphous silicon-germanium films deposited by low pressure chemical vapor deposition. *J Non-Crystalline Solids*, 2000, 266~269(part 2):689

[11] Nakazawa K, Tanaka K. Effect of substrate temperature on recrystallization of plasma chemical vapor deposition amorphous silicon films. *J Appl Phys*, 1990, 68(3):1029

[12] Rem J B, De Leuw M C V, Holleman J, et al. Furnace and rapid thermal crystallization of amorphous $\text{Ge}_x\text{Si}_{1-x}$ and Si for thin film transistors. *Thin Solid Films*, 1997, 296(1/2):152

[13] Roh O H, Yun W J, Lee J K. Variation of spin densities and the solid-phase crystallization of amorphous $\text{Si}_{1-x}\text{Ge}_x$ H films. *J Appl Phys*, 2001, 90(6):2786

[14] Nicolet M A, Liu W S. Oxidation of Ge-Si . *Microelectron Eng*, 1995, 28(1~4):185

[15] Leoy C C, Ewh K, Arianto J, et al. Oxidation study of RF sputtered amorphous and polycrystalline silicon germanium films. *International J Modern Phys B*, 2002, 16(28/29):4224

[16] Ghani T, Hoyt J L, Noble D B, et al. Effect of oxygen on minority-carrier lifetime and recombination currents in $\text{Si}_{1-x}\text{Ge}_x$ heterostructure devices. *Appl Phys Lett*, 1991, 58(12):1317

[17] Won H C, Kwan R M, Bum K K, et al. Solid phase crystallization of amorphous $\text{Si}_{1-x}\text{Ge}_x$ films deposited on SiO_2 by molecular beam epitaxy. *J Appl Phys*, 1995, 77(7):3042

[18] Holleman J, Kuiper A E T, Verweij J F. Kinetics of the low pressure chemical vapor deposition of polycrystalline germanium-silicon alloy from SiH_4 and GeH_4 . *J Electrochem Soc*, 1993, 140(6):1717

[19] Jelenkovic E V, Tong K Y, Cheung W Y, et al. Low temperature doping of poly- Si-Ge films with boron by co-sputtering. *Thin Solid Films*, 2000, 368(1):55

[20] Sun Z, Tong K, Lee W. Properties of furnace crystallized polysilicon films prepared by r. f. sputtering. *Thin Solid Films*, 1996, 288(1/2):224

[21] Tu K N, Gusak A M, Sobchenko I. Linear rate of grain growth in thin films during deposition. *Phys Rev B*, 2003, 67(24):245408

[22] Dismukes J P, Ekstrom L, Paff R J. Lattice parameter and density in germanium-silicon alloys. *J Phys Chem*, 1964, 68(10):3021

[23] Seto J Y W. The electrical properties of polycrystalline silicon films. *J Appl Phys*, 1975, 46(12):5247

[24] Mullins W W. Two-dimensional motion of idealized grain boundaries. *J Appl Phys*, 1956, 27(6):900

[25] Holm E A, Glazier J A, Srolovitz D J, et al. Effects of lattice anisotropy and temperature on domain growth in the two-dimensional Potts model. *Phys Rev A*, 1991, 43:2662

[26] Marder M. Soap-bubble growth. *Phys Rev A*, 1987, 36:438

Isochronal and Isothermal Annealing Effects on $\text{Si}_{1-x}\text{Ge}_x$ Thin Film by Ion Beam Sputtering *

Wang Guangwei^{1,†}, Ru Guoping², Zhang Jianmin¹, Cao Jihua¹, and Li Bingzong²

(1 Department of Electronic Engineering, Tianjin University of Technology and Education, Tianjin 300222, China)

(2 Department of Microelectronics, Fudan University, Shanghai 200433, China)

Abstract : Polycrystalline $\text{Si}_{1-x}\text{Ge}_x$ thin film is deposited on n-Si (100) and SiO_2 substrates respectively by ion beam sputtering. The Ge fraction in the $\text{Si}_{1-x}\text{Ge}_x$ layer is determined to be 0.15 ~ 0.16 by Auger electron spectroscopy. The samples are annealed in a conventional furnace at different temperatures for different durations to investigate temperature and time effects on crystallinity. Phase identification is performed by X-ray diffractometry. It is found that the $\text{Si}_{1-x}\text{Ge}_x$ film has a higher crystallinity on n-Si than on SiO_2 under identical annealing conditions. The dependences of the average grain size on annealing temperature and time are exponential and parabolic functions, respectively, as determined by curve fitting. Thus the crystallization process of ion beam sputtered $\text{Si}_{1-x}\text{Ge}_x$ film may be controlled by grain growth.

Key words : poly- $\text{Si}_{1-x}\text{Ge}_x$; ion-beam-sputtering deposition; furnace annealing; grain growth; semiconductor materials

PACC : 6800; 8140; 8115C

Article ID : 0253-4177(2006)05-0846-06

* Project supported by the Science Development Foundation of Higher Education of Tianjin City (No. JW20051201)

† Corresponding author. Email: wgw1631@163.com

Received 17 September 2005, revised manuscript received 1 November 2005

©2006 Chinese Institute of Electronics