

用于 5 ~ 6 GHz 无线局域网的硅螺旋电感设计

孙龙杰^{1,2,†} 杨 波² 郭理辉²

(1 西安电子科技大学微电子研究所, 西安 710071)

(2 西安科技大学微电子研究所, 西安 710075)

摘要: 提出一种设计和优化电感版图结构的方法. 采用低电阻系数硅衬底和 0.18 μm Cu/SiO₂ 互连工艺技术, 设计出一组工作在 5.7GHz 的电感, 同时优化了版图结构, 例如内部磁芯大小、线圈宽度、线圈间距 (0.2 ~ 11nH) 等. 与使用原有设计方法测出的电感的 Q 值相比, 经过优化的 5.7GHz 电感的 Q 值可改进到 5 ~ 8.

关键词: 射频电感; 结构优化; 仿真; 无线局域网

EEACC: 7250G

中图分类号: TM55

文献标识码: A

文章编号: 0253-4177(2006)05-0892-04

1 引言

如今, 片上电感已经被广泛地运用在射频集成电路上. 通过谨慎地设计和优化结构, 可以极大地改进芯片上电感的 Q 值. 然而, 基于 0.35 μm 和 0.25 μm 的 CMOS 互连技术设计规则, 现存的设计和优化只在频率等于或低于 2.4GHz 的蓝牙和 GSM 领域有所应用^[1~3]. 随着制造工艺的不断发展, 高性能的射频系统, 例如, 频率在 5 ~ 6GHz 之间的无线局域网 (WLAN), 可以由 0.18 μm 或 0.13 μm CMOS 工艺实现. 片上电感的制造平台也由原来的铝互连技术改为铜互连技术. 由于 Q 值随电感增加迅速减小, 2.4GHz 或 2.4GHz 以下的电感设计已经不能满足 WLAN 的要求. 据最新报道^[4], 5.6GHz 电感为 4nH 和 6nH 时, 相应的 Q 值分别为 5.7 和 2.6, 都比 2.4GHz 时相应电感 Q 值低得多. 这些电感的拓扑图可以经过优化, 专门应用于 2.4GHz.

众所周知, 对于工作在 2.4GHz 或 2.4GHz 以下的一组电感的一些拓扑参数, 例如: 内部磁芯体积、线圈宽度、线圈间距等, 都设计为常数. 通过改变电感的匝数, 可以获得不同电感值. 虽然这种版图设计看起来可应用于 2.4GHz, 但应用于 5 ~ 6GHz 的 WLAN 就不理想了. 本文采用 Cu/SiO₂ 互连工艺, 设计和优化一组工作在 5.7GHz 的电感, 通过改变匝数, 使其值在 0.2 ~ 11nH 的范围内变化, 以达到 RF IC 设计的要求.

2 设计工具和结构

目前有许多种用于射频元件仿真的商业设计工具, 例如: HP-ADS, SONNET, Microwave Office 等, 其中大多数工具都是基于对电磁场的分析. 这种分析十分精确, 但是耗费时间, 特别是在同电路图仿真进行比较时尤为费时. 本文选择了两种设计工具进行比较, 从而选出一个既准确又不费时的设计工具. 这两种设计工具一个是 HP-ADS 商用 Momentum 仿真, 另一个是 AISITIC^[5,6] (螺旋电感和变压器的仿真). 选用一组 1 ~ 8 匝的矩形螺旋电感作为测试样品来判定设计工具. 仿真时, 频率范围达到 10GHz. 选择四个特征参数进行比较, 这些参数分别是: 低频电感 (L_s), Q 峰值 (Q_{peak}), Q 峰值时的频率 ($f @ Q_{\text{peak}}$), 共振频率 (f_{res}). 分别用 HP-ADS 和 AISITIC 对这些值进行仿真, 结果见表 1, 表中的 "meas", "sim(ADS)", "sim(AISITIC)" 表示测量结果. 因为 AISITIC 的结果相对正确而且节省时间, 所以在设计中我们选择它进行仿真.

螺旋电感位于六个互连金属层的最顶层, 采用 0.18 μm 铜互连工艺制造. 线圈的厚度为 2.5 μm . 线圈和硅之间是 SiO₂ 层, 作为 M1 到 M5 和 Via1 到 Via5 的互连层. 除了 M6, 其他金属层的厚度为 0.5 μm , 通孔的厚度为 0.8 μm . 线圈下的 SiO₂ 层的厚度为 6.5 μm . 在螺旋电感上的钝化层是一层 0.3 μm 厚的 SiO₂.

† 通信作者. Email: slj@vip.163.com

2005-09-06 收到, 2005-10-31 定稿

表 1 HP-ADS 与 AISITIC 分别仿真 $Q_{peak}, f @ Q_{peak}, f_{res}$ 的结果
Table 1 Values of $Q_{peak}, f @ Q_{peak},$ and f_{res} simulated by HP-ADS and AISITIC

n	L_s/nH			Q_{peak}			$f @ Q_{peak}/GHz$			f_{res}/GHz		
	meas	sim(ADS)	sim(AISITIC)	meas	sim(ADS)	sim(AISITIC)	meas	sim(ADS)	sim(AISITIC)	meas	sim(ADS)	sim(AISITIC)
1	0.53	0.68	0.4	14.0	8.64	12.5	>10.05	9.65	>10.05	>10	>10	>10
2	1.11	1.34	0.97	14.3	9.19	12.8	9.65	7.05	8.05	>10	>10	>10
3	1.95	2.3	1.83	11.4	9.21	11.7	5.25	4.25	5.25	>10	>10	>10
4	3.13	3.61	3.01	10.5	9.25	10.9	3.85	2.85	3.85	>10	>10	>10
5	4.57	5.23	4.55	9.59	9.58	10.2	2.65	2.05	2.85	>10	>10	>10
6	6.55	7.36	6.49	9.16	9.16	9.65	2.05	1.65	2.05	9.15	9.75	9.15
7	8.84	9.93	8.87	9.04	8.99	9.18	1.65	1.45	1.85	7.15	7.55	6.95
8	11.6	12.9	11.7	8.45	8.72	8.84	1.45	1.25	1.45	5.55	5.95	5.35

对于螺旋电感来说,最重要的几何参数是内部磁芯直径(T)、线圈宽度(W)和线圈间距(S),见图1.本设计的目的是要找出5.7GHz,0.2~10nH范围内的螺旋电感在高Q值时,以上几何参数的最优化值.

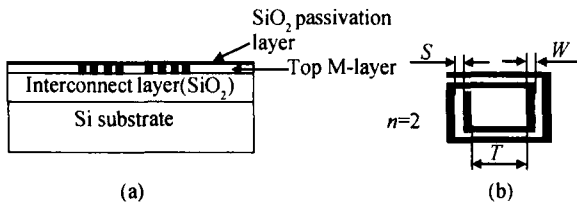


图 1 螺旋电感剖面图和俯视图

Fig. 1 Cross section structure (a) and top view layout (b) of spiral inductor

众所周知,Q值和电感都是频率在GHz级的应变变量.本文所选的电感在低射频频率时(例如0.02GHz),用来表明特征电感,因为它和高GHz级电感进行比较时,可以被看作是一个稳定值.在相同的电感值下,我们可以对两组电感的Q值进行比较.

图2描述了Q峰值时的频率 $f_{Q_{max}}$ 和特征电感L之间的关系.这些数据为相同线圈宽度和线圈间距下的三组电感测量值,它们分别为 $T=75\mu m$ 的矩形电感, $T=75\mu m$ 的圆形电感, $T=100\mu m$ 的圆形电感.当 $T=75\mu m$ 时,矩形电感和圆形电感的 $f_{Q_{max}}$ 对L的独立性是相同的.这表明如果方形电感和圆形电感具有相同的T值和L值,那么在Q-f图中,它们的Q峰值在相同的频率点.但是根据经验,在相同频率下,当T和L相同时,圆形电感的Q值略高于矩形电感的Q值.因此,矩形电感的优化结果可以扩展到具有相同线圈宽度、间距和直径的圆形电感中.这样,为了减少计算时间,在优化设计中采用矩形电感.

3 设计和讨论

内部磁芯直径T是第一个要确定的版图参数.

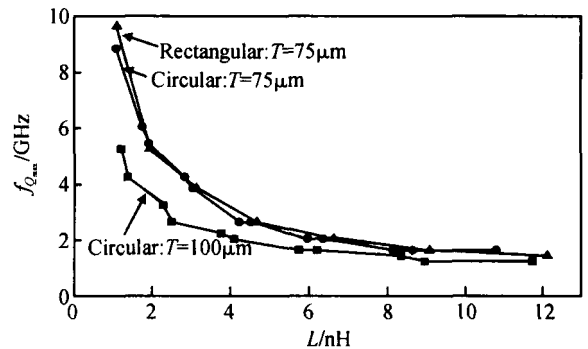


图 2 当 Q 值达到最大时,三种电感的频率曲线

Fig. 2 Frequency at which Q reaches maximum versus characteristic inductance for three sets of inductors

当线圈宽度和线圈间距不变时,T值在20~130um之间进行调节.通过改变线圈匝数n,可以得出在5.7GHz时的不同L和Q,如图3所示.大的T值可以改进小电感的Q值,但是大的T值对大电感的Q值没有影响.仿真表明,T对Q值的影响在2.4GHz与5.7GHz是不同的.例如,对于大电感,在2.4GHz时,Q值随着T值的增加而下降.根据图3的结果,T值暂定为80um.

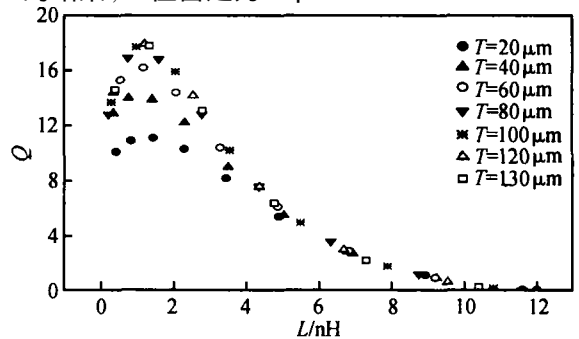


图 3 5.7GHz 时,不同内部磁芯大小对应的特征电感的 Q 值
Fig. 3 Q value at 5.7GHz versus characteristic inductance with different inner core sizes

图4为在5.7GHz,线圈间距和内部磁芯大小为常数时,四种不同线圈宽度的特征电感($W=2, 4, 6, 8\mu m$)与Q值的关系.图中表明:电感小于1nH

时, $8\mu\text{m}$ 的线圈宽度是最好的; 而当电感在 1nH 和 3nH 之间时, $4\mu\text{m}$ 或 $6\mu\text{m}$ 为较好的选择; 当电感大于 3nH 时, $2\mu\text{m}$ 为最佳. 在 2.4GHz 的情况下, $6\mu\text{m}$ 和 $8\mu\text{m}$ 线圈宽度都可以用在电感的整个区间来获得最佳 Q 值.

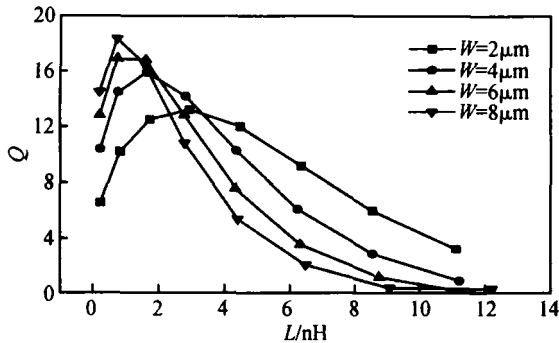


图 4 5.7GHz 时, 不同线圈宽度对应的特征电感的 Q 值
Fig. 4 Q value at 5.7GHz versus characteristic inductance with different coil-width

可以通过对线圈间距 s 的调整, 来获得不同匝数下电感的最佳 Q 值. 结果见表 2. 可以发现, 线圈宽度和线圈间距必须随着电感的而变化而变化, 才能达到 5.7GHz 时的最佳 Q 值, 这与 2.4GHz 电感的结构设计不同.

图 5 显示了线圈宽度和线圈间距为常数的仿真结果和经过优化实际结果的比较. 在设计环境下的金属厚度、线圈距离和衬底与实际器件相同. 设计和制造的电感都是矩形电感. 在图 5 电感值的范围内, 5.7GHz 的 Q 值的最小改善大约为 5, 最大为 8. 值得注意的是, 当器件为圆形电感时, 设计的 Q 值要大一些.

表 2 5.7GHz 时不同匝数、线圈间距下电感的最佳 Q 值

Table 2 Optimized Q at 5.7GHz due to different n and S

n	$W/\mu\text{m}$	$S/\mu\text{m}$	L/nH	Q
1	8	3	0.2	14.5
2	8	3	0.72	18.5
3	6	2	1.59	16.8
4	4	1	2.87	14.2
5	2	1	4.63	12.9
6	2	1	6.52	10.8
7	2	1	8.75	7.9
8	2	1	11.3	5.01

4 结论

设计了一组工作在 5.7GHz 下, 采用低电阻系数的 Si 衬底、 Cu/SiO_2 互连工艺技术, 适于 WLAN 的电感版图结构. 设计目的是要获得在 $0.2 \sim 11\text{nH}$

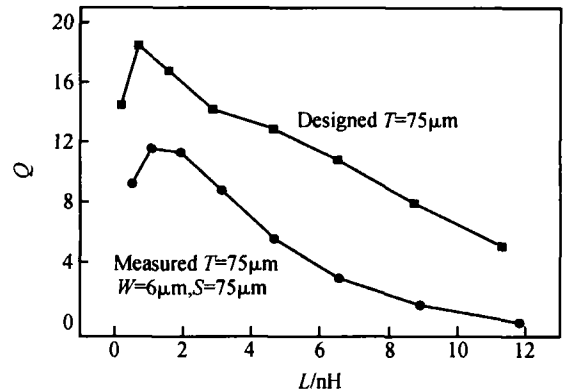


图 5 仿真结果与经过优化实际值的比较
Fig. 5 Comparison of Q value at 5.7GHz between simulated and pre-optimized practical inductors

的电感范围内, 5.7GHz 的最大 Q 值. 设计采用既准确又省时的 ASITIC 仿真工具对硅螺旋电感进行仿真. 可对矩形电感进行设计和优化, 并可以估计出具有相同内部磁芯大小的圆形电感的最佳结构. 设计顺序是先选择内部磁芯大小 (T), 然后确定线圈宽度 (W), 最后找出线圈间距 (S). 在 1 至 8 匝不同线圈宽度和线圈间距时, 内部磁芯大小为 $80\mu\text{m}$ 时视为最佳. 对于 WLAN 的工作频率, 需要调整线圈宽度和线圈间距来获得电感的最佳值, 这与 2.4GHz 下的电感设计和优化不同. 2.4GHz 下电感的线圈宽度和线圈间距可为常数, 然后通过改变线圈匝数获得不同的电感. 在 WLAN 中, 通常线圈匝数越大, 线圈宽度和线圈间距越小. 对于在 $0.2 \sim 11\text{nH}$ 的电感, 仿真的 Q 值可改进到 $5 \sim 8$. 这种设计工艺也可以应用于其他射频方面的螺旋电感的设计与优化.

参考文献

- [1] Koutsoyannopoulos K, Papananos Y, Yorgos K, et al. Systematic analysis and modeling of integrated inductors and transformers in RF IC design. IEEE Trans Circuits Syst: Analog and Digital Signal Processing, 2000, 47(8): 699
- [2] Lopez-Villegas J M, Samitier J, Cane C, et al. Improvement of the quality factor of RF integrated inductors by layout optimization. IEEE Trans Microw Theory Tech, 2000, 48(1): 76
- [3] Arcioni P, Castello R, Perregrini L, et al. An improved lumped-element equivalent circuit for on silicon integrated inductors. Proceedings IEEE RAWCON '98, 1998
- [4] Guo L, Yu Mingbin, Chen Zhen, et al. RF on-chip passive components fabricated by CMOS compatible Cu interconnect technology. European Microelectronics Packing and Interconnection Symposium, Cracow, Poland, 2002: 251
- [5] Niknejad A M, Meyer R G. Analysis, design, and optimization of spiral inductors and transformers for Si RF ICs.

- IEEE J Solid-State Circuits, 1998, 33(10) :1470
- [6] Niknejad A M, Meyer R G. Analysis and optimization of monolithic inductors and transformers for RF ICs. Pro-

ceedings of the IEEE Custom Integrated Circuits Conference, 1997:375

Design of Silicon Spiral Inductors Used for 5 ~ 6 GHz Wireless LAN

Sun Longjie^{1,2,†}, Yang Bo², and Guo Lihui²

(1 Microelectronics Institute, Xidian University, Xi 'an 710071, China)

(2 Microelectronics Institute, Xi 'an University of Science and Technology, Xi 'an 710075, China)

Abstract : A method for designing and optimizing the construction of inductor layout is presented. A set of 5.7GHz inductors with low resistivity silicon substrate is designed with 0.18 μ m Cu/SiO₂ interconnect process technology. The layout structures such as the inner core size, coil-width, and coil-space of the inductors (0.2 ~ 11nH) are optimized. Compared to general methods, this method improves the Q of the 5.7GHz inductors to 5 ~ 8.

Key words : RF inductor; structure optimization; simulation; WLAN

EEACC : 7250G

Article ID : 0253-4177(2006)05-0892-04

† Corresponding author. Email: slj @vip. 163. com

Received 6 September 2005, revised manuscript received 31 October 2005