

基于 BCD 工艺的单片热插拔控制集成电路设计*

吴晓波[†] 张永良 章丹艳 严晓浪

(浙江大学超大规模集成电路设计研究所, 杭州 310027)

摘要: 为保证系统在热插拔过程中安全工作, 避免因之导致系统崩溃及系统与部件的损坏, 提出一种热插拔控制芯片的设计. 针对热插拔过程中可能产生的浪涌电流和过流、过压等故障现象, 芯片设计中设置了多重保护功能, 包括自动限制启动电流, 过流时切断电路以及过压时断电, 长时过压触发 SCR 为负载提供撬棒保护等. 另外, 设计了低压诊断、负载电压等检测功能. 由于芯片工作中涉及较高电压和较大电流, 电路采用 BCD 工艺 (bipolar-CMOS-DMOS) 实现, 并对系统、电路和版图进行了优化. 制得的芯片面积约为 2.5mm × 2.0mm, 可在 4.5 ~ 16.5V 电压范围内正常工作, 12.0V 电源电压下芯片功耗约为 18mW. 对芯片的测试结果表明, 所设计的电路功能和特性已成功实现.

关键词: 热插拔; 过流保护; 过压保护; 欠压锁定电路; BCD 工艺

EEACC: 2570 K

中图分类号: TN433

文献标识码: A

文章编号: 0253-4177(2006)05-0948-07

1 引言

所谓热插拔是指在系统正常工作情况下, 在带电系统中安全地插入或拔出电路板和其他电气部件. 由于能减少系统停电时间, 便于应用和维护, 提高系统的可靠性, 热插拔已在包括基站、磁盘冗余阵列 (RAID)、远程接入服务器、网络路由器、网络交换机、ISDN 等领域获得了广泛应用^[1].

通常, 对一个带电系统而言, 在插入电路板之前背板处于稳定状态, 其所有电容均已充电. 电路板插入时, 板上的滤波电容等为背板电源提供了一个低阻通路, 导致产生一瞬间极大的浪涌电流, 从而使系统瞬间崩溃, 并对背板和插入电路板造成永久性的损害.

热插拔控制器 (hot swap controller) 用以在热插拔时对背板和电路板实施保护. 单片集成的热插拔控制芯片可放置在背板或可插拔的电路板上, 自动检测和限制热插拔瞬间产生的浪涌电流, 并在后续操作中为系统提供短路保护, 因此受到国内外学术界和产业界的普遍重视. 国外产业界如 ADI (Analog Devices Inc), LTC (Linear Technology Co.) 等已开发出热插拔控制芯片, 且在功能上予以增强, 除过流保护外通常还提供欠压和过压保护等^[2,3]. 国内则受限于工艺条件等因素, 少见单片集成热插拔控制芯片的研究报道.

本文阐述了一种采用单片集成方式构成的热插拔控制芯片的设计. 由于采用了 BCD 工艺^[4], 芯片可在较大电源电压范围 (4.5 ~ 16.5V) 内工作, 并提出一套更为完善的可编程控制逻辑设计, 可为系统和电路板提供全面可靠的保护. 测试结果表明其性能符合要求, 已达到预定设计目标.

2 芯片结构和控制策略设计

2.1 主要特点

本文提出的热插拔控制芯片的主要特点有:

- (1) 可编程反馈限流;
- (2) 可编程过压保护以及 SCR (silicon controlled rectifier) 短路保护;
- (3) 可编程欠压锁定 (UVLO): 电路提供欠压锁定功能, 并可通过调节一电阻分压器的电阻比改变 UVLO 的门限电压;
- (4) 外部高端 n 沟道 MOSFET 驱动: 由内部振荡器和电荷泵组成的驱动器能产生足够高的电压来驱动外部高端 n 沟道 MOSFET;
- (5) 锁定式可重启故障管理功能 (latch off or automatic retry on current fault): 出现过流或过压故障时, 关断外部 MOSFET. 排除故障后, 重新加电或再次触发 ON, 可开启器件.

*国家自然科学基金 (批准号: 50237030) 和浙江省自然科学基金 (批准号: Z104441) 资助项目

[†]通信作者. Email: wuxb@vlsi.zju.edu.cn

2005-07-15 收到, 2005-11-28 定稿

2.2 系统结构

整个热插拔控制芯片分为六个主要模块,如图 1 所示.

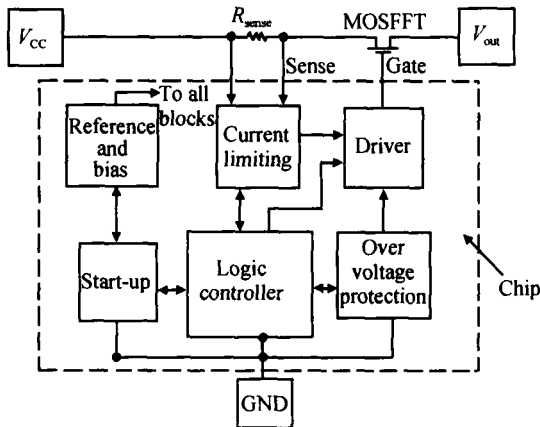


图 1 热插拔控制芯片功能模块框图

Fig. 1 Block diagram of the hot swap controller

(1) 启动 (startup) 模块: 包括欠压锁定 (UV-LO)、低压检测 (分别检测电源电压和输出电压) 和自动重启计时器;

(2) 电压基准 (reference): 产生一个稳定的带隙基准偏置电压, 为整个模块提供参考电压和偏置电流;

(3) 限流保护 (current limiting): 由内部限流回路、中断计时器 (break timer) 与外接 MOSFET 和通路上的检测电阻 R_{sense} 等共同构成, 对过流实施限流与断流二级保护;

(4) 二级过压保护 (over-voltage protection): 由过压保护环路、撬棍电路以及外接 MOSFET 和 SCR 等构成, 对过压实现二级保护;

(5) 驱动 (driver) 电路: 由一个内部振荡器和电荷泵等组成, 产生足够高的电压来驱动外接 N 沟道 MOSFET;

(6) 逻辑控制电路 (logic controller): 该部分为芯片的控制核心, 根据检测到的各种出错状态控制其他模块的运行.

2.3 控制策略设计

为热插拔控制器设计了三种主要的状态转换过程: 正常启动、过压出错和过流出错. 图 2 给出了总的控制过程, 详细设计可参考文献[3].

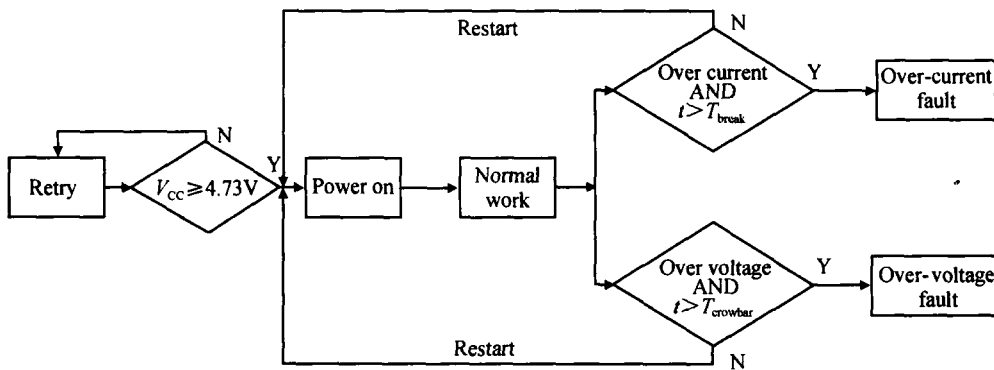


图 2 系统状态转换图

Fig. 2 Diagram of state transition

其工作过程可简要描述如下:

(1) 正常启动: 芯片判断电源电压是否到达工作开启电压 4.73V, 到达后则开始上电过程; 经过一定延时, 芯片开始正常工作.

芯片在正常工作期间仍不间断地检测电源电压和外部检测电阻 R_{sense} 上的压降, 以实现过压和过流监测.

(2) 过压出错: 电源电压过高时, 倘延续时间未达设定的计时值 $T_{crowbar}$ 过压故障即消失, 则系统自动回到启动程序继续启动过程; 若过压时间超过 $T_{crowbar}$, 则系统挂起, 等待排除故障后的重启信号.

(3) 过流出错: 若电流超过设定值, 内部反馈回路即自动调整 gate 端电压使外部 MOSFET 开始控

制电流, 实现限流; 当过流时间超过预定值 T_{break} , 控制器切断电流通路, 对负载实现进一步的保护.

3 电路设计

3.1 限流环路

如前所述, 芯片将对浪涌电流和工作过程中出现的过流电流实施限制和保护, 具体主要由限流环路实现. 图 3 示出其电路构成框图.

电路板插入时, 控制器保持 gate 为低电平, 以防止瞬间产生的浪涌电流等通过外接 MOSFET 传输给负载. 待插入完成, 电源电压稳定到预定值后,

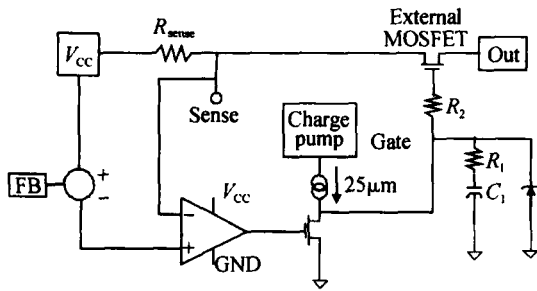


图 3 限流环路

Fig. 3 Current limiting loop

由内部电荷泵提供的 25µA 电流源开始对其栅极充电,逐渐开启 MOSFET.

正常工作状态下,系统通过检测外电阻 R_{sense} 上的压降对负载电流实施监控. 对应于设定的浪涌电流值和推荐的 R_{sense} 值,相应的门限电压降设计为 26mV. 当检测电阻上的电压达到限流门限电压,内部反馈回路便调整 gate 端电压使之保持在较低电位上,限制通过该 MOSFET 的电流,亦即开始实施限流保护. 与此同时,中断计时器开始计时,若在设定时间 T_{break} 内清除过流信号,则通过内部逻辑控制器中断 break timer,使 V_{gate} 上升,恢复正常工作状态;当过流时间超过 T_{break} 时,控制器发出一触发信号, V_{gate} 被置地,使 MOSFET 断开,实现断流保护,同时给出“出错”信号.

限流环路的单位增益带宽为 125kHz. 图 3 中, R_1 和 C_1 用以提供足够的相位裕度来满足控制环路的稳定. 为使控制器稳定工作,必须选择合适的 R_1 和 C_1 值,使之满足 $1/(2 R_1 C_1) < 125\text{kHz}$. 其中 C_1 值又受到浪涌电流限流阈值 I_{inrush} 和负载电容 C_{load} 的限制. 在充电电流保持内部电荷泵提供的 25µA 条件下:

$$C_1 = 25 \times 10^{-6} \times C_{load} / I_{inrush}$$

限流环路中主要电路模块包括检测放大器 (sense op-amp) 和电荷泵 (charge-pump) 等.

检测放大器:设计关键是低输入失调. 图 4 为采用了共源共栅结构的检测放大器电路原理图. 实际放大器的二个输入端电位接近电源电压,所以对正共模电压输入范围 (positive CMR) 的要求很高. 电路实现时在 NPN 差分对管基础上加了一级二极管接法的 NPN 管,以提高检测放大器的共模输入电平. 同时,为了适应高压应用场合,共源共栅结构的偏置采用高压 MOS 管 (HV MOS).

电荷泵:为驱动输出管, gate 端电压应比 V_{cc} 至少高 4~5V,以使外部 n 沟 MOSFET 工作在线性电阻区. 因此,需要设置电荷泵来抬高 gate 端电压.

图 5(a) 所示为采用开关电容三级 Dickson 结构的电荷泵原理图. 图中 OSC 是振荡器,设计中采用

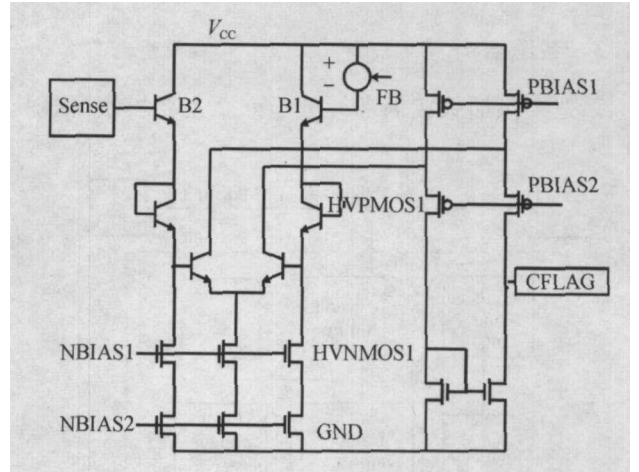


图 4 检测放大器原理图

Fig. 4 Schematic of sense op-amp

了高度对称的电路结构,使其振荡频率 (1.88MHz) 与占空比 (50%) 在电源电压波动的情况下具有很好的稳定性,频率误差范围保持在 $\pm 0.1\%$ 以内. 图 6 (a), (b) 分别为该振荡器的电路原理图和仿真结果. 通过电容 C_0 , 晶体管 Q_0 和二极管 D_0 将 V_{cc} 设置为电荷泵输出电压 V_o 的电平参考点,即恒有 $V_o > V_{cc}$.

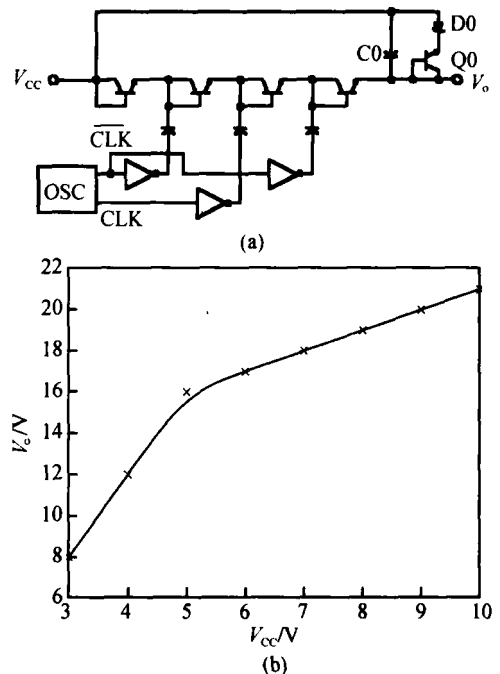


图 5 (a) 电荷泵原理图; (b) 电荷泵仿真波形

Fig. 5 (a) Schematic of charge pump; (b) Simulation waveform of charge pump

电路仿真结果表明,当 V_{cc} 小于 5V 时, V_o 随 V_{cc} 增加而上升. 一旦 V_{cc} 超过 5V, V_o 就被箝制在 V_{cc} 之上 11V 左右,符合电路设计的预期要求. 图 5 (b) 为电荷泵的仿真波形.

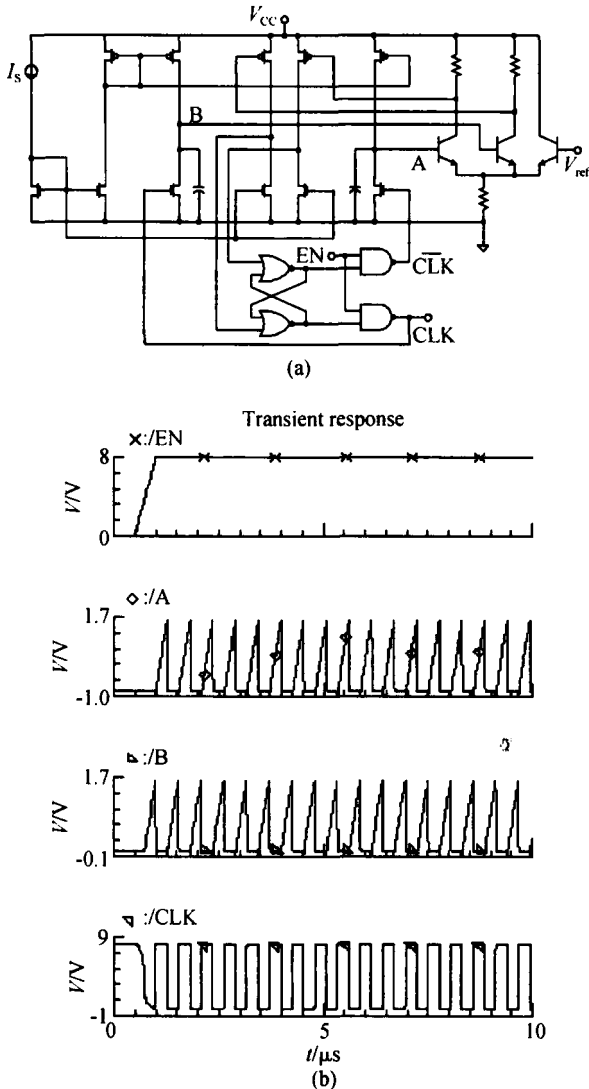


图 6 (a) 振荡器原理图; (b) 振荡器仿真波形

Fig. 6 (a) Schematic of oscillator; (b) Simulation waveform of oscillator

3.2 过压保护环路

过压保护环路的结构如图 7 所示,它包括一个迟滞比较器,二个电流源 I_1 ($45\mu\text{A}$) 和 I_2 (1.5mA) 和一个 CRWBAR 计时器.对电源电压的采样信号经外部电阻分压器馈入 OV 端.过压时,OV 端电压超过阈值电压 V_{ref1} ,过压比较器输出变高,内部控制逻辑将 gate 端置地,关断外接 MOSFET,同时 I_1 开始对 crowbar 端充电,计时器 crowbar timer 开始计时.若过压时间足够长,致使 crowbar 端电压超过计时器阈值电压 V_{ref2} ,则计时器翻转,输出变高,内部控制逻辑电路将电流源改接到 I_2 ,即使充电电流增大到 1.5mA ,系统将启动撬棍电路(即 crowbar,与 SCR 的接法可参见后文的图 11)使外接 SCR 导通,切断电源与负载的联系并泄放电荷,同时,产生一个

出错信号,控制器将系统挂起,等待排除故障后的重启信号.反之,如果过压时间较短,OV 端电压在计时器翻转前降到阈值电压 V_{ref1} 以下,中断 crowbar 计时器,经一个系统周期,gate 端开始充电,系统重新回到启动过程.

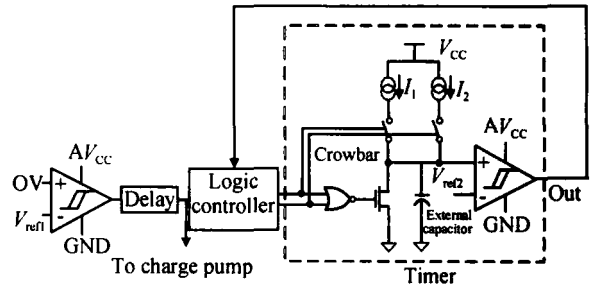


图 7 过压保护环路

Fig. 7 Over voltage protection loop

上述二级过压保护的实质是针对因电源不稳定引起的短时过压和故障长时过压分别设定不同的保护策略.在此设置延时的目的主要是平滑过压保护过程,避免系统反复跳变.

热插拔芯片中多处用到了比较器,用来检测各个状态的转变.例如,用以检测过压的 OV 比较器,检测上电过程的 ON 比较器等.各个计时器的计时值设定也用比较器来实现.

作为例子,图 8 给出了 OV 比较器的原理图.该比较器采用了迟滞结构以滤除毛刺.实现迟滞的反馈信号自 V_{out} 取得.当 V_{out} 为低电平,控制 M5 导通时,由 M5 支路引入的电流使流过 M1 的电流增大,从而使比较器产生迟滞.根据设计,该比较器的阈值电压为 1.27V ,迟滞电压为 3mV .

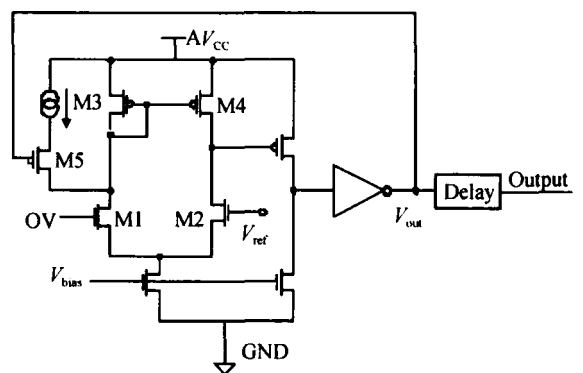


图 8 OV 比较器框图

Fig. 8 OV comparator diagram

3.3 欠压锁定电路

欠压锁定电路用以保证电源较低时,关断输出,防止外接 MOS 管上的过驱动电压不足,使系统正常地进入工作状态并稳定工作.

图 9 示出欠压锁定电路的核心部分——带隙基准比较器。

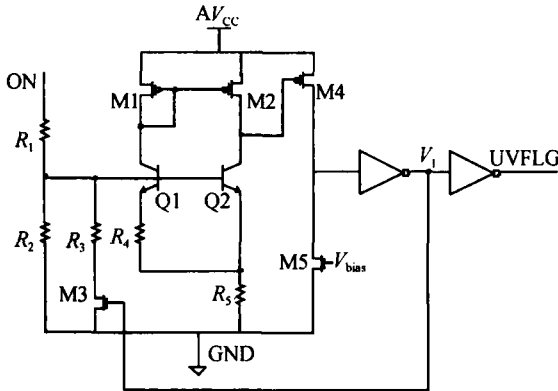


图 9 UVLO 核心电路
Fig. 9 Core of UVLO circuit

电路的 ON 端用以检测欠压故障. 电源电压通过外部分压器与 ON 端连接, ON 端再通过 R_1 和 R_2 构成的内部分压器与带隙基准比较器连接^[6,7]. Q_1, Q_2 和 R_4 构成带隙基准. V_1 输出—反馈电压控制 M3 的导通, 当 V_1 为高电平时, M3 导通, 使 R_3 与 R_2 支路并联, 从而产生迟滞. 当 ON 端电压超过 4.73V 时, 带隙基准比较器输出高电平, 内部电荷泵开始对 MOSFET 栅极充电, 逐步开启外部 MOSFET. 当电源电压出现欠压时, ON 端电压降到 4.5V 以下, 电荷泵被关断, gate 端拉低. 并且, 在电源电压再次超过 4.73V 之前, 电荷泵与 gate 端始终保持原状态, 实现欠压锁定功能.

4 版图设计与测试结果

4.1 版图设计

图 10 示出所研制的热插拔控制芯片的显微照片. 芯片在 $1.5\mu\text{m}$ BCD 工艺下设计与实现. 针对所需的工作条件, 设计中采用了各种不同类型的 bipolar, CMOS 与 DMOS 器件, 包括高压 bipolar, CMOS 与 DMOS, 如 HVN MOS (high voltage, HV) 和 VDMOS (vertical DMOS) 等, 以及具有不同击穿电压的齐纳二极管. 整个芯片面积约为 $2.5\text{mm} \times 2.0\text{mm}$.

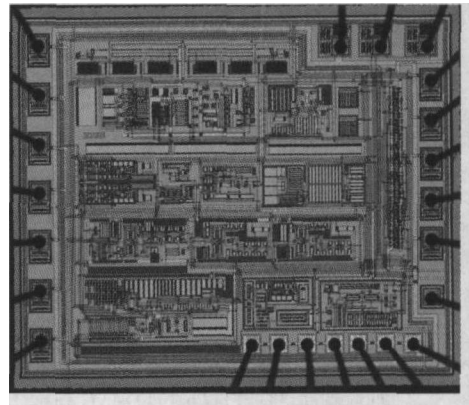


图 10 芯片的显微照片
Fig. 10 Photograph of the chip

4.2 测试结果

图 11 所示为芯片的功能测试电路.

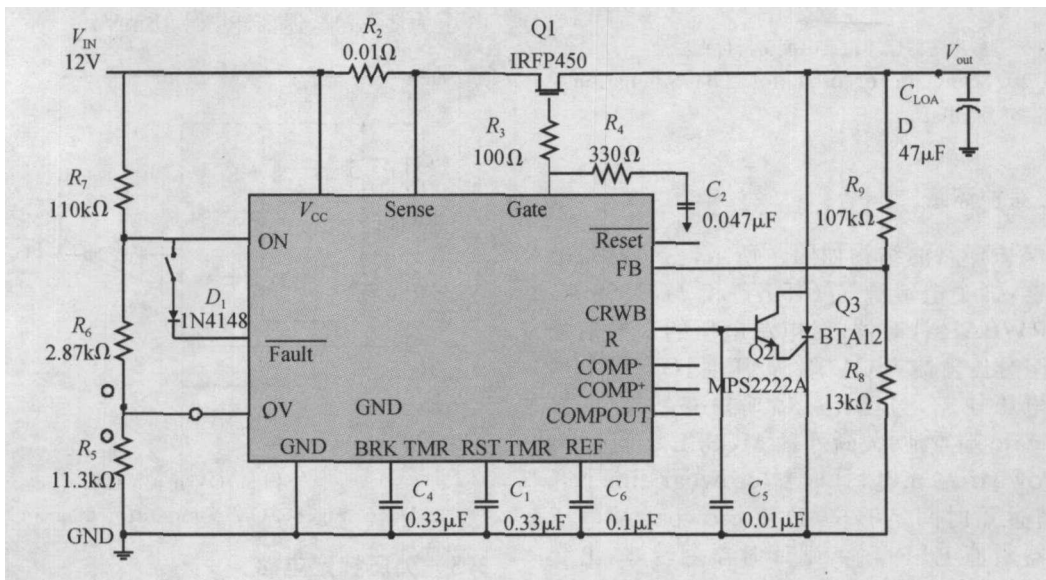


图 11 测试电路原理图
Fig. 11 Test schematic

测试电路采用热插拔控制芯片的典型应用线路. 现给出电路板热插入和过压保护、过流保护三种

工作模式的测试结果.

(1) 电路板热插入

如前所述,当电路板插入带电背板时,热插拔控制器应限制浪涌电流以保证安全插入.图 12 示出相应的测试结果:模拟的插入行为发生后,经一个重启时钟周期, gate 端电压开始以一定斜率上升到一个相当高的电位,逐渐开启外接 MOSFET,从而实现浪涌电流的限制.

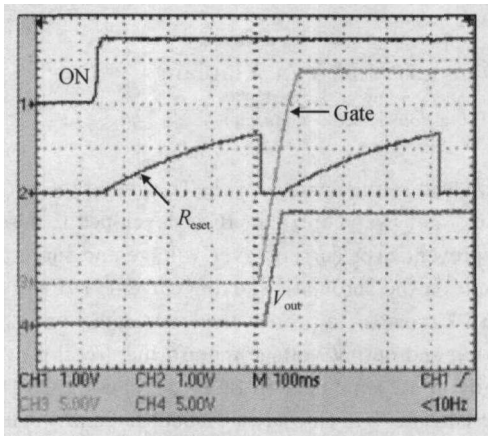


图 12 电路板热插入
Fig. 12 Hot circuit insertion

(2) 过压保护

图 13 给出过压时各信号的转换过程.图中可见过压保护过程为:当 OV 端电压超过参考电压 gate 端置地 crowbar 计时器开始计时.当过压时间超过设定的时间阈值 crowbar 端电压跳变产生出错信号,同时开启撬棒保护电路.

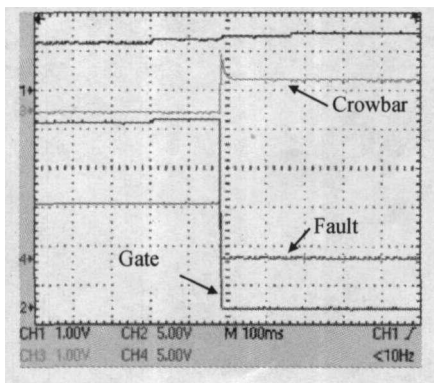


图 13 过压保护
Fig. 13 Over-voltage protection

(3) 过流保护

图 14 为过流保护.在中断计时器跳变之前,调整 gate 端电压,使外接 n 沟道 MOSFET 提供恒定电流.在中断计时器跳变之后, gate 置地,控制器断开外部 MOSFET,切断电流通路.

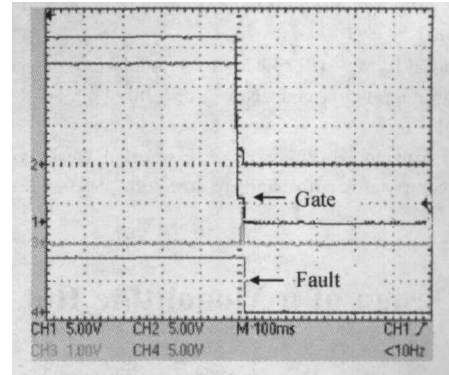


图 14 过流保护
Fig. 14 Over-current protection

上述测试结果表明,所开发的热插拔控制芯片的功能已达到设计要求,部分接近国外芯片设计水平^[1,2].尤其是成功实现了许多产品尚未具备的二级过压/过流保护等功能,较好地实现了设计目标.

5 结束语

本文在对热插拔控制器的工作原理和保护策略讨论基础上,给出了控制器芯片的关键电路设计及版图设计的结果.该芯片已在 1.5μm BCD 工艺下实现,制得的芯片面积约为 2.5mm ×2.0mm.对芯片进行测试的结果表明,该芯片可在 4.5 ~ 16.5V 电压范围内正常工作;其各项主要功能均已实现,包括自动限制启动电流,过流时切断电路以及过压时开启撬棒保护等;在 12.0V 电源电压下芯片功耗约为 18mW. BCD 工艺的应用使其能在高至 16.5V 的电压下正常工作,并具有足够的驱动能力.

致谢 工作过程中与美国国家半导体公司 David Pace 及 Kalon Chu 等先生进行了有益的讨论,并得到国家半导体公司的大力支持,谨此一并致以诚挚的感谢.

参考文献

- [1] Scolio J. Understanding, selecting and using hot-swap controllers. Electronic Engineering & Product World, 2003, Z1 :39
- [2] Wei Zhi. The application of hot swap controllers. International Electronic Elements, 2000, 11 :44 (in Chinese) [魏智.热插拔控制器的应用.国外电子元器件, 2000, 11 :44]
- [3] Zhang Danyan, Wu Xiaobo, Zhao Menglian, et al. Hot swap controller and its control strategy design. Proc of 7th Int Conference on Solid-State and Integrated Circuits Technology, Beijing, China, 2004, 2 :1579
- [4] Sun Zhilin, Sun Weifeng, Yi Yangbo, et al. Study of high reliability P-LDMOS. Chinese Journal of Semiconductors, 2004, 25 (12) :1690 (in Chinese) [孙智林,孙伟锋,易扬波,等.高可靠性 P-LDMOS 研究.半导体学报, 2004, 25 (12) :1690]

- [5] Gray P R, Meyer R G, Hurst P J. Analysis and design of analog integrated circuits. New York: John Wiley & Sons, Inc, 2001
- [6] Lai Xinquan, Hu Juncui, Jia Ligang, et al. Design of hysteretic comparator with bandgap structure. Proc of 5th Int Conf on ASIC, 2003, 1: 615
- [7] Daly James C, Galipeau Denis P. Analog BiCMOS design practices and pitfalls. Florida: CRC Press LLC, 2000
- [8] Zhang Ming, Llaser N. Optimization design of the Dickson charge pump circuit with a resistive load. Proc of the International Symposium on Circuits and Systems, 2004, 5: 840

Design of a Monolithic Hot Swap Controller IC with BCD Technology^{*}

Wu Xiaobo[†], Zhang Yongliang, Zhang Danyan, and Yan Xiaolang

(Institute of VLSI Design, Zhejiang University, Hangzhou 310027, China)

Abstract: To avoid the faults arising from hot board insertion, which may lead to the damage of the board and the backplane and even give rise to the collapse of the system in the worst-case scenario, a hot swap controller IC is developed to ensure the safe insertion and removal of a circuit board from a live backplane. To prevent over current/ over voltage and surge current faults, multi protections for both the board and backplane, including a limit on the automatic starting current, a circuit breaker that triggers in the event of over current faults, and the driving of an SCR crowbar to protect the loads in the event of over input voltage faults, are proposed and realized. The under-voltage detecting and output voltage monitoring are also available for its use. After the optimization of the system, circuit, and layout design, the IC is realized in BCD (bipolar-CMOS-DMOS) technology, which is able to operate under a very high voltage and drive current. The chip area is about 2.5mm × 2.0mm. It works normally under the range of 4.5 to 16.5V and consumes 18mW at 12.0V. The test results show that the expected functions are achieved and main features meet the requirements well.

Key words: hot swap; over-current protection; over-voltage protection; UVLO; BCD technology

EEACC: 2570 K

Article ID: 0253-4177(2006)05-0948-07

^{*}Project supported by the National Natural Science Foundation of China (No. 50237030) and the Natural Science Foundation of Zhejiang Province (No. Z104441)

[†]Corresponding author. Email: wuxb@vlsi.zju.edu.cn

Received 15 July 2005, revised manuscript received 28 November 2005