

# 薄膜全耗尽 SOI CMOS 电路高温特性 模拟和结构优化

刘梦新<sup>1,†</sup> 高 勇<sup>1</sup> 张 新<sup>1,2</sup> 王彩琳<sup>1</sup> 杨 媛<sup>1</sup>

(1 西安理工大学自动化学院电子工程系, 西安 710048)

(2 华东光电集成器件研究所, 蚌埠 233042)

摘要: 在 300~600K 温度范围内, 利用 ISE TCAD 模拟软件对全耗尽 SOI 电路的温度特性进行了模拟分析, 得到了较全面的 SOI CMOS 倒相器静态特性和瞬态特性, 并提出了一种改进的 AIN-DSOI 结构. 结果显示, SOI CMOS 电路的阈值电压对温度较为敏感, 随着温度的升高, 输出特性衰退明显. 瞬态模拟也表明电路的速度和功耗受外界环境温度的影响较大. 改进后的 AIN-DSOI 结构在有效缓解 SOI 结构热效应和浮体效应的基础上, 显著提高了电路的速度和驱动能力.

关键词: 全耗尽; 自加热效应; 高温; 瞬态特性; DSOI; 互补金属-氧化物-半导体倒相器

EEACC: 2520D; 2530F; 2570D

中图分类号: TN386.1

文献标识码: A

文章编号: 0253-4177(2006)06-1120-05

## 1 引言

SOI(silicon-on-insulator)技术以其独特的材料结构有效克服了在体硅上制造器件所带来的局限性<sup>[1,2]</sup>, 已被广泛应用于高速低功耗 IC 设计领域. 因为其具有优于体硅技术的良好高温特性<sup>[3]</sup>, 如无热激发门锁效应、结泄漏电流较小、阈值电压随温度变化小等, 使 MOS 电路的工作温度上限得以提高, 工作性能更稳定. 但由于其隐埋氧化层的热传导率较差, 使得器件内部的热积聚变得很严重<sup>[4~7]</sup>, 热效应成为影响器件特性的主要因素. 因而, 深入分析 SOI 电路热效应, 提出缓解办法, 成为目前突破限制 SOI 技术在高温领域发展瓶颈的首要任务.

目前对单管 SOI 器件热特性的讨论很多, 但电路级的分析相对较少. 本文基于 0.18 $\mu\text{m}$  FD SOI CMOS 工艺, 建立了符合深亚微米级要求的电路模型, 并利用三维器件模拟软件 ISE TCAD 对其温度特性进行了模拟分析, 得到 SOI CMOS 倒相器在不同温度下的静态、瞬态传输特性. 在此基础上, 探讨了高温工作状态下 SOI CMOS 倒相器的内部工作机理, 分析了自加热效应对器件高温特性的影响, 并对因环境温度升高造成的电路瞬态特性退化进行了深入研究, 最后提出了一种能有效缓解 SOI 器件热效应的新型 SOI 结构——AIN-DSOI (AIN-drain/

source on insulator).

## 2 结构模型的建立与模拟方法

### 2.1 结构模型的建立

模拟中采用的基于 SOI 衬底的标准 CMOS 倒相器, 由一对互补 MOS 管组成, 其中 n 管为驱动管, p 管是负载管. 图 1 给出了具体结构剖面的示意图, 其结构参数如表 1 所示.

表 1 模拟中所用 SOI CMOS 倒相器的结构参数  
Table 1 Geometric and physical parameters of SOI CMOS inverter simulation

	nMOS	pMOS
沟道长度/ $\mu\text{m}$	0.18	0.18
沟道宽度/ $\mu\text{m}$	5	10
沟道掺杂浓度/ $\text{cm}^{-3}$	B, $3 \times 10^{17}$	As, $3 \times 10^{17}$
源漏掺杂浓度/ $\text{cm}^{-3}$	As, $5 \times 10^{19}$	B, $5 \times 10^{19}$
源漏掺杂扩展区浓度/ $\text{cm}^{-3}$	As, $5 \times 10^{18}$	B, $5 \times 10^{18}$
多晶硅栅掺杂浓度/ $\text{cm}^{-3}$	As, $1 \times 10^{19}$	B, $1 \times 10^{19}$
源漏结深/ $\mu\text{m}$	0.12	
栅氧层厚度/nm	10	
埋氧层厚度/nm	100	
硅膜厚度/nm	100	
衬底厚度/ $\mu\text{m}$	10	
衬底栅掺杂浓度/ $\text{cm}^{-3}$	B, $1 \times 10^{16}$	

† 通信作者. Email: liumengxin1982@yahoo.com.cn

2005-10-24 收到, 2005-12-15 定稿

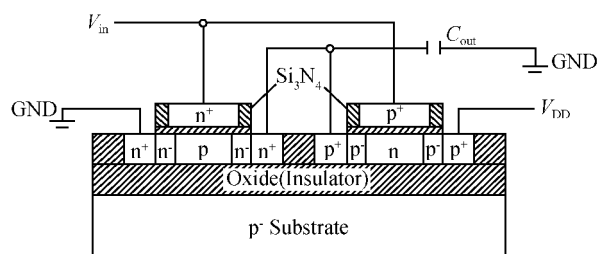


图 1 SOI CMOS 倒相器剖面图

Fig.1 Cross section of a typical CMOS inverter structure in SOI technology

### 2.2 模拟方法及物理模型的选取

当器件特征尺寸降低到深亚微米级时,传统的漂移-扩散模型由于不能精确地描述载流子速度过冲,并且经常过高的估计碰撞电离产生率,导致模拟结果偏离实际数据很多,已无法满足半导体技术的发展要求. 本文主要运用三维器件模拟软件 ISE TCAD<sup>[8]</sup>进行编程模拟,采用了更精确的流体力学(hydrodynamic)能量输运模型,包括泊松方程、电流连续性方程和电子、空穴以及晶格的能量平衡方程. 在模拟过程中,还采用了热力学和量子模型,复合模型为 SRH (Shockley-Read-Hall recombination)、Auger 和 Band2band (Band-to-band tunneling)模型,考虑到掺杂浓度、高电场饱和以及 Phumob(Philips unified Mobility model)对迁移率的影响. 另外,还记入带宽和有效态密度随温度的变化,重掺杂引起的本征载流子浓度的变化, SiO<sub>2</sub> 绝缘层和半导体界面处界面电荷、固定氧化层电荷以及表面散射的影响,高漏压下薄膜内载流子碰撞电离引起的雪崩倍增对器件特性的影响等. 求解方程时所用算法为耦合算法.

## 3 结果与讨论

### 3.1 温度对静态特性的影响

图 2 为不同温度下 SOI CMOS 倒相器电压传输特性曲线. 通过观察可见,因温度升高引起的 n 管阈值电压  $V_{thn}$  和 p 管阈值电压  $|V_{thp}|$  下降,会促使倒相器高低电平转换区展宽,噪声容限降低,传输特性变差. 造成这种状况的原因是电路的自加热效应,而引起自加热效应的主要原因是载流子迁移率和饱和速率的衰退. 图 3 给出了 nMOS 管顶层硅膜底部横向电子迁移率随温度变化的曲线. 图 4 为 nMOS 管中电子饱和速率在不同环境温度下的分布剖面图. 可以看到当温度上升时,二者衰减严重. 对于 SOI CMOS 器件来说,因其隐埋氧化层的绝热作用,硅膜有源区内产生的功耗不能有效地传递出去,

因此器件的晶格温度上升,载流子迁移率和饱和速率下降,热电阻减小,热电容增加,从而热效应加剧. 总体上来说,随着温度的升高,无论是 n 管还是 p 管,输出特性均有所退化,这也就导致了整个倒相器电压传输特性的劣化.

另外随温度升高本征载流子浓度  $n_i$  剧增,体费米势  $\phi_F$  下降,泄漏电流急剧上升,静态功耗增加,也使得倒相器输出高电平下降,输出低电平上升,很容易导致电路失效.

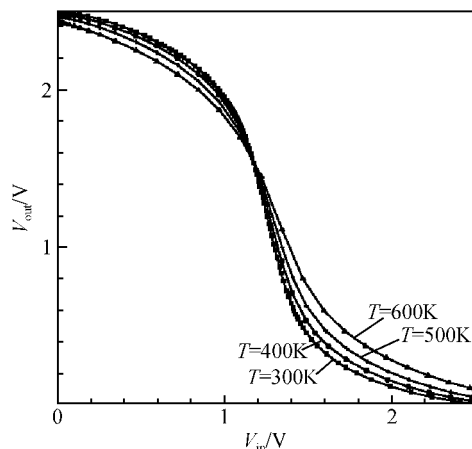


图 2 不同温度下 SOI CMOS 倒相器电压传输特性曲线

Fig.2 Voltage transfer characteristics as a function of temperature for an inverter circuit using FD SOI CMOS technology

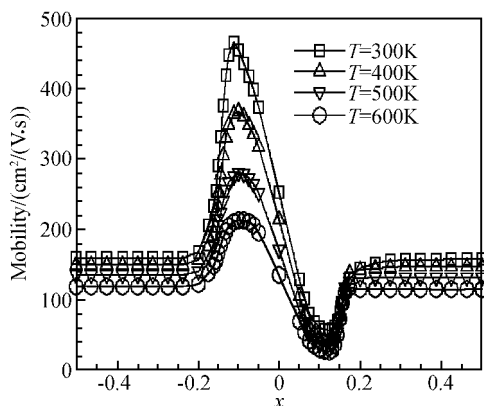


图 3 SOI nMOS 管中硅膜底部横向电子迁移率随温度变化曲线

Fig.3 Electronic mobility of a SOI nMOSFET against ambient temperature Slice position is at the bottom of thin Si film.

### 3.2 温度对瞬态特性的影响

图 5 给出了 SOI CMOS 倒相器在不同温度下的瞬态特性曲线. 输入方波信号振幅为 2V, 周期为 1ns, 上升和下降时间均为 5ps. 通过观察可以发现,

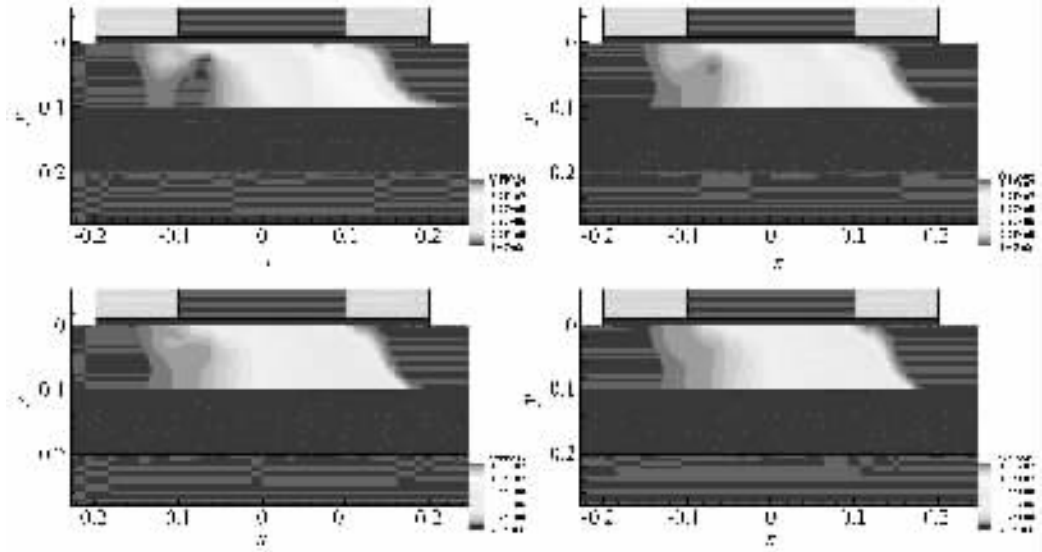


图 4 SOI nMOS 管中电子饱和速率分布剖面图

Fig. 4 2-D profile diagram of electronic saturation velocity at different temperatures

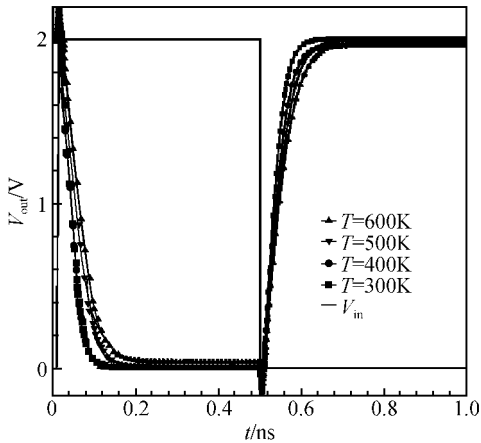


图 5 不同温度下 SOI CMOS 倒相器瞬态特性曲线

Fig. 5 Output transient characteristics as a function of temperature for an inverter circuit using FD SOI CMOS technology

随着温度升高,倒相器的电平转换速度变慢,上升下降时间变长,且高、低电平输出均有所退化。模拟数据显示在外界温度为 300K 时输出电压由 2V 变化到 0.5V 需要 84.61ps,而在 600K 时则需要 147.1ps,并且输出低电平也升高了 0.038V。当电容负载通过 nMOS 管释放电荷时,由于 nMOS 管体区的体-栅电容耦合效应、碰撞离化效应以及自加热效应,导致电源对体区的瞬态充电变慢;此外,载流子速度饱和效应和低场载流子迁移率的行为也随温度变化对沟道载流子迁移率有影响。在高温下,沟道迁移率主要由晶格散射决定,温度越高,迁移率越小,其关系近似为  $\mu(T) \propto T^{-1.7}$ [9],并且栅电容也随温度升高而增加,电路的速度和驱动能力均衰减很严

重,表现为温度越高,输出电压下降到相同电平时所需的时间越长,且输出低电平有所升高;当电容负载通过 pMOS 管由电源  $V_{DD}$  再充电时,因空穴的载流子迁移率较小,与 nMOS 管相比薄膜中性区中的积聚并不明显,阈值电压变化相对较小,所以倒相器因温度升高而造成的驱动能力衰退会有所减弱,输出高电平在外界温度为 600K 时比 300K 时下降幅度相对小一些。

此外,从图中还可以发现,温度小于 400K 时,瞬态输出特性基本和 300K 时持平;但当环境温度升高到 500K 以上,特性曲线的劣化变得很严重,输出低电平已无法达到 0V。这是因为,此时器件已由全耗尽型转为部分耗尽型,表现出的是与体硅类似的温度特性。

## 4 优化改进后的 SOI 结构

鉴于上述原因,针对 SOI 电路在高温领域的应用,业内除了常规工艺参数优化和宽禁带半导体材料的应用外,近年来还提出一种 DSOI 结构[10],即在保留常规 SOI 结构中源漏区与衬底隔离的基础上,在沟道下方埋氧处开口,为器件工作中沟道产生的热提供排放通道。这种结构能有效缓解自加热效应和浮体效应,但这却是以牺牲电路速度和衬底调制为前提的,并且 nMOS 管和 pMOS 管将不能做在同一类型的 SOI 衬底上。对此,本文提出了一种新型 AlN-DSOI CMOS 电路结构,如图 6 所示。该结构在 DSOI 的基础上,将埋氧切口处填充了一种导热性更好、电阻率更高( $>10^{14} \Omega \cdot \text{cm}$ )、热膨胀系数与体硅更接近的 AlN 材料,除保留 DSOI 对自加热

效应的改善外,还有效降低了因埋氧开口带来的寄生电容增加对电路速度的影响.在实际生产中,可采用离子束增强技术与智能剥离技术相结合的方法制备该 AlN-DSOI 基片,在此基础上进行 CMOS 电路的制造.

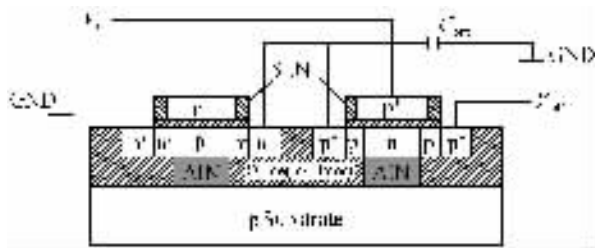


图 6 AlN-DSOI CMOS 倒相器剖面图

Fig.6 Cross section of a AlN-DSOI CMOS inverter structure

经过对填充位置、填充缺口大小、器件热阻以及电路稳定性的优化折中,根据实验的模拟比较,填充长度  $W_f = 0.18\mu\text{m}$  是一个相对合适的选择.图 7 为各种结构不同温度下的特性对比,其中(a)为单管输出特性,(b)为电压传输特性,(c)为瞬态特性.通过观察可以发现:对单管来说,改进的 AlN-DSOI 驱动能力最好,受自加热效应的影响较小,并且无明显的翘曲现象,饱和区变宽,器件可工作区域更大,与 SOI 和 DSOI 相比,改善明显;对于 CMOS 倒向器,无论是静态还是瞬态,AlN-DSOI 电路特性更接近 SOI 结构的特性,倒相器输出高低电平更靠近理想值,特性曲线较为平滑,不同温度下电路工作保持稳定.而 DSOI 电路的速度特性衰退明显,在同等工作频率下已无法完成对电容的充放电,电路已经失效.

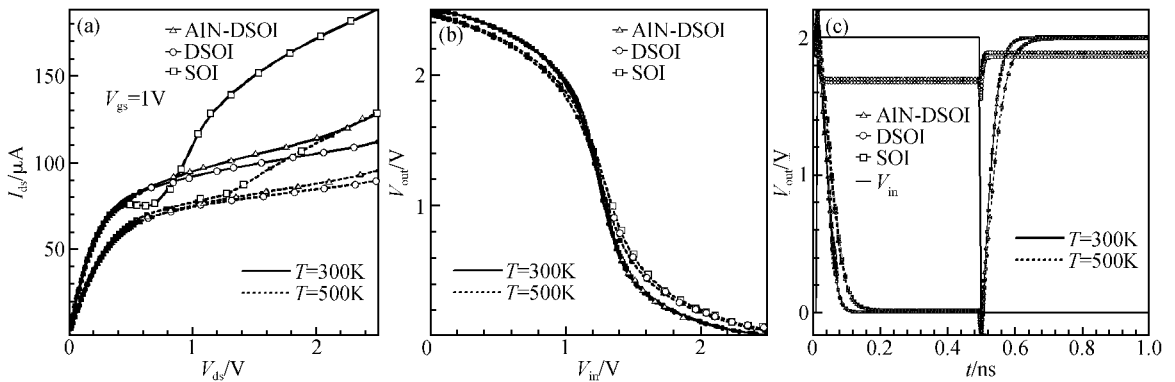


图 7 不同温度下各种 SOI 结构特性对比 (a) nMOS 管输出特性;(b)倒相器电压传输特性;(c)倒相器瞬态特性

Fig.7 Comparison among the different SOI structures at various temperatures (a) Drain characteristics of nMOSFETs;(b) Voltage transfer characteristics of inverters;(c) Transient characteristics of inverters

总的来说,改进后的 AlN-DSOI 结构在增强电路散热性能、消除自加热效应的基础上,提高了 SOI 电路驱动能力,并且寄生电容小、速度快,十分适合高温高速电路设计领域的应用.

## 5 结论

本文建立了适合 SOI 工艺要求的 CMOS 倒相器结构模型.充分考虑了高温环境下影响器件主要性能的关键物理机制,并运用三维器件模拟软件 ISE TCAD 对其温度特性进行了模拟分析,得到了不同温度下直流、瞬态的特性曲线.结果表明,输出特性随温度升高而明显退化,阈值电压下降,泄漏电流剧增,电路的功耗和延迟均大幅度增加,器件性能劣化严重.为此而提出的新型 AlN-DSOI 结构在速度特性和驱动能力上较传统 DSOI 器件均有所提高,同时有效地抑制了自加热效应和浮体效应.

## 参考文献

- [1] Kuo J B, Lin Shin-Chia. Low-voltage SOI CMOS VLSI devices and circuits. New York: John Wiley & Sons Inc, 2001
- [2] Colinge J P. Silicon-on-insulator technology: materials to VLSI in 21st century. Beijing: Science Press, 1993 (in Chinese)[考林基 J P. SOI 技术——21 世纪的硅集成电路技术.北京:科学出版社, 1993]
- [3] Ke Daoming, Chen Junning. Principle and realization for CMOS ICs at high temperature. Hefei: Chinese Science and Technology University Press, 2000 (in Chinese)[柯导明,陈军宁.高温 CMOS 集成电路原理与实现.合肥:中国科学技术大学出版社, 2000]
- [4] Tenbroek B M, Lee M S L, Redman-White W, et al. Measurement and simulation of self-heating in SOI CMOS analogue circuits. Proceedings of IEEE International SOI Conference, 1997: 12
- [5] Workman G O, Fossum J G, Krishnan S, et al. Physical modeling of temperature dependences of SOI CMOS devices and circuit including self-heating. IEEE Trans Electron Devices, 1998, 45(1): 125

- [6] Chen Kunming, Huang Guowei, Wang Shengchun, et al. Characterization and modeling of SOI varactors at various temperatures. *IEEE Trans Electron Devices*, 2004, 51(3): 427
- [7] Feng Yaolan, Wei Tongli, Zhang Haipeng, et al. Optimum design of high-temperature bulk-silicon CMOS inverter in wide temperature range. *Research & Progress of SSE*, 2001, 21(3):258(in Chinese)[冯耀兰,魏同立,张海鹏,等.宽温区高温体硅 CMOS 倒相器的优化设计. *固体电子学研究与进展*, 2001, 21(3):258]
- [8] Synopsys Corporation. ISE TCAD Release 9.5 User Manual. Zurich, ISE Integrated Systems Engineering AG, 1995
- [9] Belz J. Temperature behaviour of CMOS devices on SIMOX substrates. 20th European Solid State Device Research Conference, 1990:235
- [10] Lin Xi, He Ping, Tian Lilin, et al. Investigation of thermal property of novel DSOI MOSFETs fabricated with local SIMOX technique. *Chinese Journal of Semiconductors*, 2003, 24(2):117

## Simulation and Optimization of FD SOI CMOS Devices at High Temperatures

Liu Mengxin<sup>1,†</sup>, Gao Yong<sup>1</sup>, Zhang Xin<sup>1,2</sup>, Wang Cailin<sup>1</sup>, and Yang Yuan<sup>1</sup>

(1 *Department of Electronic Engineering, Xi'an University of Technology, Xi'an 710048, China*)

(2 *East China Institute of Photo-Electron IC, Bengbu 233042, China*)

**Abstract:** Simulations of fully depleted SOI CMOS devices are carried out using the ISE TCAD DESSIS device simulator in order to predict and analyze temperature effects in a temperature range of 300~600K. Comprehensive static and transient characteristics of SOI CMOS inverters are obtained. Furthermore, a new device structure called AlN-DSOI is proposed. The results indicate that, the threshold voltages of SOI CMOS circuits are sensitive to temperature. A significant reduction in output characteristics occurs as a result of an increase in ambient temperature. In addition, the transient simulations reveal how speed and power depend on ambient temperature. The improved structure has better electrical and driving performance on the basis of releasing the floating body effects and the thermal transfer problem in SOI circuits.

**Key words:** fully depleted; self-heating effect; high temperature; transient behavior; drain/source on insulator; CMOS inverter

**EEACC:** 2520D; 2530F; 2570D

**Article ID:** 0253-4177(2006)06-1120-05

† Corresponding author. Email: liumengxin1982@yahoo.com.cn