

高性能超宽带单片数字衰减器设计与实现

王会智[†] 李拂晓

(南京电子器件研究所, 南京 210016)

摘要: 介绍了一种高性能 50MHz~20GHz 的超宽带 5 bit GaAs 数字衰减器的设计、制造和测试结果,并着重介绍实现超宽带的设计.该衰减器通过标准 0.5 μ m 离子注入工艺实现.最终的单片衰减器性能如下:插入损耗<5dB;最大衰减量>31dB;两端口所有态的电压驻波比<1.5;所有态衰减精度< ± 0.3 dB;相位变化量(相对于基态)在 $-5^{\circ}\sim 20^{\circ}$ 之间;1dB 压缩点输入功率 22dBm(10GHz).

关键词: 超宽带; GaAs; 数字衰减器; MESFET

EEACC: 2560S

中图分类号: TN386

文献标识码: A

文章编号: 0253-4177(2006)06-1125-04

1 引言

宽带数字衰减器在宽带微波合成扫频信号发生器仪器仪表以及宽带电子对抗、雷达扫描技术中都有广泛应用.而较小的插入相位变化量、精确衰减精度的数字衰减器使系统省去为校准系统需要的额外电路,并且可以编程控制,易与计算机技术兼容.

通常 GaAs 单片数字衰减器根据衰减步进的要求采用先设计相应的单位衰减网络,而后将各单位网络级联的方式.衰减网络有 π 型和 T 型,但相比 T 型衰减网络, π 型容易实现更大的衰减量和较小的插入损耗^[1].本衰减器采用 1, 2, 4, 8, 16dB 五位分别设计后级联的方式.为实现高衰减精度,并且功率压缩可仿真,本衰减器采用 Yhland 模型,并在电路设计上进行改良.最后用南京电子器件研究所成熟的标准 0.5 μ m 栅长 MESFET 为控制部件的 GaAs MMIC 工艺制作衰减器芯片.

2 数字衰减器芯片电路的设计

2.1 模型选取

传统控制电路的 MESFET 模型采用等效电阻电容结构^[2],如图 1 所示.该结构通常采用两种方式提取 D, S 两端口的 S 参数:(1) D, S 接微波探针, G 接直流偏置探针,通过手动变化 G 端的控制电压来提取 D, S 端口的 S 参数;(2) G 端接地, D, S 任一端通过微波探针接入 Bias-T 馈电来提取 D, S 端口的 S 参数.方式(1)接近实际应用情况,方式(2)虽

然可以实现“开关”模式,但沟道状态不是实际使用情况.应用两种方式提取的 S 参数来拟合元器件值往往误差较大,特别是宽带器件模型,高端与低端容易出现“此起彼伏”状态,全频段难以实现仿真与实际加工的吻合,且模型不能缩放,使用不便.

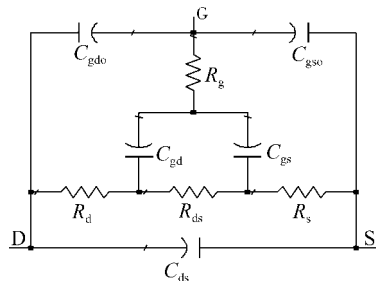


图 1 传统的 MESFET 小信号模型

Fig. 1 Traditional small-signal equivalent model of MESFET

Yhland 模型(图 2)由于可以在 D 端零偏置下提取,该模型比较全面地描述了器件的结构,及大信号特性^[3],能够缩放,使用方便,最终为本衰减器设计所采用.利用 IC-CAP2002 提模软件提取模型,中间过程计算机自动控制,人工参与少,极大地减少了偶然误差.

2.2 电路选取

传统的单位衰减器的拓扑结构如图 3 所示. $V_{c1} = 0V$, $V_{c2} = -5V$ 时, FET1 开通, FET2, FET3 处于截止状态,电路呈现小的插入损耗 I_{L1} ; $V_{c1} = -5V$, $V_{c2} = 0V$ 时, FET1 截止, FET2, FET3 处于开通状态,电路呈现较大的插入损耗 I_{L2} ,两者的差值

[†] 通信作者. Email: ewhz@hotmail.com

2005-11-06 收到, 2005-12-28 定稿

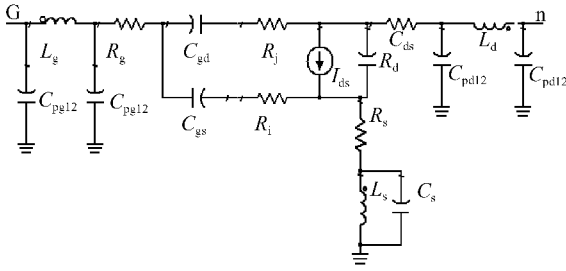


图 2 MESFET 的 Yhland 模型
Fig.2 Yhland model of MESFET

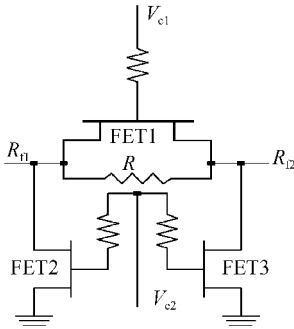


图 3 传统的 π 型衰减器网络
Fig.3 Traditional π -type attenuator

($I_{L2} - I_{L1}$)即为衰减量.但这样的拓扑要实现良好的性能需要过分依赖于器件本身的性能,而由于在频率较高时,MESFET的寄生参数逐渐明显,开关特性减弱,优值下降^[4],所以难以实现宽带设计.

2,4 和 8dB 改进电路的拓扑如图 4 示.串联支路中与 FET1 并联的电阻 R_1 串接电感 L_1 ,电感 L_1 的作用是:(1) FET1 开态时呈现较大的寄生容抗,关态时呈现较小的寄生容抗,选择合适的电感量使其与开态容抗完全不谐振,而与关态容抗微谐振.微谐振对信号的隔离增加,恰好弥补 FET1 频带高端的关态性能弱;(2)减小电路插入态和衰减态的相位变化量.电感 L_1, L_2 进一步吸收电路的容抗,调节电路的端口阻抗接近系统 50Ω 阻抗. FET2, FET3 一般作为电路驻波调整支路,可提供的衰减量很少,所以经常用单只并联到地的 FET 实现 1dB 或 0.5dB 等小衰减量位.由于 FET2, FET3 的栅宽比较小(FET 寄生容抗与栅宽成近似正比),寄生参数较小,并且在串入电阻 R_5, R_6 后,进一步压缩 FET2, FET3 寄生参数的比重,因此可以实现很好的驻波特性. 16dB 的拓扑结构不是简单采用两个 8dB 级联的方式(如图 5 所示)而是在中间的两个并联支路上各串联一电感,其设计初衷是减小两个 8dB 位简单叠加带来的插入损耗的增加,进一步吸收并联到地的 FET 的容抗,减小两个 8dB 间的不匹配;在另外两个并联支路上串联 RC 并联网络来

压缩 FET 的寄生容抗,同时匹配至 50Ω . 在实际电路中,电感是用微带实现的.通过计算设定电路元件的初值,用 ADS2004 优化软件,最终确定元器件值.

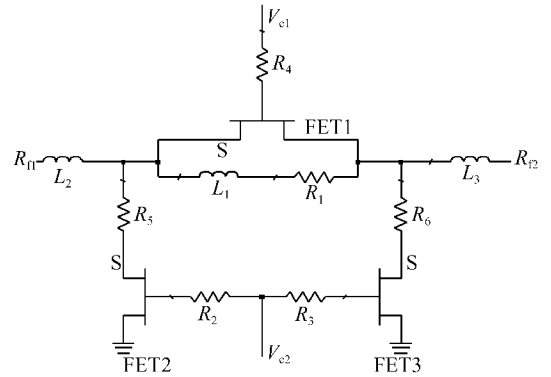


图 4 改进的 π 型衰减器电路
Fig.4 Improved π -type attenuator

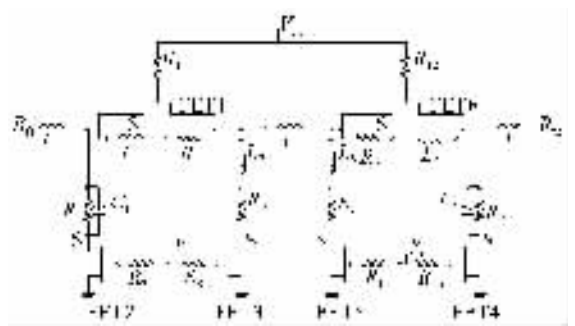


图 5 16dB 的电路
Fig.5 Circuit of 16dB

3 数字衰减器的结果

3.1 芯片和测试曲线

数字衰减器的芯片照片如图 6 所示.最终的芯片尺寸为 $2\text{mm} \times 1.5\text{mm} \times 0.1\text{mm}$,微波端口采用共面波导形式便于在片测试,直流馈电控制通过直流探针计算机控制.最终的测试结果如图 7 所示,结果显示仿真与测试结果吻合较好.图 7 为 32 态测试曲线 $\text{dB}(S_{21})$ (a)(曲线族从上到下表示插入损耗态曲线和 1dB 步进的 31 条衰减态曲线), $\text{VSWR}(S_{11})$ (b), $\text{phase}(S_{21})$ (c)和 $\text{VSWR}(S_{22})$ (d).

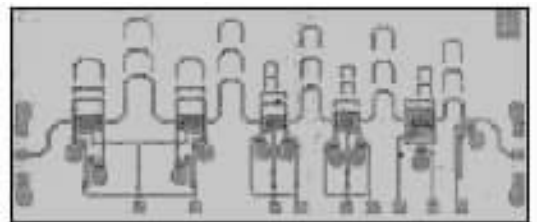


图 6 5 位数字衰减器芯片照片
Fig.6 Photo of 5bit digital attenuator chip

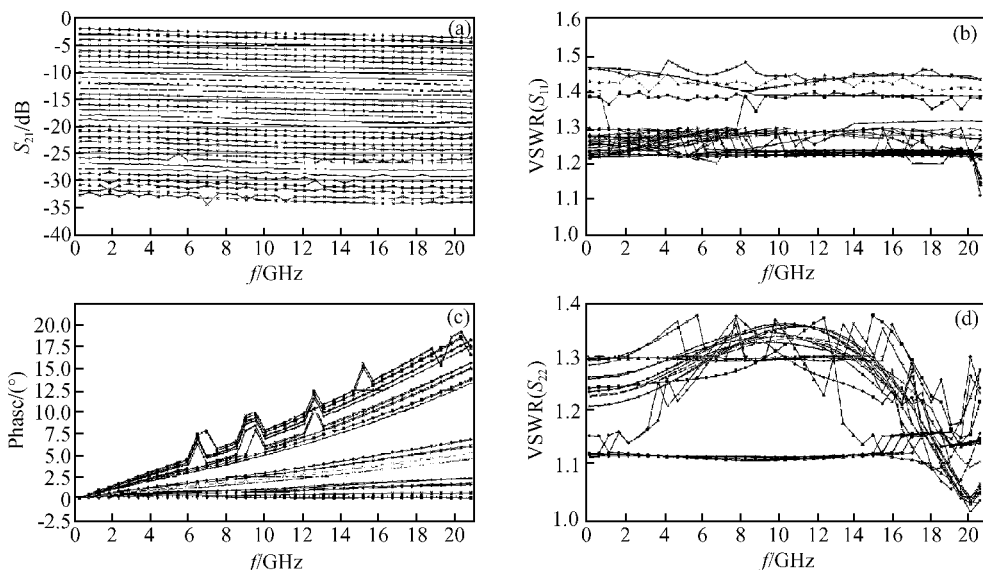


图 7 芯片的小信号在片测试曲线

Fig.7 Insertion loss(a), input VSWR(b), phase variation (c) and output VSWR(d) of 32 states (including reference state) versus frequency

衰减精度的计算式为 $\Delta A = A_{\text{实际}} - A_{\text{标称}}$, 即各频率点的实际衰减量与标称衰减量之间的差值. 通过计算机自动采样程序可以得到, 如图 8(a) 所示. 1dB 压缩点的测量通过输入由小到大的功率, 用功

率计测试得到, 图 8(b) 显示了参考态下的实际输出功率、理想输出功率 ($P_{\text{in}} - IL$) 和仿真结果共三条曲线.

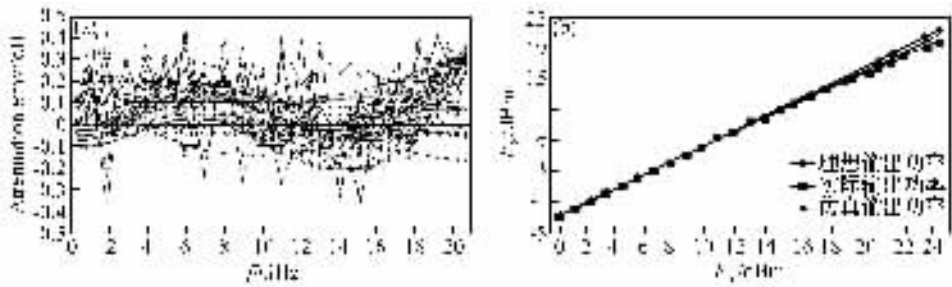


图 8 芯片的衰减精度计算曲线族(a)和 1dB 压缩点的测试曲线(b)

Fig.8 Attenuation error of all states versus frequency(a) and P_{out} versus $P_{\text{in}}@10\text{GHz}/\text{reference state}$ (b)

3.2 结果分析

虽然测试与仿真结果较好地吻合, 但是测试曲线(图 7)有几个现象需要解释: (1) 高衰减态曲线的波纹较大, 不够平滑, 在图 8(a) 的衰减精度曲线中有些频率点出现“毛刺”. (2) 电压驻波比曲线的低端上翘. (3) 大衰减量曲线高端上翘, 对应的实际衰减量减小; 相位曲线下拉, 不再是正斜率变化. (4) 在输入功率接近或超过 1dB 压缩点后, 输出功率的仿真结果和实际结果之间的差距增大.

分析如下: (1) 测试系统的 1 端口输出的信号输入芯片 R_{11} 端口(约 0dBm), 经过衰减器, 到达 R_{12}

端口, 输入测试系统的 2 端口. 衰减态不同, 输入 2 端口的功率电平不同(1GHz 时, 从 -2dBm 到 -31dBm 阶梯下降), 外界干扰对端口 2 的影响比重不同. 另外, 端口 2 自身对小功率的敏感度降低也是曲线不平滑的因素. (2) 电压驻波比在频带低端受分布参数的影响较小, 主要还是工艺起伏的影响在模型中难以描述, 在工艺冗余的两个边界与实际仿真结果无法统一. (3) 测试系统在校准过程中, 20GHz 处的端口阻抗偏离了 50Ω, 引入了过多感抗, 导致相位曲线下拉, 相位滞后. (4) Yhland 模型较之其他模型更精确描述了开关 MESFET 的大信号性能, 但并不完善, 需要进一步修正.

4 结 论

最终测试得到的数字衰减器芯片的性能参数为:插入损耗 $<5\text{dB}$;最大衰减量 $>31\text{dB}$;两端口所有态的电压驻波比 <1.5 ;所有态衰减精度 $\pm 0.3\text{dB}$;相位变化量(相对于基态)在 $-5^\circ\sim 20^\circ$ 之间; 1dB 压缩点输入功率 $>22\text{dBm}$.这说明:(1) Yhland 模型可以较好地应用于控制电路的全面指标设计,但在输入较大功率后,对大信号的描述能力退化,需要在后续的工作中进一步优化模型;(2)新的拓扑结构比之传统的拓扑结构能更好地进行宽带、大衰减量的衰减器设计.(3)在目前的工艺平台上,可以通过电路的优化选择和更加精确的模型来进一步挖掘标准工艺的潜力.

参 考 文 献

- [1] Mondal J P, Milnes A G, Oakes J G. Theoretical analysis for microwave T and π -type attenuator circuits using MESFETs. *J Electron*, 1985, 58(2): 231
- [2] Gutmann R J. Design and performance of GaAs MESFETs and related monolithic structures as broadband microwave control devices. SBMO International Microwave Symposium, Brazil Sao Paulo, Brazil, 1989
- [3] Yhland K, Rorsman N, Carcia M, et al. A symmetrical non-linear HFET/MESFET model suitable for intermodulation analysis of amplifiers and resistive mixers. *IEEE Trans Microwave Theory Tech*, 2000, 48(1): 8
- [4] Schindler M J, Morris A. DC-40GHz and 20-40GHz MMIC SPDT switches. *IEEE Trans Electron Devices*, 1987, ED-34(12): 2595

Design and Fabrication of Excellent Ultra-Broad Digital Attenuator Chips

Wang Huizhi[†] and Li Fuxiao

(Nanjing Electronics Devices Institute, Nanjing 210016, China)

Abstract: This paper describes the design, fabrication, and testing of an MMIC digital attenuator covering the range of $50\text{MHz}\sim 20\text{GHz}$ and also describes in detail how to realize an ultra-broad attenuator. This attenuator is fabricated in a $0.5\mu\text{m}$ ion-implanted process. The attenuator shows exceptional performance, with an insertion loss of reference state of less than 5dB . The input and output VSWRs are better than $1.5:1$ over all states and the entire frequency range. The attenuation accuracy is within $\pm 0.3\text{dB}$ (the actual attenuation-the attenuation setting). The phase variation (reference to insertion state) is between $-5\sim 20$. The 1dB compression point is 22dBm (at 10GHz).

Key words: ultra-broad band; GaAs; digital attenuator; MESFET

EEACC: 2560S

Article ID: 0253-4177(2006)06-1125-04

[†] Corresponding author. Email: ewhz@hotmail.com

Received 6 November 2005, revised manuscript received 28 December 2005