

底栅微晶硅薄膜晶体管*

李 娟¹ 张晓丹¹ 刘建平¹ 赵淑云¹ 吴春亚¹ 孟志国¹ 张 芳² 熊绍珍^{1,†}

(1 南开大学光电子研究所 天津市光电子薄膜器件与技术重点实验室, 天津 300071)

(2 科技部高技术研究发展中心, 北京 100044)

摘要: 对底栅微晶硅 TFT 的微晶硅材料生长孵化层问题进行了详细讨论, 发现低硅烷浓度是减薄该层厚度的有效途径. 同时又发现, 以 SiN_x 为栅绝缘层的底栅 TFT, 对随后生长的硅基薄膜有促进晶化的作用 (约 20%). 沉积底栅 TFT 的微晶硅有源层时, 必须计入该影响. 因此为了获得良好的 I-V 特性, 选用的硅烷浓度不宜低于 3%. 由硅基薄膜晶化体积比与系列沉积工艺条件关系和 TFT 所得薄膜晶化体积比的对比, 可清晰证实 SiN_x 对晶化的促进作用.

关键词: 微晶硅; 底栅薄膜晶体管; 起始层; 硅烷浓度; 晶化体积比

PACC: 7360; 7360F; 7360L

中图分类号: TN321+.5

文献标识码: A

文章编号: 0253-4177(2006)07-1246-05

1 引言

因有机发光器件优异的自发光、快速响应与宽视角特色, 自 1987 年 Tang 研制成功双层薄膜型 OLED 以来^[1], 有源选址有机发光显示屏 (AM-OLED) 无论是研究还是产业化, 其发展均非常迅速. 2005 年 5 月在美国波士顿召开的信息显示学会年会 (SID '05) 上韩国三星展示出尺寸可与 LCD 抗衡的 20 英寸非晶硅薄膜晶体管 (a-Si TFT) AMOLED 样机, 其性能完全能与 AMLCD 媲美, 有望成为 LCD 有力的竞争对手^[2]. 但是鉴于 a-Si TFT 的不稳定性, 尤其在用于电流型驱动的 AMOLED 中, 这种不稳定性更为突出^[3]. 采用多晶硅的薄膜晶体管 (poly-Si TFT), 如固相晶化 (SPC)、准分子激光退火 (ELA)、金属诱导晶化 (MIC, MILC) 等, 均能很好地解决 TFT 的稳定性问题. 然而 poly-Si TFT, 无论采用何种晶化工艺, 均是两步晶化法, 对其实际应用带来不便. 近年人们又发现, 微晶硅薄膜晶体管 ($\mu\text{c-Si}$ TFT) 具有一种尚未明了其机理的“可恢复不稳定效应”^[4], 这给解决 AMOLED 应用中的实际问题带来希望. 为此我们探索这种具有自恢复、能够与 a-Si TFT 工艺非常相容的、具有与非晶硅相当的大面积能力的 $\mu\text{c-Si}$ TFT 是很有意义的.

2 微晶硅生长存在孵化层问题

图 1 给出底栅微晶硅 TFT 的结构示意图. 由图可知, 源漏间的电流路径主要受栅绝缘层和界面处微晶硅特性限制, 因此, 底栅结构的 TFT, 其性能除受界面态影响之外, 更强烈地依赖于有源层微晶

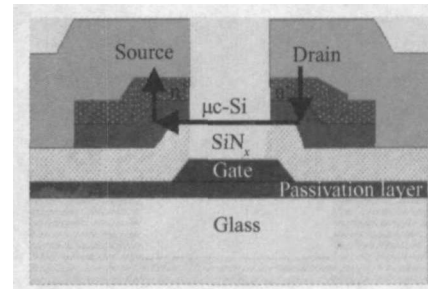


图 1 底栅微晶硅 TFT 的结构示意图

Fig. 1 Schematic of BG $\mu\text{c-Si}$ TFT

硅生长的起始状态, 故研究的第一步是其起始层问题. 图 2 是微晶硅膜透射电子显微镜 (TEM) 的图像, 由图可清楚看出微晶硅薄膜从玻璃衬底开始生长到长成完整微晶硅膜的结构变化过程. 即从玻璃衬底开始, 首先生长的是一层结构无序 (显示结构比较平滑) 的、常被称为结晶孵化过程的“孵化层”, 然后有一个渐变区, 到逐渐成长出一个较为完整的微

*国家高技术研究发展计划 (批准号: 2004AA303570), 国家自然科学基金 (批准号: 660437030), 以及天津市自然科学基金 (批准号: 05 YFJ MJ C01400) 资助项目

†通信作者. Email: xionsgz@nankai.edu.cn

2005-12-08 收到, 2006-03-08 定稿

晶硅材料(由黑线描述). 已知微晶硅薄膜是由非晶、微小晶粒、晶粒间界和空洞组成的一种混和相材料^[5,6]. 由图 2 可知,微晶硅确实是晶粒镶嵌于非晶硅网络中的混合结构. 正是这种镶嵌,在材料结构中必然包含着晶界,以及由于微晶硅的柱状生长特征而导致的在各个不规则柱体之间的缝隙(空洞)的存在. 其孵化层的厚度,图中很难给出清晰定义. 为此我们在微晶硅生长的过程中将薄膜分时段取出,进行膜厚、Raman 与 XRD 谱的测量,以确定一定厚度下的晶化情况,从而得出晶化体积比(crystalline volume factor) X_c 随厚度增长趋势,其结果由图 3 示出.

图 3(a) 给出硅烷浓度 $Sc = 4\%$ 时生长薄膜的厚度与时间,以及其相应厚度下的晶化率的关系曲线. 可见厚度几乎随时间线性增长,而晶化率随沉积厚度的增长以指数式地增大. 图 3(b) 给出不同硅烷

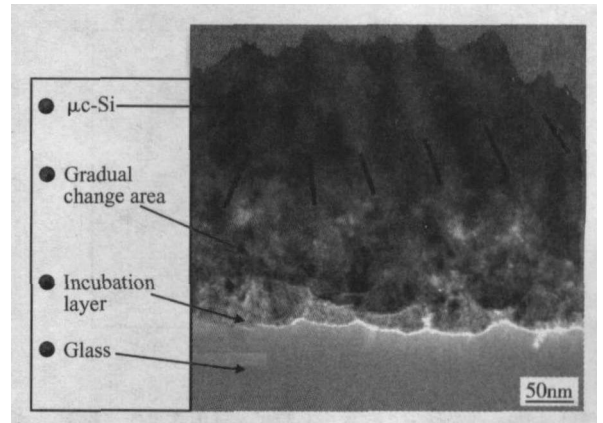


图 2 在 $Sc = 4\%$ 条件下 VHF-PECVD 法制备的 $\mu c-Si$ 薄膜的 TEM 照片

Fig. 2 TEM photograph of $\mu c-Si$ film deposited by VHF-PECVD with $Sc = 4\%$

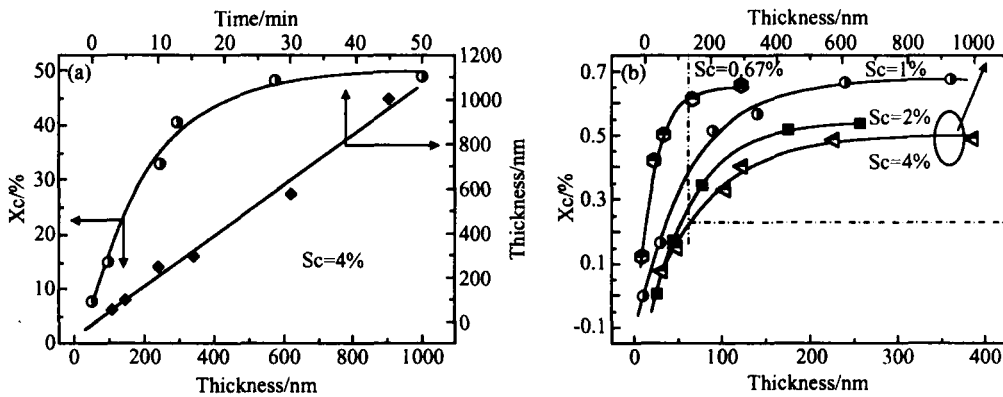


图 3 (a) 硅烷浓度 $Sc = 4\%$ 时,各时段沉积薄膜的厚度随时间以及晶化体积比 X_c 随相应厚度的变化关系;(b) 不同浓度下沉积薄膜晶化比 X_c 与厚度的关系

Fig. 3 (a) Relation of film thickness with the deposition time at $Sc = 4\%$ and their crystalline volume factors X_c with the thickness;(b) Relation of X_c with the film thickness deposited at several Sc

浓度下其晶化率随厚度增长的趋势. 在此我们提出一个描述孵化层厚度的方法:以拟合指数曲线的特征常数为孵化层厚度. 因为根据指数拟合的概念,该常数表征的是晶化率随厚度递增速率发生变化的转折点. 在它之下,增长速率是大的,而在它之上,增长速率变缓直至饱和. 我们用这个转折点来描述孵化层厚度,仅是一个定性的表述方法,以描述微晶硅薄膜生长过程中,其晶粒结构的孵化过程.

图 3(b) 是晶化体积比 X_c 随硅烷浓度 Sc 的变化关系. 该图说明,随硅烷浓度的增加, X_c 随生长厚度以指数式曲线的趋势变化. Sc 增加其饱和晶化率下降,同时指数增长的速率变慢,亦即,特征常数将随之增大,表明孵化层会随硅烷浓度增厚. 由此看出,我们这样定义是有一定意义的.

对图 3 所示样品进行 XRD 测量(曲线略). 由其测试图谱,以 111 晶向谱峰的半高宽,按照德拜-谢

耳(Debye-Scherrer)公式,可计算出相应厚度下的晶粒尺寸,获得在生长过程中其晶粒大小随厚度的变化关系. 图 4 给出 $Sc = 2\%$ 时的结果示例,插图为对应 111 半高宽与厚度的关系. 由图可以清晰看出,微晶硅膜的生长,其晶粒尺寸并不是迅速长大的,而是有一个孵化过程,即随生长厚度的增长,其经过一个非晶阶段($X_c = 0$),然后逐渐长大,亦呈现出一个明显的过渡阶段. 这个过渡阶段即是其原子聚集、成核、晶粒长大的过程. 这些均证实孵化层的存在. 由图 3(b) 可知,此厚度明显地受硅烷浓度调制, Sc 越小,孵化层越薄. 而由晶粒尺寸的变化表明,在此类薄膜生长过程中,它是由非晶逐渐长大成为微晶粒的.

3 衬底对微晶硅材料的影响

上述结果均来自玻璃衬底上生长微晶硅薄膜的

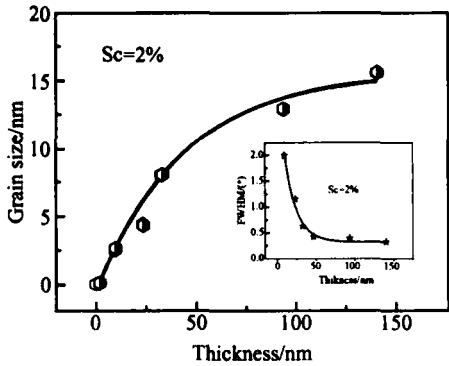


图 4 微晶硅生长过程中晶粒尺寸逐渐长大的过程

Fig.4 Growing of grain size with film thickness increase

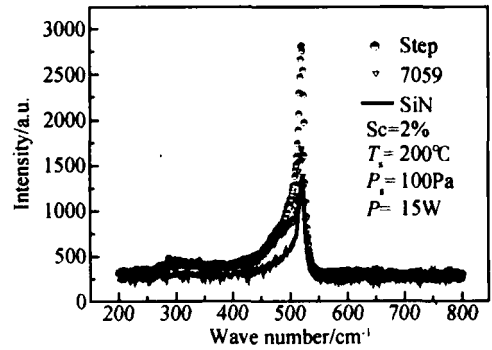


图 5 在不同衬底上同时沉积微晶硅膜喇曼谱的比较

Fig.5 comparison of Raman spectrum of the film deposited on different substrates

测试结果. 正如我们在以前的文章中所描述过的^[7,8],以相同生长条件在不同衬底上生长微晶硅,所得到的微晶硅薄膜,其晶化率是不同的,表明衬底对薄膜的生长状况有着明显的影响.图 5 示出在玻璃、氮化硅(SiN_x)以及处于栅线台阶边沿(on step)的 SiN_x,三种不同衬底上,用甚高频等离子增强汽相沉积(VHF-PECVD)生长微晶硅膜的喇曼谱的比较.薄膜沉积的条件:硅烷浓度为 2%,衬底温度为 220℃,生长时的反应气压为 100Pa,激发功率为 15W,激发频率为 60MHz.由图可见,在栅线边沿有台阶的地方,生长的微晶硅薄膜的晶化率最大, SiN_x上的次之,在 7059 玻璃上晶化率最低.

为了定量了解不同衬底对晶化率影响的程度,我们对图 5 所示喇曼曲线按高斯分布进行三峰拟合(拟合结果略).拟合数据表明,在相同沉积条件下,在 SiN_x 上生长的微晶硅比在玻璃上生长的微晶硅,有增长晶化率 20% 的效果^[8].为什么 SiN_x 衬底会有增强微晶硅薄膜晶化率的作用?我们对玻璃和

SiN_x 衬底进行了 AFM 测试分析,结果如图 6(a), (b)所示.图 6(a)是 SiN_x 衬底的 AFM 图,图 6(b)为玻璃衬底的 AFM 图.由图可以清晰看到,原始 SiN_x 衬底,显示很粗糙,起始表面存在很多大颗粒状物,而在玻璃表面则较为光滑.我们认为 SiN_x 这种粗糙表面提供的成核条件,使沉积薄膜易于晶化,就像高绒面 TCO 膜也会使薄膜晶化率增高一样^[8].我们对在 SiN_x 上分别以 2% 和 4% 硅烷浓度沉积的微晶硅膜再次进行 AFM 测量.测试结果示于图 6(c), (d)之中.由图 6(c)给出的 2% 硅烷浓度下生长微晶硅薄膜的 AFM 图可见,较高的氢稀释率(Sc = 2%),使得生长的微晶硅薄膜非常稀松,出现较多类空洞结构.这一方面来源于高氢稀释的刻蚀能力增强,另外大颗粒 SiN_x 衬底的贡献也是不容忽视的.对硅烷浓度在 4% 的薄膜(参见图 6(d)),其表面致密而且表面高低起伏较小(颜色差异不大).考虑到它最终的晶化率在 50% 以内(见图 3),选用它作为 TFT 有源层沉积时的硅烷浓度条件可能是合适的.

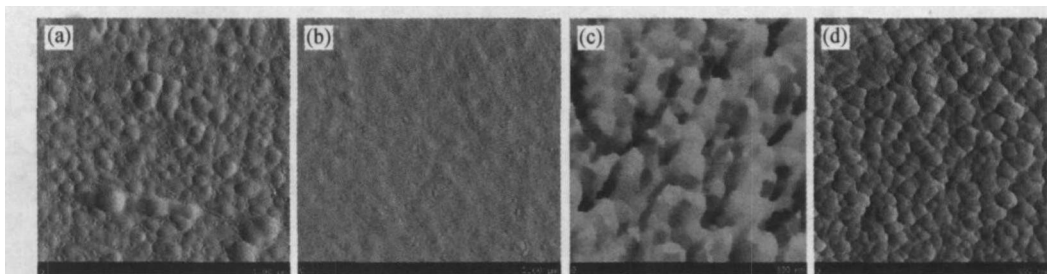


图 6 在不同衬底上用不同硅烷浓度沉积微晶硅薄膜的 AFM 图像 (a) SiN_x; (b) 玻璃; (c) 以 2% 硅烷浓度沉积的 μc-Si; (d) 以 4% 浓度沉积的 μc-Si

Fig.6 Comparison of AFM images of several films deposited on different substrates (a) SiN_x; (b) Glass; (c) μc-Si deposited with Sc = 2%; (d) μc-Si deposited with Sc = 4%

4 过渡区微晶硅 TFT 的制备

依据以上讨论,我们在硅烷浓度为 4% 及相应

其他沉积条件下,与 a-Si TFT 相容的 4 块掩模版工艺,尚无任何优化条件下制备出 μc-Si TFT,其转移特性曲线如图 7 所示.在沟长为 60μm,宽长比小

于 1 的情况下,其开关比大于 10^5 ,场效应迁移率在 $0.5\text{cm}^2/(\text{V}\cdot\text{s})$ 量级.插图为该 TFT 有源层的 Raman 谱,其晶化比 $X_c = 44\%$.按图 3 所示玻璃衬底上 $Sc = 4\%$ 对应晶化比随厚度的变化率可知,当有源层厚约为 120nm ,其 X_c 约为 23% .另外,由图 8 所示,改变沉积工艺条件所得到的薄膜晶化率与功率关系的实验结果也表明,在图 7 所示 TFT 有源层的沉积条件下,在玻璃上沉积微晶硅膜的晶化率,按照图 8 给出的数据,约为 25% 左右.这两组实验数据对比关系相差很小.当考虑到 SiN_x 衬底对晶化有 20% 左右的促进作用,实际薄膜的晶化率应为 44% .这与图 7 插图所示 $X_c = 44\%$ 的数据吻合甚

好,表明以上所述 SiN_x 对促进晶化作用的估算有一定的相符性.

5 结语

底栅微晶硅 TFT 的关键是尽量减薄有源层微晶硅生长时的孵化层.底栅结构的有源层是生长在表面粗造的 SiN_x 栅绝缘层上的, SiN_x 衬底对随后沉积的微晶硅材料有促进晶化的作用,即可使其上生长微晶硅薄膜的晶化率比在玻璃上生长的晶化率增长约 20% 左右.因此当考虑到氮化硅衬底对沉积薄膜晶化的促进作用之后,作底栅 TFT 的微晶硅材料,沉积时选用的硅烷浓度不宜低于 3% .

参考文献

- [1] Tang C W, Van Slyke S A. Organic electroluminescent diodes. Appl Phys Lett, 1987, 51: 913
- [2] Tsujimura T, Libsch F, Andry P. Driving large-sized OLED TVs with an amorphous-silicon backplane. Journal of the SID, 2005, 13(2) : 161
- [3] Lih J J. AMOLED backplanes: amorphous-silicon versus polysilicon. Information Display, 2004, 20(6) : 18
- [4] Dosev D K, Puigdollers J, Orpella A, et al. Analysis of bias stress on thin film transistor obtained by hot-wire chemical vapour deposition. Thin Solid Films, 2001, 383: 307
- [5] Shah A, Vallat-Sauvain E, Torres P, et al. Intrinsic microcrystalline silicon ($\mu\text{-Si-H}$) deposited by VHF-GD (very high frequency-glow discharge): a new material for photovoltaics and optoelectronics. Mater Sci Eng B, 2000, 69/ 70: 219
- [6] Vetterl O, Finger F, Carius R, et al. Intrinsic microcrystalline silicon: a new material for photovoltaics. Solar Energy Materials and Solar Cells, 2000, 62: 97
- [7] Li Juan, Zhao Shuyun, Liu Jianping, et al. A VHF PECVD microcrystalline silicon bottom gate TFT with a thin incubation layer. Chinese Journal of Semiconductors, 2005, 26 (6) : 1121
- [8] Zhang Xiaodan, Zhao Ying, Zhu Feng, et al. Microcrystalline silicon material and solar cells fabricated by VHF-PECVD. Chinese Journal of Semiconductors, 2005, 26 (5) : 953 (in Chinese) [张晓丹, 赵颖, 朱锋, 等. VHF-PECVD 制备微晶硅材料及电池. 半导体学报, 2005, 26(5) : 953]

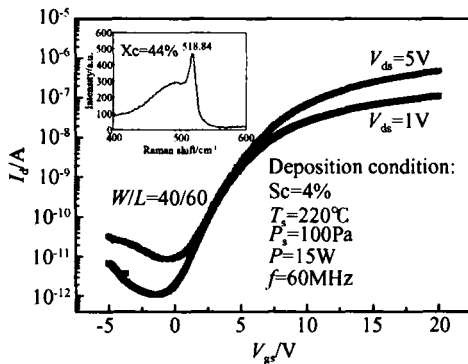


图 7 $\mu\text{c-Si}$ TFT 转移特性曲线

Fig. 7 Transfer characteristics of $\mu\text{c-Si}$ TFT

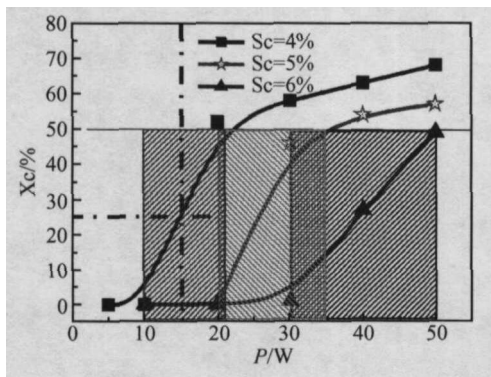


图 8 玻璃衬底上以不同 Sc 沉积薄膜的晶化率随功率的变化
Fig. 8 Crystalline volume factor of $\mu\text{c-Si}$ film as a function of deposition power

Study of Bottom Gate $\mu\text{c-Si}$ TFTs *

Li Juan¹, Zhang Xiaodan¹, Liu Jianping¹, Zhao Shuyun¹, Wu Chunya¹,
Meng Zhiguo¹, Zhang Fang², and Xiong Shaozhen^{1,†}

(1 *Tianjin Key Laboratory of Photo Electronic Thin Film Devices and Technology, Institute of Photo Electronics, Nankai University, Tianjin 300071, China*)

(2 *National High Technology Research and Development Center of the Ministry of Science and Technology, Beijing 100044, China*)

Abstract : The incubation layer is the key factor in the growth of microcrystalline silicon ($\mu\text{c-Si}$) film used as the active layer of $\mu\text{c-Si}$ TFT, which is confirmed by experimental results in detail. We find that decreasing the silicon concentration (Sc) is one effective way to thin the incubation layer. We also find that SiN_x , used as the gate-insulator-layer of the bottom gate TFT, can increase (by about 20 %) the crystalline volume factor (Xc) of $\mu\text{c-Si}$ thin film deposited thereon. Therefore, while depositing $\mu\text{c-Si}$ on SiN_x to fabricate the bottom gate TFT, this effect must be taken into account. As a result, to obtain excellent performance from a bottom-gate $\mu\text{c-Si}$ TFT, the appropriate Sc for the active-layer must be no less than 3 %. According to the relation between the Xc of $\mu\text{c-Si}$ film and its deposition condition, it can be seen clearly that under the same deposition condition, the difference between the Xc value of $\mu\text{c-Si}$ film deposited on glass and that on SiN_x for the active layer in TFT is $\sim 20\%$, which indicates the augmenting role of SiN_x in the crystalline growth of $\mu\text{c-Si}$ thin film.

Key words : $\mu\text{c-Si}$; bottom-gate TFT; incubation layer; silica concentration; crystalline volume factor

PACC : 7360; 7360F; 7360L

Article ID : 0253-4177(2006)07-1246-05

* Project supported by the National High Technology Research and Development Program of China (No. 2004AA33570), Key Project of the National Natural Science Foundation of China (No. 60437030), and the Natural Science Foundation of Tianjin City (No. 05 YFJMJC01400)

† Corresponding author. Email: xiongsz@nankai.edu.cn

Received 8 December 2005, revised manuscript received 8 March 2006

©2006 Chinese Institute of Electronics