光学和电子束曝光系统之间的匹配与混合光刻技术*

陈宝钦* 刘 明 徐秋霞 薛丽君 李金儒 汤跃科 赵 珉 刘珠明 王德强 任黎明胡勇

龙世兵 陆 晶 杨清华 张立辉 牛洁斌

(中国科学院微电子研究所 微细加工与纳米技术研究室,北京 100029)

摘要:介绍如何实现光学和电子束曝光系统之间的匹配和混合光刻的技术,包括:(1)光学曝光系统与电子束曝光 系统的匹配技术;(2)投影光刻和 JBX-5000LS 混合曝光技术;(3)接触式光刻机和 JBX-5000LS 混合曝光技术;(4) 大小束流混合曝光技术或大小光阑混合曝光技术;(5)电子束与光学曝光系统混合光刻对准标记制作技术.该技术 已成功地应用于纳米器件和集成电路的研制工作,实现了 20nm 线条曝光,研制成功了 27nm CMOS 器件;进行了 50nm 单电子器件的演试;并广泛地用于 100nm 化合物器件和其他微/纳米结构的制造.

关键词: 微光刻技术; 微纳米加工技术; 电子束直写; 匹配与混合光刻技术 EEACC: 2500; 2550G 中图分类号: TN305.6 文献标识码: A 文章编号: 0253-4177(2006)S0-0001-06

引言 1

中国科学院微电子研究所微细加工与纳米技术 研究室拥有美国产 GCA 3600F 图形发生器和 GCA 3696 分步重复精缩机、日本产 JEOL JBX 6AII 电 子束曝光系统和 JEOL JBX 5000LS 电子束光刻系 统及美国应用材料公司捐赠的 ETEC MEBES 4700S E-beam pattern generator system 组成的微 光刻技术实验室,见图 1. 为满足科研和生产的需 要,长期以来我们一直开展光学光刻系统的分辨率 增强技术和电子束直写技术研究,并取得了很好的 应用效果. 电子束直写(electron-beam direct writing technology)是传统的深亚微米及纳米加工技术 的重要手段, JBX 5000LS 电子束光刻系统最细的 电子束斑可达到 8nm,具有很高的电子扫描成像精 度.但是电子束光刻技术要应用于纳米尺度微小结 构的加工和集成电路的光刻,必须解决几个关键的 技术问题:一是由于电子在抗蚀剂和基片中的散射 和背散射现象造成的邻近效应问题;另一个是电子 束高精度扫描成像曝光效率很低的问题;再一个就 是电子抗蚀剂和电子束曝光及显影、刻蚀等工艺技 术问题.实践证明电子束邻近效应校正技术、电子束 曝光与光学曝光系统的匹配、混合光刻技术和抗蚀 剂曝光工艺优化技术的应用是一种提高电子束光刻 系统实际光刻分辨能力的非常有效的办法.有关"电

子束邻近效应校正技术"和"电子束光刻常用的抗蚀 剂工艺技术研究"我们已经发表了专题论文,本文将 重点介绍光学和电子束曝光系统之间的匹配与混合 光刻技术(match & mixed lithography technology between E-beam lithography system and optical lithography system)的问题. 电子束曝光技术由于 它的束斑尺寸可以从微米级至纳米级,实用范围广 是实验室条件下进行亚微米至纳米级光刻技术开发 与研究的理想工具.由于高斯束电子束曝光系统通 常要采用较细的束斑进行超精细图形扫描曝光,图 形精度要求越高,选择用于描绘图形的束斑要求越 细,相应的束流密度越小,在同样感光灵敏度条件下 就需要越长的曝光时间.因而精度和扫描效率的矛 盾成为电子束光刻的主要矛盾,解决这个问题的关 键技术就是解决电子束光刻系统和目前生产效率较 高的光学光刻系统的匹配和混合光刻的技术问题, 办法是大部分工艺由投影光刻机曝光或接触式曝 光,超精细图形和套刻精度要求特别高的图形层采 用 JBX-5000LS 电子束直写曝光. 我们主要开展如 下研究工作:(1)光学曝光系统与电子束曝光系统的 匹配技术;(2)投影光刻和 JBX-5000LS 混合曝光技 术;(3)接触式光刻机和 JBX-5000LS 混合曝光技 术;(4)大小束流混合曝光技术或大小光阑混合曝光 技术;(5)电子束与光学曝光系统混合光刻对准标记 制作技术.这些技术已广泛地应用于国内需要进行 微制造和微纳米加工技术的各个领域,我们应用这

^{*}国家重点基础研究发展规划(批准号:G2000036504)和国家自然科学基金(批准号:90207004,60376020,60390071,60236010,60276019, 60576032)资助项目

[;]通信作者.Email:chenbq@ime.ac.cn 2005-10-11 收到,2006-01-05 定稿

些技术实现了 20nm 线条曝光,并通过应用光学光 刻系统和电子束光刻系统之间的匹配与混合光刻技



术及纳米结构图形加工技术实现 20~50nm CMOS 器件和 100nm HEMT 器件的研制.



图 1 光学和电子束曝光系统 (a) JBX 5000LS 和 MEBES 4700S; (b) JBX 6AII 和 GCA3600/GCA3696 Fig. 1 E-beam lithography system and optical lithography system (a) JBX 5000LS & MEBES 4700S; (b) JBX 6AII & GCA3600/GCA3696

2 光学曝光系统与电子束曝光系统的 匹配技术

中国科学院微电子研究所拥有 GCA 3600F 光 学图形发生器、GCA 3696 分步重复机、JBX-6AII 可变矩形束电子束曝光系统、MEBES 4700S 光栅扫 描电子束曝光系统、ASM 2500g 线和 5000i 线投影 光刻机、各种接触式光刻机和 JBX-5000LS 矢量扫 描电子束直写光刻系统等多种制版、光刻设备.首先 需要对这些设备进行倍率匹配、工件台匹配、标记匹 配和坐标匹配,使几台设备互相配合,提高制版光刻 综合效率,见图 2.由于每台设备的工件台机械坐标 的方向和零点位置及图形曝光坐标的方向和零点位 置各不相同,需要我们事先设计出所用的工艺设备 之间的流程及掩模版和硅片的位相传递关系,如果 其中某一道曝光的坐标关系有错,就有可能给混合 曝光造成困难.例如 3600F 光学图形发生器制造的 中间掩模版需要 Y 镜像,放置到 3696 分步重复机 上台面后掩模翻转并逆时针转 90°,所以在制造接 触式光刻机用的工作掩模版时需要考虑上述因素设 计芯片和对准标记的布局,如果设计错误就有可能 无法顺利进行混合光刻.



图 2 光学曝光系统与电子束曝光系统的匹配技术 (a)设备匹配关系图;(b)对准标记的位相关系图;(c)图形位相关系图 Fig. 2 E-beam/optical system match technology (a) Correlation of equipments;(b) Correlation of marks;(c) Correlation of patterns

3 投影光刻和 JBX-5000LS 混合曝光 技术

该技术应用于硅材料大圆片电路的研制与开

发,关键技术是投影光刻和电子束光刻系统之间对 准标记的设计和制备技术,需要在硅片上制备供 ASM 2500/5000 投影光刻机曝光用的对准标记 W 和5倍 JBX-5000LS 电子束直写硅片对准识别标记 PQRS 和逐芯片对准识别标记 M1, M2, M3. 如果电 子束曝光在前两道工序,建议首先由 JBX-5000LS 电子束光刻系统制备上述所有标记,这种方式对准 精度比较高,见图3.如果电子束曝光在后面几道工 序,建议在需要电子束光刻工序前一道工序由投影 光刻机预制供电子束识别的硅片深槽标记,因为通 过多道半导体工艺后标记会遭到破坏,检测标记时 信噪比太小,检测标记不容易通过,这时投影光刻机 用的掩模版中需要增加一块比芯片大5倍的 PQRS 十字标记和 M1, M2, M3 标记图形专用掩模版,并按 照布局要求分别插入并分步重复在硅片上,注意在 前面几道工序的掩模需要预留 PQRS 十字标记,所 有划片道上安放 M1, M2, M3 标记图形的位置区域 必须得到有效的保护.由于硅工艺的需要,通常不允 许制作金属标记,所以通常是采用在硅片上直接刻 蚀深槽标记,由于硅片深槽标记反射信号较弱,为此 提高信噪比、刻槽深度、表面和槽底的光洁度以及槽 壁的陡直度都很重要,槽的深度要求在 1.5~3 μ m.





4 接触式光刻机和 JBX-5000LS 混合 曝光技术

此技术适用于硅大圆片电路研制,也适用于 GaAs 晶片和 SiGe 材料小尺寸基片或碎片曝光技 术.其中应用于硅大圆片电路研制时,需要电子束光 刻工序前一道工序用接触式光刻机刻出电子束识别 的硅片深槽标记,这时工作掩模版中需要增加一块 和普通掩模版布局相一致的带有 PQRS 十字标记 和 M₁,M₂,M₃ 标记及接触式光刻对准用的 M₄ 标 记图形的专用掩模版,见图 4(a).实践证明如果槽 的深度达到 3μm,后续由于工艺上的需要即使覆盖 上 SiO₂ 和氮化硅膜也不太影响标记检测.而且如果 第一次电子束曝光采用如 SAL601 这样的负性抗蚀 剂的话,由于标记检测点附近的抗蚀剂受到充分曝

光,实际上对标记起到保护作用,所以在第二次电子 束曝光时,标记检测仍然能够顺利通过.但如果前一 次电子束曝光采用正性抗蚀剂的话,在标记检测点 附近的抗蚀剂受到曝光,显影后检测点附近标记没 有抗蚀剂保护,在后续工序中标记形态会遭到破坏, 使下一次电子束曝光标记检测通不过,造成混合光 刻工艺失败,见图 4(b).所以需要进行两次电子束 光刻的工艺一定要考虑标记保护的问题.对于 GaAs 晶片等本身就有金属膜的工艺,通常可以让 电子束识别标记制造与实际芯片工艺兼容,根据工 艺流程设计,采用剥离技术,金标记可以与源漏工艺 同时形成 (如金锗镍标记),或与栅工艺同时形成 (如钛铂金标记),而且需要同时制造接触式光刻人 工对准标记 M₄.关键是保证标记剥离质量,标记质 量不好,电子束标记识别系统不能判读,轻则不能保 证套刻精度,重则前功尽弃.这种情况仍然需要注意 金属标记的保护问题,因为后道工序如果有高温工 艺,会使金属膜产生合金等现象,使标记表面光洁度 遭到破坏而无法检测,建议采用 SiO₂ 覆盖保护标 记.







Fig. 4 Alignment mark of match & mixed lithography between contact printers and JBX-5000LS (a) Distribution of alignment marks; (b) Safeguard of alignment marks

5 大小束流混合曝光技术或大小光阑 混合曝光技术

由于圆形束电子束曝光系统通常采用较细的束 斑进行扫描曝光,图形越精细,需要越小的束斑,而 小束斑又限制了只能采用小束流曝光,从而抗蚀剂 要达到一定的吸收能量就需要越长的曝光时间.然 而集成电路版图中图形通常由大小不同的图素组 成,其中大面积图形需要占用很长的时间,如果是反 转曝光的图形,必须对大面积的背景进行曝光,所需 要的时间更长得惊人.为提高曝光效率应该把版图 中的大面积曝光图形(或背景)与精细图形部分进行 数据分离,采用大小束流混合曝光的方法缩短曝光 时间.大小束流混合曝光通常分别按照不同的电子 束流调整电子光学系统,分别建立两种束流的电子 光学参数文件,在小束流曝光完毕后自动恢复大束 流的电子光学参数后进行大束流曝光,由于电子光 学参数变化比较大,会产生比较大的飘移现象,所以 曝光会出现比较大的套合误差.我们建议采用大小 光阑混合曝光技术,只要首先建立大小束流相差10 ~30 倍的两组曝光文件,可以在同一种电子光学参 数的条件下,先用小孔径光阑(1#孔径)进行小束流 曝光,曝光结束后不要退出版架,把小孔径光阑换成 大孔径(2#或3#孔径),再执行大孔径大束流曝光 文件,这种混合曝光方式电子光学参数基本不变,束 流稳定,飘移小,套合误差也比较小.

6 电子束与光学曝光系统混合光刻对 准标记制作技术

由于集成电路制造都需要多次光刻工艺,每一 次曝光图形都要求与前一次精确地套准.传统的光 学光刻是靠光学显微系统和机械机构配合进行人工 对准,而电子束曝光必须采用自动检测、补偿的方式 实现精确的定位、对准.通常要求定位、套准精度达 到几十纳米以下,为实现这么高的定位、套准精度, 对准标记检测和对准标记制作则是电子束直写光刻 的关键技术.尤其是电子束与光学曝光系统的匹配 与混合光刻工艺对对准标记的要求极其严格,有可 能仅仅由于小小的对准标记通不过检测,而造成整 个光刻工艺前功尽弃.电子束直写中标记探测和自 动对准是一种高速检测、补偿过程,要求能够实现高 速、准确地捕捉标记信号,就要求制造高信噪比和高 对比度的对准标记,同时还要考虑与集成电路工艺 兼容性的问题.为了成功实现混合光刻,在保证光学 曝光系统、投影式或接触式光刻机和电子束光刻机 之间进行匹配的同时,还必须保证达到要求的套刻

精度,所有混合光刻对准标记都必须同时在一台设 备上制备,或者全部由电子束光刻系统制备,或者全 部由光学光刻系统制备.如果需要进行多次电子束 光刻,需要在中间的各道工序中有效地保护电子束 直写标记,由于集成电路工艺十分复杂,在标记上方 经过多次光刻、蒸镀、生长、氧化、扩散、注入、腐蚀、 等离子刻蚀等不同的工艺,必然会对标记的形貌产 生不同程度的破坏,影响标记探测信号的对比度和 信噪比,所以在工艺过程中必须注意对准标记的保 护.通常采取如下保护措施:避免晶片制作标记后经 受太多的工序:SiO2保护技术,实践证明SiO2是一 种比较理想的标记保护材料,而且 SiO₂ 薄膜对探测 信号衰减不大;标记探测区域掩模曝光保护技术;标 记扫描位置调整术和芯片对准标记分配术及参数补 偿技术等.为了便于电子束光刻系统采用探测二次 电子或背散射电子的方法识别标记,标记可做成凸 起的标记或凹陷的刻蚀标记,制作标记的材料可以 是金属,也可以是基片材料本身.对于 GaAs 器件研 制比较理想的标记材料是 Au 标记,通常采用剥离 技术制备.对于体硅工艺,由于金是硅集成电路忌讳 材料,而且与体硅工艺不兼容,通常采用深 Si 槽标 记,为保证检测信号有足够高的信噪比,必须进行深 刻蚀,建议深度达到 3µm,至少不能小于 1.5µm.实 践证明金属铬是一种理想的光学接触式曝光和电子 束直写混合光刻及移相掩模制造的标记材料,可以 采用非常成熟的光掩模制造技术的工艺非常简单快 捷地制造标记,见图5.



图 5 各种金属对准标记探测信号的对比度和信噪比的比较 Fig.5 Comparison of signal contrast and SNR detected with different metal alignment marks

7 结论

电子束直写与光学曝光系统的匹配和混合光刻 技术是电子束光刻系统应用于深亚微米及纳米尺度 集成电路和器件研究与开发的关键技术之一.实践 证明电子束曝光与光学曝光系统的匹配和混合光刻 技术、电子束邻近效应校正技术和图形转移技术相 结合并应用优化的抗蚀剂曝光工艺,是一种提高电 子束光刻系统实际光刻分辨能力而且又克服电子束 直写效率过低的非常有效的办法.

我们采用这些技术成功地支持了多项 20~ 50nm CMOS 或 SOI 电路和器件及百纳米 GaAs 电路和器件的研制与开发.在国内率先研制成功了性能优良的沟道长度为 70nm 的 CMOS 器件及沟道 长度为 100nm 的 57 级 CMOS 环形振荡器电路,在 国内首次研制成功了沟道长度分别为 0.18 和 0.25 μ m 的各三种千门级 CMOS 实用电路,其中 1000 门规模的电压-频率转换电路可工作在 300MHz(0.18 μ m 工艺)和 280MHz(0.25 μ m 工 艺),0.18 μ m 工艺 3000 门规模的打印机接口电路 芯片,0.18 μ m 工艺 6000 门规模的控制电路.同时 我们进一步开展了 20~50nm CMOS 器件结构关键 技术研究,不断刷新亚 50nm 器件的研究成果.2001 年7月,研制成功了性能良好的栅长 90nm W/TiN 金属栅 CMOS 器件及 57级 CMOS 环形振荡器; 2002年7月,率先在国内研制成功了栅长 42nm CMOS 器件;2003年1月,率先在国内研制成功了 栅长 27nm CMOS 器件及栅长 36nm CMOS 32分 频器;2004年10月,研制成功了栅长 22nm CMOS 器件.此外,还采用电子束直写和传统接触式曝光技 术实现了匹配和混合光刻,制备出高质量的基于多 层胶的深亚微米、百纳米 T型栅工艺化合物半导体 器件.这些研究成果分别于 2002年~2004年获得 北京市科技进步二等奖一项、一等奖二项,此外,"亚 30nm CMOS 器件相关的若干关键工艺技术研究" 一项成果获 2005年度国家技术发明奖二等奖,见图 6.



图 6 光学和电子束曝光系统之间的匹配和混合光刻的技术应用于纳米器件和集成电路的研制 (a) 100nm PHEMT 器件;(b) 50nm SON MOSFET 器件;(c) 22~70nm CMOS 器件和电路

Fig. 6 Application of match and mixed lithography technology between E-beam lithography system and optical lithography system in micro-device and IC (a) 100nm PHEMT device; (b) 50nm SON MOSFET device; (c) $22 \sim$ 70nm CMOS device and IC

参考文献

- [1] Chen Baoqin, Liu Ming, Ren Liming, et al. E-beam lithography technology. Proceedings of the 10th National Academy Conference on Electron Beam, Ion Beam and Photon Beam, Changsha, 1999:48(in Chinese)[陈宝钦,刘明,任黎明,等. 电子束光刻技术.第十届电子束、离子束、光子束学术年会论 文集,长沙, 1999:48]
- [2] Chen Baoqin, Liu Ming, Ren Liming, et al. Micro-tithography technology. Proceedings of the 11th National Academy Conference on Electron Beam, Ion Beam and Photon Beam, Chengdu, 2001:161(in Chinese)[陈宝钦,刘明,任黎明,等. 微光刻技术.第十一届电子束、离子束、光子束学术年会论文集,成都,2001:161]
- [3] Liu Ming, Chen Baoqin. Electron beam/optical stepper mixes and matches lithography using i-line photoresist. SPIE 25th Annual Symposium on Micro-Lithography, 2000

- [4] Qiu Yulin, Chen Baoqin, Liu Ming, et al. The application of optical resolution enhancement technology & E-beam direct writing technology in micro-fabrication. SPIE Photonics A-SIA.Advanced Microlithography, 2004
- [5] Chen Baoqin, Liu Ming, Ren Liming, et al. Alignment mark making method in mixed lithography technology. Proceedings of the 12th National Academy Conference on Electron Beam, Ion Beam and Photon Beam, Beijing, 2003:34(in Chinese)[陈宝钦,刘明,任黎明,等.JBX-5000LS 电子束混合光 刻对准标记制作技术.第十二届电子束、离子束、光子束学术 年会论文集,北京, 2003:34]
- [6] Chen Baoqin, Liu Ming, Xue Lijun, et al. Micro-lithograph and micro-nano making technology: study of resist used in ebeam lithograph. Proceedings of the 13th National Academy Conference on Electron Beam, Ion Beam and Photon Beam, Changsha, 2005(in Chinese)[陈宝钦,刘明,薛丽君,等. 微光 刻与微纳米加工技术:电子束光刻常用的抗蚀剂工艺技术研 究.第十三届电子束、离子束、光子束学术年会论文集,长沙, 2005]

Match and Mixed Lithography Technology Between E-Beam Lithography System and Optical Lithography System*

Chen Baoqin[†], Liu Ming, Xu Qiuxia, Xue Lijun, Li Jinru, Tang Yueke, Zhao Min, Liu Zhuming, Wang Deqiang, Ren Liming, Hu Yong, Long Shibing, Lu Jing, Yang Qinghua, Zhang Lihui, and Niu Jiebin

> (Micro-Processing & Nano-Technology Laboratory, Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China)

Abstract: This paper described the match & mixed lithography technology between E-beam lithography system and optical lithography system. The following contents are illustrated in detail: (1) Match & mixed lithography technology between Ebeam and optical system; (2) Match & mixed lithography technology between stepper and JBX-5000 lithography system; (3) Match & mixed lithography technology between contact printers and JBX-5000LS; (4) Big/small electrical beam current or big/small aperture diaphragm mixed lithography technology; (5) Alignment mark making method in match & mixed lithography technology. The technologies mentioned above have extensively been applied in the fields of micro- and nano- manufacture. As the results, we realized the 20nm line, 27nm gate CMOS transistor, 50nm island SET, 100nm gate HEMT and other nanometer level devices.

Key words: micro-lithography; micro-nanofabrication; EBDW; match & mixed lithography technology EEACC: 2500; 2550G Article ID: 0253-4177(2006)S0-0001-06

^{*} Project supported by the National Key Basic Research of China(No. G2000036504), and the National Natural Science Foundation of China (Nos. 90207004,60376020,60390071,60236010,60276019,60576032)

[†] Corresponding author. Email:chenbq@ime.ac.cn. Received 11 October 2005, revised manuscript received 5 January 2006