

纳米电子器件及其集成*

刘 明[†] 陈宝钦 谢常青 王丛舜 龙世兵 徐秋霞 李志钢
易里成荣 涂德钰 商立伟

(中国科学院微电子研究所 纳米加工与新器件集成实验室, 北京 100029)

摘要: 对基于 Top-Down 加工技术的纳米电子器件如:单电子器件、共振器件、分子电子器件等的研究现状、面临的主要挑战等进行了讨论.采用 CMOS 兼容的工艺成功地研制出单电子器件,观察到明显的库仑阻塞效应;在半绝缘 GaAs 衬底上制作了 AlAs/GaAs/In_{0.1}Ga_{0.9}As/GaAs/AlAs 双势垒共振隧穿二极管,采用环型集电极和薄势垒结构研制的共振隧穿器件,在室温下测得其峰谷电流比高达 13.98,峰电流密度大于 89kA/cm²;概述了交叉阵列的分子存储器的研究进展.

关键词: 自上而下的纳米加工; 纳米器件; 单电子器件; 共振器件

EEACC: 2550N; 2230; 2560Z

中图分类号: TB383

文献标识码: A

文章编号: 0253-4177(2006)S0-0007-04

1 前言

自 20 世纪 60 年代以来,大规模集成电路的元件集成度按照 Moore 定律以平均每 18 个月增加一倍的速度飞速发展,到 2005 年主流半导体产品的特征尺寸已经到 90nm 以下,而到 2012 年,器件特征尺寸将缩小到 50nm 以下.目前平面工艺的 MOS 器件依然是微电子领域器件研究的主旋律,同时依靠新结构、新材料的导入和应用来延续“硅基时代”已成为共识.在此基础上,寻求 CMOS 技术替代方案,开展新型纳米器件研究对美、欧、日等电子技术领先的国家已经成为很紧迫的任务.在某些领域这些新器件和电路将在以后取代目前以经典物理为基础的集成电路,其中最具有代表性的是共振隧穿二极管(RTD)和单电子器件.共振隧穿二极管具有高频、高速、低功耗、负阻、双稳、自锁等特点,可大量节省电路所用的器件,是具有很大发展潜力的一种超高速器件.单电子器件利用库仑阻塞效应,具有超低电流、低功耗、尺寸小、速度高、可大规模集成的优点.此外,近期作为纳电子学分支之一的分子电子器件的蓬勃发展也为存储器的研究提供了一个新思路.分子电子学的发展使得分子存储器的研究逐步从分立器件走向集成器件的研究.

目前国际上主要采用“自上而下”和“自下而上”两种方法开展纳米电子学及其器件和集成技术的研究.采用“自上而下”的手段开展纳米器件的研究,将

更有利于与现有 CMOS 工艺的集成,展现出更广阔的应用前景.本文将对几种典型的纳米电子器件和我们在该领域的研究工作介绍.

2 单电子晶体管

单电子晶体管(SET)^[1~3]主要面向高密度、低功耗存储器市场尤其是小型的闪存,主要由金属小岛或半导体量子点构成,许多面向低功耗 SET 逻辑器件的设计到目前还未能能在室温下实现.

单电子晶体管是基于库仑阻塞效应工作的.对一个纳米尺度的体系(一般金属微粒为几个纳米,半导体微粒为几十纳米)充入一个电子所需的充电能 E_C 为 $e^2/2C$,体系越小, C 越小,能量 E_C 越大.在低温下 E_C 可以比热运动能 $k_B T$ 大很多,热涨落不足以使一个电子具有能量 $e^2/2C$ 而进入体系中,因此体系是电荷“量子化”的,即充电和放电过程是不连续的.把这个能量 E_C 称为库仑阻塞能,它是前一个电子对后一个电子的库仑排斥能.通常把小体系的这种单电子输运现象称为库仑阻塞效应.库仑阻塞现象是由 MIT 的 Scott-Thomas 于 1988 年在 0.2K 温度下测量极窄 n 沟硅 MOS 晶体管的沟道电压随栅压变化时偶然发现的.

根据“自上而下(top-down)”的设计思路,采用电子束光刻(EBL)、高密度电感耦合等离子体(ICP)刻蚀、高温干氧化等方法在 SOI 衬底上制

* 国家自然科学基金(批准号:60276019,90207004,60236010,60290081)和国家重点基础研究发展规划(批准号:2006CB302706)资助项目

[†] 通信作者, Email: liuming@ime.ac.cn

2005-10-11 收到,2006-01-16 定稿

作出了 SOI 基侧栅 SET,其特点是方法简单、基于硅基衬底材料、能与现有 CMOS 工艺兼容、利于集成,具有很好的应用前景.围绕 SET 的制作,我们研究了采用 SAL601 负胶和 ZEP520 正胶制作各种精细纳米图形及库仑岛的电子束曝光工艺.通过完整的工艺流片,成功制作了 SOI 基侧栅 SET,并深入研究了它的电学特性,在低温下观察到了库仑台阶、电导振荡等单电子效应.双侧栅 SET 的总电容可达 8.1aF ,工作温度可达 30K 左右.图 1 是 SOI 基平面侧栅 SET 的结构示意图及 SEM 照片(Si 库仑岛半径为 70nm).

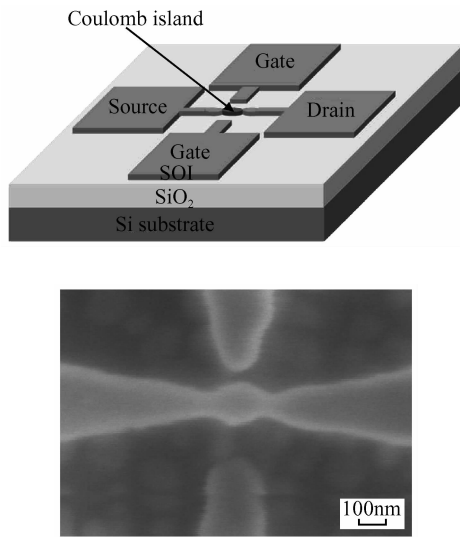


图 1 SOI 基平面侧栅 SET 的结构示意图及 SEM 照片 Si 库仑岛直径为 70nm .

Fig.1 Schematic structure of SET with in-plane side gates and SEM picture The diameter of Si Coulomb island is 70nm .

3 共振隧穿二极管

共振隧穿二极管(RTD)^[4,5]是一种基于电子共振隧穿通过一个双势垒结构中的量子化能级的新器件.它最主要的优点是多重稳态特性,可以用来制作十分紧凑的电路,同时它的本征速度可进入 GHz 范畴.RTD 可用作存储,也可用作逻辑电路,无论是作存储还是作逻辑电路,为了获得足够的噪音容限都要求 RTD 具有很高的峰谷比(PVR)值.

InP 基 RTD 虽然性能优良,但是成本较高、材质较脆且制备工艺困难,因此我们主要基于 GaAs 衬底进行 RTD 器件及其集成技术的研究.利用 ISE 软件的水动力学模型对 GaAs 基 RTD 的直流特性进行了模拟,利用准 Esaki 隧穿微波等效电路模型对 GaAs 基 RTD 的高频特性进行了分析,优化 RTD 器件的材料结构参数.采用薄势垒、子阱和环

型集电极来提高峰谷电流比 PVCR 和峰电流密度 J_P .采用侧墙保护等工艺优化技术,成功研制出 PVCR 大于 10, J_P 接近 10^5A/cm^2 , f_T 大于 49GHz 的 GaAs 基 AlAs/GaAs/InGaAs 双势垒 RTD($4\mu\text{m} \times 4\mu\text{m}$ 发射极).图 2 为 RTD 的结构照片、 $I-V$ 曲线和频率特性曲线.

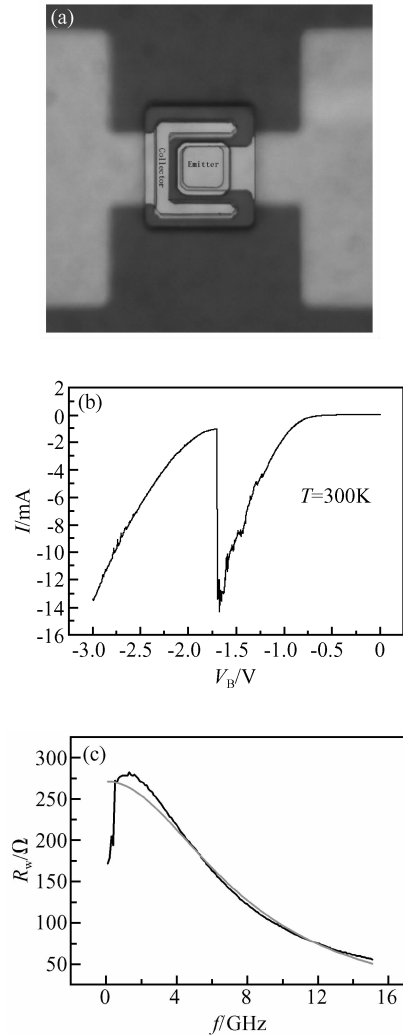


图 2 (a) RTD 顶视图;(b) $4\mu\text{m} \times 4\mu\text{m}$ 发射极 RTD 的直流 $I-V$ 特性曲线;(c) RTD 的频率特性曲线(截止频率约为 49GHz)

Fig.2 (a) Top-view picture of RTD;(b) Direct $I-V$ characteristics of RTD with $4\mu\text{m} \times 4\mu\text{m}$ emitter;(c) Frequency curves of RTD The cut frequency was 49GHz .

由于 RTD 走向应用的方式最有可能是与其他高速器件集成,因此,在 RTD 单管研究的基础上,还开展了 RTD 集成异质结双极型晶体管(HBT)的研究,利用 RTD 作为 HBT 的负载器件可有效减小 HBT 的静态功耗.基于量子隧穿效应的 RTD 是目前纳米电子学中最有希望走向应用的器件,由于它

具有高速、低功耗、负阻、双稳以及用少量器件可完成多数常规器件才能完成的逻辑功能等特点,因此它在微波振荡和高速数字电路等方面具有很大的应用潜力。

4 分子电子器件

分子存储器一般通过制备双稳态或多稳态的分子材料来实现,其基本存储原理主要分为:(1)分子内或分子间的氢转移;(2)二聚化反应;(3)顺式-反式结构;(4)电荷转移;(5)苯型-醌型转变等。

2003年惠普实验室与UCLA合作^[6],采用纳米压印技术在 $1\mu\text{m}^2$ 的面积上制备出 8×8 的纳米交叉线阵列(如图3所示),其中纳米线的宽度约为40nm,作为一个64bits的随机存储器,其工作密度可以达到 $6.4\text{Gbits}/\text{cm}^2$ 。首先在Si衬底上热生长100nm的 SiO_2 ,通过电子束光刻和反应离子刻蚀得到纳米压印所用模版。模版在 150°C , 6.89MPa 的压力下压印得到下电极图形,接着通过蒸镀金属和剥离即可得到下电极。然后采用L-B方法生长单层分子膜。在蒸镀一层很薄的Ti作为保护层之后,即可采用同样的压印方法得到上电极。最后,RIE刻蚀去掉Ti保护层以及多余的有机膜,仅留下每个交叉点下的有机单层膜。

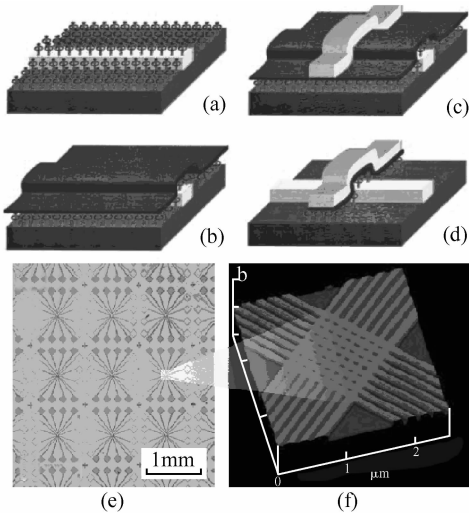


图3 8×8 交叉线阵列的制作 (a)在下电极上生长有机分子材料;(b)蒸镀Ti保护层;(c)制备上电极;(d)RIE刻蚀去掉Ti保护层和多余的有机膜;(e)制备完的 8×8 交叉线阵列;(f)图(e)的局部放大

Fig.3 Fabrication of 8×8 crossbar array (a) Molecular material deposited on bottom electrode;(b) Evaporated Ti protective layer;(c) Fabricated top electrode;(d) Removed Ti protective layer and residual-molecular layer;(e) 8×8 crossbar array;(f) Partially enlarged Fig. (e)

2004年惠普实验室的研究小组^[7]制备出的 34×34 阵列,线宽达35nm,间距为100nm,相当于一个1000bits的存储器达到了 $10\text{Gbits}/\text{cm}^2$ 的位密度。与上述 8×8 阵列所采用的热压印工艺不同的是,此 34×34 阵列采用紫外固化(UV-cured)压印,可有效防止高温高压对器件性能的影响。

显然,分子电子学的发展使得分子存储器的研究逐步从分立器件走向集成器件成为必然。正是基于这种发展趋势,纽约州立大学石溪分校的Likharev等人提出了Hybrid Semiconductor - Molecular Nano-electronics的思想,在CMOS芯片中混合集成分子器件,CMOS电路作为宏观世界的输入/输出单元。

目前分子电子器件面临的主要挑战是如何获得比特密度为 $10^{12}\text{bits}/\text{cm}^2$,开关周期时间为皮秒,每比特周期的能耗为10meV的器件。目前的分子电子学离这一目标还很远,同时如何实现分子器件和CMOS的集成也是关系到未来分子器件应用的关键。

5 结束语

尽管在半导体工业中CMOS技术依然占主导地位,但是几种可能成为CMOS器件替代者的纳米电子器件已经开始为人们所关注。在某些领域这些新器件和电路将取代目前以经典物理为基础的集成电路,其中最具有代表性的是共振隧穿二极管(RTD)和单电子器件。共振隧穿二极管具有高频、高速、低功耗、负阻、双稳、自锁等特点,可大量节省电路所用的器件,是具有很大发展潜力的一种超高速器件。单电子器件利用库仑阻塞效应具有超低电流、低功耗、尺寸小、速度快、可大规模地集成的优点。近期作为纳电子学分支之一的分子电子器件的蓬勃发展也为存储器的研究提供了一个新思路。分子电子学的发展使得分子存储器的研究逐步从分立器件走向集成器件的研究。

参考文献

- [1] Likharev K K. Single-electron devices and their applications. Proceedings of the IEEE, 1999, 87(4): 606
- [2] Scott-Thomas J H F, Field S B, Kastner M A, et al. Conductance oscillations periodic in the density of a one-dimensional electron gas. Phys Rev Lett, 1989, 62(5): 583
- [3] Kastner M A. The single-electron transistor. Rev Mod Phys, 1992, 64(3): 849
- [4] Brown E R, Sollner T C L G, Goodhue W E, et al. Millimeter-band oscillators based on resonant tunneling in a double barrier diode at room temperature. Appl Phys Lett, 1987, 50: 83

- [5] Guo T H, Lin H C, Potter R C, et al. A novel A/D converter using resonant tunneling diodes. *IEEE J Solid-State Circuits*, 1991, 26: 145
- [6] Chen Yong, Ohlberg D A A, Li Xuema, et al. Nanoscale molecular-switch crossbar circuits. *Nanotechnology*, 2003, 14: 462
- [7] Jung G Y, Ganapathiappan S, Ohlberg D A A, et al. Fabrication of a 34×34 crossbar structure at 50nm half-pitch by UV-based nano-imprint lithography. *Nano Lett*, 2004, 4(7): 1225

Nano Electrical Devices and Integration*

Liu Ming[†], Chen Baoqin, Xie Changqing, Wang Congshun, Long Shibing,
Xu Qiuxia, Li Zhigang, Yili Chengrong, Tu Deyu, and Shang Liwei

(Key Laboratory of Nano-Process and New Type of Devices Integrated Technology, Institute of Microelectronics,
Chinese Academy of Sciences, Beijing 100029, China)

Abstract: The progress and challenge on quantum mechanism nano-devices such as single-electron transistors (SET), resonant tunneling diodes (RTD), and molecular devices are investigated and discussed. The SET with CMOS compatible technology is successfully fabricated, and the Coulomb blockade effect is clearly observed. AlAs/GaAs/In_{0.1}Ga_{0.9}As/GaAs/AlAs double-barrier resonant tunneling diodes (DBRTDs) grown on semi-insulated GaAs substrate with molecular beam epitaxy are demonstrated. With ringed collector and thin barriers, the devices exhibit a maximum PVCR of 13.98 and a peak current density of 89kA/cm² at room temperature. Finally, the progress of molecular memory with cross-bar structure is summarized.

Key words: top-down fabrication; nano-device; single electron device; resonant tunneling device

EEACC: 2550N; 2230; 2560Z

Article ID: 0253-4177(2006)S0-0007-04

* Project supported by the National Natural Science Foundation of China (Nos. 60276019, 90207004, 60236010, 60290081) and the State Key Development Program for Basic Research of China (No. 2006CB302706)

[†] Corresponding author. Email: liuming@ime.ac.cn

Received 11 October 2005, revised manuscript received 16 January 2006

©2006 Chinese Institute of Electronics