

# 4H-SiC 钒离子注入层的特性\*

王 超<sup>†</sup> 张玉明 张义门

(西安电子科技大学微电子学院, 宽禁带半导体材料与器件教育部重点实验室, 西安 710071)

**摘要:** 研究了钒注入 4H-SiC 形成半绝缘层的方法和特性, 注入层的离子浓度分布由蒙特卡罗分析软件 TRIM 模拟提取. 采用一种台面结构进行  $I-V$  测试. 钒注入层的电阻率与 4H-SiC 层的初始导电类型关系很大, 常温下钒注入 p 型和 n 型 SiC 的电阻率分别为  $1.2 \times 10^9 \sim 1.6 \times 10^{10} \Omega \cdot \text{cm}$  和  $2.0 \times 10^6 \sim 7.6 \times 10^6 \Omega \cdot \text{cm}$ .

**关键词:** 碳化硅; 半绝缘; 钒离子注入

**PACC:** 6170T; 7155; 7220

**中图分类号:** TN304.2

**文献标识码:** A

**文章编号:** 0253-4177(2006)S0-0120-04

## 1 引言

碳化硅半导体材料由于具有宽禁带、高临界击穿电场、高热导率、高载流子饱和漂移速度的优点, 在高温、高频、大功率及抗辐射等方面有着巨大的应用潜力. 工作在微波频率下的 SiC 器件需要一个良好的半绝缘 SiC 衬底<sup>[1]</sup>. 然而, 对 SiC 而言很难生长出高纯度的高阻层. 由于高温生长时很难控制环境中氮元素<sup>[2]</sup>或硼元素<sup>[3]</sup>的掺入, 因此, 生长出的大部分 SiC 晶片都呈现出施主或受主导电类型. 研究表明, 在 SiC 中掺入杂质钒形成深能级, 补偿多余的施主或受主杂质, 可以得到常温下近似绝缘的 SiC 材料<sup>[4~6]</sup>. 由于杂质在碳化硅中的扩散系数非常小, 在碳化硅中掺杂主要有两种方式: 一是材料生长过程中的原位掺杂, 二是通过离子注入. 离子注入是目前唯一适于 SiC 的选择性掺杂技术, 通过控制注入能量、剂量、温度及退火条件, 可以得到性能较好的碳化硅材料. 从理论上研究钒注入对材料的影响, 对于选择性地实现半绝缘材料具有重要意义.

本文研究了钒离子注入 p 型和 n 型 4H-SiC 的方法和特性, 实验制备了常温下较为理想的半绝缘 SiC. 借助 TRIM 软件对钒注入 SiC 的离子浓度分布进行了模拟, 给出了实验条件(能量、剂量等). 采用一种台面结构进行  $I-V$  测试, 得到了常温下钒注入层的电阻率. 研究了钒注入层电阻率随温度倒数的变化关系, 计算了钒能级在 4H-SiC 中的激活能.

## 2 Monte Carlo 模拟及钒离子注入

注入离子在靶中的平均投影射程  $R_p$  可近似表示为:

$$\langle R_p \rangle = \int_0^E \frac{dE'}{NS_{tr}(E')} \exp \left[ \int_{E'}^E \frac{dE''}{\lambda_{tr} NS_{tr}(E'')} \right] \quad (1)$$

式中  $S_{tr} = \int T \cos \phi d\sigma$  为传输截面;  $\lambda_{tr}^{-1} = N \int (1 - \cos \phi) d\sigma$  为平均传输自由程;  $N$  为靶的原子密度 ( $\text{cm}^{-3}$ );  $E$  为入射粒子的初始能量. 如果注入剂量为  $D (\text{cm}^{-2})$ , 则入射粒子在靶中的射程分布可以用  $R_p$  和标准偏差  $\Delta R_p$  表示为:

$$N(x) = \frac{D}{\sqrt{2\pi}\Delta R_p} \exp \left[ -\frac{(x - R_p)^2}{2\Delta R_p^2} \right] \quad (2)$$

实验采用美国 CREE 公司的 4H-SiC 样片, n 型衬底, 外延面是 Si 面, 晶向偏离 {0001} 方向  $8^\circ$ , 外延层厚度为  $4.9 \mu\text{m}$ , p 型和 n 型外延层的掺杂浓度分别为  $1.0 \times 10^{16} \text{cm}^{-3}$  和  $5.2 \times 10^{15} \text{cm}^{-3}$ . 注入在室温下进行, 钒离子的注入剂量为  $1.4 \times 10^{13} \text{cm}^{-2}$ , 注入能量为 2100keV. 借助 Monte Carlo 模拟软件 TRIM 得到了钒离子在 4H-SiC 中的浓度分布, 如图 1 所示.

根据模拟结果, 可以得到注入层厚度  $W = R_p + 2\Delta R_p = 1.3 \mu\text{m}$ , 注入层的平均钒原子浓度约为  $4 \times 10^{17} \text{cm}^{-3}$ , 足够补偿 p 型外延层 ( $1.0 \times 10^{16} \text{cm}^{-3}$ ) 和 n 型外延层 ( $5.2 \times 10^{15} \text{cm}^{-3}$ ) 中的杂质.

注入后, 将样品在  $1650^\circ\text{C}$  的氩气中退火 30min. 然后, 将样品处理成台面测试结构, 如图 2

\* 国家自然科学基金(批准号: 60376001), 国家重点基础研究发展规划(批准号: 2002CB311904)和国防科技重点实验室基金(批准号: 51432040103D0102)资助项目

<sup>†</sup> 通信作者. Email: chwang@mail.xidian.edu.cn  
2005-10-11 收到, 2006-01-10 定稿

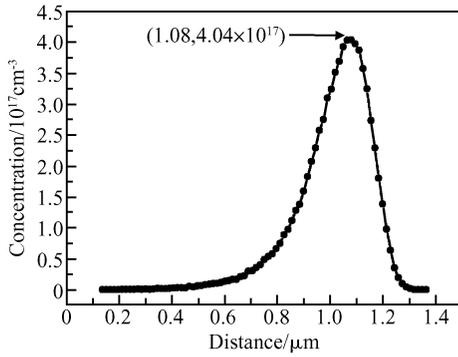


图1 钒离子注入 4H-SiC 的浓度分布

Fig.1 Ion implantation profile for V-implanted 4H-SiC

所示. 用  $CF_4$  和  $O_2$  活性离子刻蚀方法 (ICP) 对样品进行台面刻蚀处理, 形成直径为  $300\mu m$  的台面, 并在表面淀积  $SiO_2$ . 在 p 型样品上淀积 AlTi/Ti ( $200nm/200nm$ ), 再淀积 TiN ( $100nm$ ), 形成欧姆接触; 在 n 型样品上淀积 Ni ( $350nm$ ). 所有样品接触点在氮氢混合气中,  $1050^\circ C$  下退火 10min. 最后, 在台面的前面和后面分别淀积 Ti/Au ( $100nm/500nm$ ).

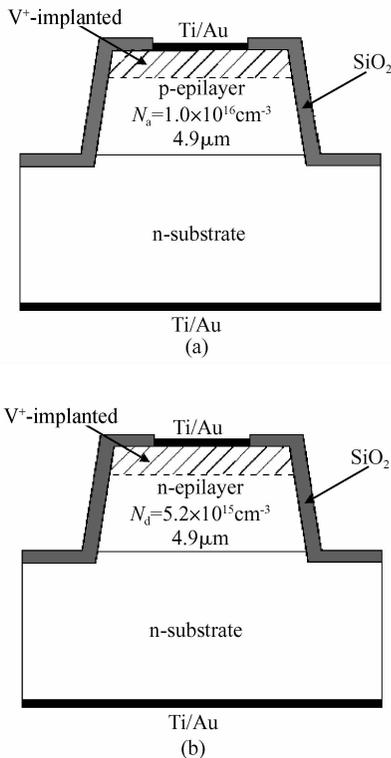


图2 钒注入 SiC 的台面测试结构 (a) 钒注入 p 型 4H-SiC; (b) 钒注入 n 型 4H-SiC

Fig.2 Structure of V-implanted 4H-SiC samples for the measurement of resistivity (a) V-implanted p-type 4H-SiC; (b) V-implanted n-type 4H-SiC

### 3 结果与讨论

为了检验注入样品的半绝缘特性, 常温下对 p 型、n 型 4H-SiC 钒注入样品和未注入样品分别进行  $I-V$  测试, 结果如图 3 所示. 可见, 钒注入样品显示了比未注入样品低得多的电流值. 忽略相对较小的衬底电阻影响,  $R = V/I$  近似等于钒注入补偿区域的电阻值, 电阻率可用如下公式计算:  $\rho = RA/W$ . 其中,  $A$  是刻蚀台面的横截面积,  $W$  为注入层厚度 (借助 TRIM 模拟得到). 经过计算, 常温下 p 型和 n 型 4H-SiC 钒注入层的电阻率分别为  $1.2 \times 10^9 \sim 1.6 \times 10^{10} \Omega \cdot cm$  和  $2.0 \times 10^6 \sim 7.6 \times 10^6 \Omega \cdot cm$ . 可见, 在 p 型 SiC 中, 钒离子引入的施主能级发挥了有效的补偿作用, 形成了电阻率极高的绝缘层. n 型 SiC 中的钒受主能级也有一定的补偿作用, 虽然补偿效果不如钒施主能级显著, 但也得到了电阻率较大的高层层.

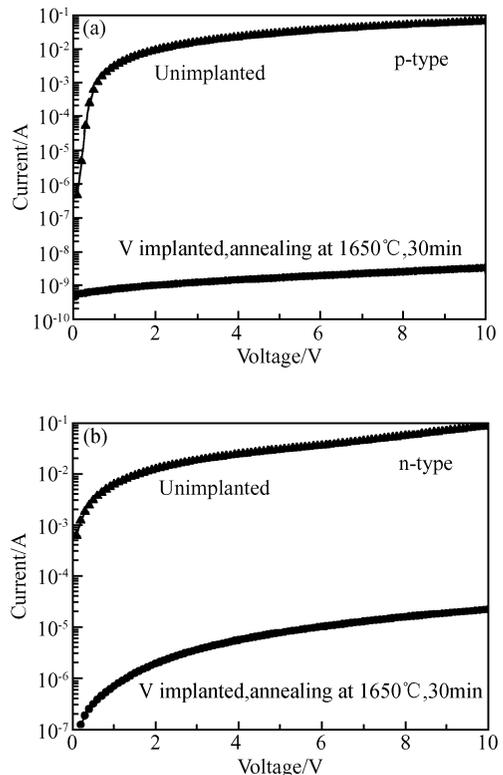


图3 p 型和 n 型 4H-SiC 的  $I-V$  曲线

Fig.3 Current-voltage characteristics for V-implanted p-type and n-type 4H-SiC samples at room temperature. The characteristics of unimplanted samples are also shown for comparison.

在  $20 \sim 140^\circ C$  下, 对 4H-SiC 钒注入样品进行  $I-V$  测试, 得到电阻率随温度倒数的变化关系, 如图 4 所示. 其中, 电阻率随温度的升高而减小. 借助 Ar-

rhenius 公式  $\rho = Ae^{E_a/kT}$ , 可得  $\ln\rho = E_a/kT + B$ . 由  $\ln\rho$  对  $1/T$  作图, 从直线斜率可求出激活能  $E_a$ . 经过计算, 钒在 p 型和 n 型 4H-SiC 中的激活能分别为 0.12 和 0.78eV. 通过电子顺磁共振、光电子顺磁共振以及光吸收<sup>[7]</sup>的研究表明, 钒在 SiC 中是替位式掺杂杂质, 占据了硅位, 可以以三种电子态存在于 SiC 中: 正电性(3d<sup>0</sup>), 中性(3d<sup>1</sup>), 负电性(3d<sup>2</sup>)<sup>[8]</sup>. 这样, 钒在 SiC 中就是两性杂质. 在 p 型 SiC 中, 钒作为施主杂质(0/+), 产生一个位于禁带中央附近的深施主能级, 大约在导带下 1.6eV 处<sup>[9]</sup>. 它可以补偿多余的空穴, 形成电阻率极高的绝缘层, 并且由于该能级位于禁带中央附近, 因此具有良好的热稳定性. 在 n 型 SiC 中钒是受主杂质(0/-), 产生一个接近导带底的受主能级, 大约在导带下 0.8eV 处<sup>[10]</sup>. 它同样可以束缚自由电子, 完成补偿作用. 但是该能级接近导带底, 温度升高可能引起能级上的束缚电子热激发跃迁到导带, 从而引起电阻率下降<sup>[11]</sup>.

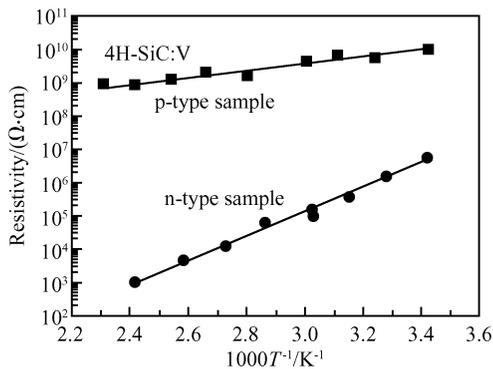


图 4 p 型和 n 型 4H-SiC 钒注入层电阻率与温度倒数的关系  
Fig.4 Temperature dependence of the resistivity for V-implanted p-type and n-type 4H-SiC samples

实验得到的 n 型样品的激活能(0.78eV)接近报道的钒受主能级(0.8eV), 证明钒在 n 型 4H-SiC 中是电激活的, 有效地束缚了自由电子形成半绝缘层. 而 p 型样品的激活能(0.12eV)远小于报道的钒施主能级(1.6eV). 这可能是因为, 相对于表面淀积的 SiO<sub>2</sub> 层, p 型 SiC 中钒注入层的电阻率较大, 使得 *I-V* 测试时台面侧墙的漏电流影响增大.

## 4 结论

实验证实了在 SiC 中注入杂质钒, 可以得到具

有半绝缘特性的高阻层. 通过对样品进行 *I-V* 测试可以看出, 钒注入层的电阻率与 SiC 的初始导电类型关系很大. 对 p 型 SiC, 钒离子引入的深施主能级发挥了有效的补偿作用, 形成了电阻率极高( $1.2 \times 10^9 \sim 1.6 \times 10^{10} \Omega \cdot \text{cm}$ )的半绝缘层. 由于台面侧墙漏电流的影响, 得到的激活能(0.12eV)远小于报道的钒施主能级(1.6eV). 在 n 型 SiC 中, 钒受主能级也有一定的补偿作用, 虽然补偿效果不如钒施主能级显著, 但也得到了电阻率较大( $2.0 \times 10^6 \sim 7.6 \times 10^6 \Omega \cdot \text{cm}$ )的半绝缘层. 同时, 测得的激活能(0.78eV)非常接近报道的钒受主能级(0.8eV).

## 参考文献

- [1] Yang Linan, Zhang Yimen, Yu Chunli. A compact model describing the effect of p-buffer layer on the *I-V* characteristics of 4H-SiC power MESFETs. *Solid-State Electron*, 2005, 49:517
- [2] Pensl G, Choyke W J. Electrical and optical characterization of SiC. *Physica B: Condens Matter*, 1993, 185(1):264
- [3] Hobgood H M, Barrett D L, McHugh J P, et al. Large diameter 6H-SiC for microwave device applications. *J Cryst Growth*, 1994, 137(1):181
- [4] Bickermann M, Hofmann D, Straubinger T L, et al. On the preparation of semi-insulating SiC bulk crystals by the PVT technique. *Appl Surf Sci*, 2001, 184:84
- [5] Kimoto T, Nakajima T, Matsunami H, et al. Formation of semi-insulating 6H-SiC layers by vanadium ion implantations. *Appl Phys Lett*, 1996, 69(8):1113
- [6] Tamulaitis G, Yilmaz I, Shur M S, et al. Carrier lifetime in conductive and vanadium-doped 6H-SiC substrates. *Appl Phys Lett*, 2004, 84(3):335
- [7] Lauer V, Bremond G, Souifi A, et al. Electrical and optical characterisation of vanadium in 4H and 6H-SiC. *Mater Sci Eng*, 1999, B61/62:248
- [8] Jenny J R, Skowronski M, Mitchel W C, et al. On the compensation mechanism in high-resistivity 6H-SiC doped with vanadium. *J Appl Phys*, 1995, 78(6):3839
- [9] Mitchel W C, Perrin R, Goldstein J, et al. Fermi level control and deep levels in semi-insulating 4H-SiC. *J Appl Phys*, 1999, 86(9):5040
- [10] Jenny J R, Skowronski J, Mitchel W C, et al. Deep level transient spectroscopic and Hall effect investigation of the position of the vanadium acceptor level in 4H and 6H SiC. *Appl Phys Lett*, 1996, 68(14):1963
- [11] Mitchel W C, Perrin R, Goldstein J, et al. Deep levels in SiC: V by high temperature transport measurements. *Mater Sci Forum*, 1998, 264(1):545

## Characteristics of Vanadium Ion-Implanted Layer of 4H-SiC\*

Wang Chao<sup>†</sup>, Zhang Yuming, and Zhang Yimen

(*Microelectronics Institute, Xidian University, Key Laboratory of the Ministry of Education for Wide Band-Gap Semiconductor Materials and Devices, Xi'an 710071, China*)

**Abstract:** Semi-insulating layers could be successfully formed by vanadium ion ( $V^+$ ) implantation in 4H-SiC. The fabrication processes and characteristics of the implanted layer are developed in details. The profile of implantation depth is simulated using the Monte Carlo simulator TRIM. Resistivity measurements are performed for the semi-insulating 4H-SiC samples. The resistivity of  $V^+$ -implanted layer is strongly dependent on the conduction type of initial 4H-SiC sample. The resistivity at room temperature is about  $1.2 \times 10^9 \sim 1.6 \times 10^{10} \Omega \cdot \text{cm}$  and  $2.0 \times 10^6 \sim 7.6 \times 10^6 \Omega \cdot \text{cm}$  for p- and n-type samples, respectively.

**Key words:** SiC; semi-insulating; vanadium ion implantation

**PACC:** 6170T; 7155; 7220

**Article ID:** 0253-4177(2006)S0-0120-04

---

\* Project supported by the National Natural Science Foundation of China(No.60376001), the State Key Development Program for Basic Research of China(No.2002CB311904), and the Fund for the Science and Technology Key Laboratory for National Defense of China (No.51432040103D0102)

<sup>†</sup> Corresponding author. Email: chwang@mail.xidian.edu.cn

Received 11 October 2005, revised manuscript received 10 January 2006

©2006 Chinese Institute of Electronics