

硅离子注入对 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 结构和电阻的影响*

刘 波^{1,†} 宋志棠¹ 封松林¹ Chen Bomy²

(1 中国科学院上海微系统与信息技术研究所, 上海 200050)

(2 Silicon Storage Technology Inc., 1171 Sonora Court, Sunnyvale, CA 94086, USA)

摘要: 采用磁控射频溅射法制备了 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜, 利用离子注入法研究了硅掺杂对薄膜结构和电阻性能的影响. 研究发现, 由于硅的掺杂, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜的结构不仅保留了原有的面心立方低温晶相和六方高温晶相, 而且出现了菱形六面体的 Sb_2Te_3 晶相; 掺杂硅后, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜的电阻有较大变化, 晶态电阻的提高有利于降低非晶化相变过程的操作电流, 薄膜电阻-温度稳定性的改善可保证有较宽的操作电流波动范围.

关键词: $\text{Ge}_2\text{Sb}_2\text{Te}_5$; 硅离子注入掺杂; 方块电阻

PACC: 7820D; 8130H; 7360F

中图分类号: O484 **文献标识码:** A **文章编号:** 0253-4177(2006)S0-0158-03

1 引言

硫系化合物随机存储器 (chalcogenide-random access memory, C-RAM) 技术是基于 Ovshinsky 在 20 世纪 60 年代提出的奥弗辛斯基电子效应建立起来的^[1]. C-RAM 以硫系化合物为存储介质, 利用电能使材料在非晶态(高阻)与晶态(低阻)之间相互转换实现信息的写入与擦除, 信息的读出靠测量电阻的变化实现. C-RAM 具有非易失性、循环寿命长、元件尺寸小、功耗低、可多级存储、高速读取、抗辐照、耐高低温、抗振动、抗电子干扰和制造工艺简单(能和现在的集成电路工艺很好的匹配)等优点, 英特尔、三星、意法半导体、日立、飞利浦、IBM 等大公司都投入巨资研究开发 C-RAM. 但是, 随着 C-RAM 研发的推进, 出现了许多技术难题, 如器件操作电流的减小、器件单元电阻的分散性、器件单元的失效等. C-RAM 的相变材料目前以 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 为主, 通过对 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 掺杂改性^[2~6] 或是研究开发其他新型相变材料^[7~10] 是解决上述问题的简单可行的方法之一. 本文试图通过在 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 中掺杂硅元素改善其性能.

2 实验

本实验中的样品衬底为抛光 B 掺杂 p 型 Si (100). $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 相变薄膜采用磁控射频溅射法制

备, 所用的溅射靶的直径为 150mm, 真空室极限真空度优于 10^{-4} Pa, 溅射参数为: 溅射功率 300W, Ar 气压 0.15Pa, 薄膜厚度 120nm. 硅离子的注入剂量为 $1.00 \times 10^{15} \sim 1.61 \times 10^{16} \text{ cm}^{-2}$, 注入能量为 35keV. 晶态相变薄膜是通过快速退火处理后获得的, 保温时间为 1min, 采用 N_2 保护气氛. 离子注入后相变薄膜中的硅元素随深度的分布采用俄歇电子能谱仪 (AES) 测量, 型号为 Microlab 310F. 采用 Rigaku D/MAX 2550V 型全自动衍射仪对晶态薄膜进行 XRD 测试分析, X 射线源是铜靶: $\text{CuK}\alpha$ ($\lambda = 0.15406\text{nm}$). 采用四探针测试仪测量薄膜的方块电阻, 相邻两个探针的间距为 1mm.

3 结果与讨论

图 1 是硅原子在 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜中的 AES 深度分析曲线. 硅的注入剂量为 $3.22 \times 10^{15} \text{ cm}^{-2}$, 样品在 500°C 下退火处理了 1min. 由图知, 随深度增加硅原子的含量逐渐增加, 在 20~100nm 深度范围内, 硅原子的浓度变化不大, 之后又逐渐减小, 128nm 之后快速升高, 这是由于衬底中的硅原子引起的.

图 2 是在 250 和 500°C 退火后硅掺杂 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜的 XRD 曲线. 由图可知, 掺杂硅对 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜的结构影响较大. 在 250°C 退火后, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜由非晶态转变为亚稳态 NaCl 型面心立方结构 (face centered cubic, FCC), 空间群为

* 国家重点基础研究发展计划 (批准号: 2006CB302700), 中国科学院 (批准号: Y2005027), 上海市科委 (批准号: 05JC14076, 0552nm043, AM0517, 06QA14060, 06XD14025, 0652nm003, 06DZ22017, 04ZR14154) 资助项目

† 通信作者. Email: lb73sd@yahoo.com.cn

2005-12-02 收到, 2005-12-23 定稿

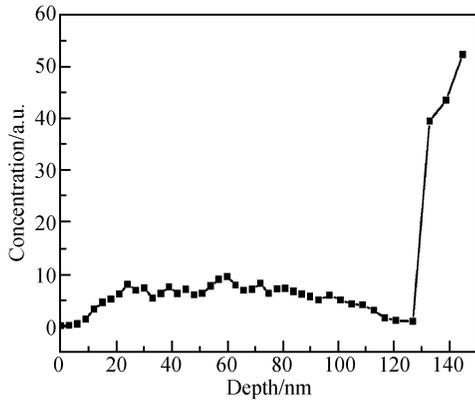


图1 AES法测试的硅原子在 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜中的深度分布曲线. 硅的注入剂量为 $3.22 \times 10^{15} \text{ cm}^{-2}$, 样品在 500°C 下退火处理了1min.

Fig.1 AES depth profile of Si atomic for Si-implanted $\text{Ge}_2\text{Sb}_2\text{Te}_5$ film. The Si implant fluence is $3.22 \times 10^{15} / \text{cm}^{-2}$. The sample was annealed at 500°C for 1min.

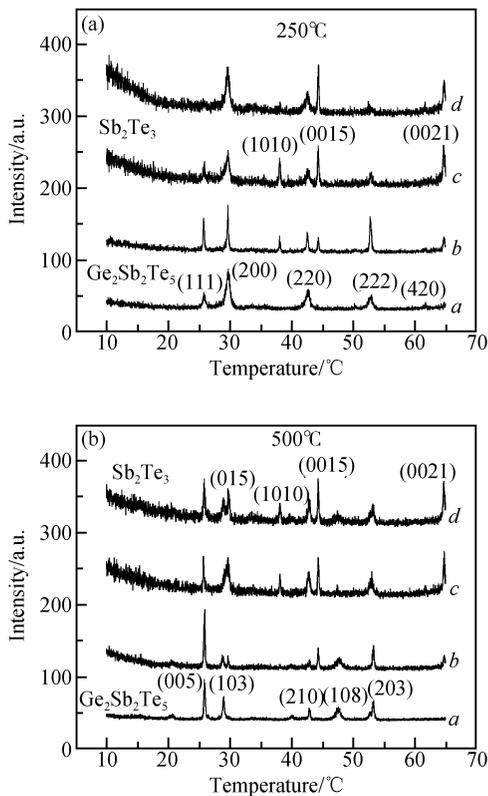


图2 在 250°C (a) 和 500°C (b) 退火后硅掺杂 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜的 XRD 谱. 曲线 $a \sim d$ 的硅注入剂量分别为 $0, 1.00 \times 10^{15}, 3.22 \times 10^{15}$ 和 $1.61 \times 10^{16} \text{ cm}^{-2}$.

Fig.2 XRD patterns for the Si-doped $\text{Ge}_2\text{Sb}_2\text{Te}_5$ films annealed at 250°C (a) and 500°C (b) for 1min. The Si implant dose are $0, 1.00 \times 10^{15}, 3.22 \times 10^{15}$, and $1.61 \times 10^{16} / \text{cm}^{-2}$ for curve $a \sim d$, respectively.

$Fm\bar{3}m$, 晶体晶格常数为 0.599 nm , 与 Yamada^[11] 的结果完全相符. 但退火温度为 500°C 时, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜又由 FCC 结构转变为六方结构, 空间群为 $p\bar{3}m$, 晶格常数为 $a = 0.4216 \text{ nm}$ 和 $c = 1.7174 \text{ nm}$, 与 Friedrich 等人^[12] 的结果 ($a = 0.422 \text{ nm}$ 和 $c = 1.718 \text{ nm}$) 非常符合. 但是掺杂硅且在 250°C 退火后, 薄膜的结构即发生很大变化, 且不同退火温度和不同注入剂量对薄膜的结构基本没有影响. 硅掺杂 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜不仅保留了 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 的结构特征, 而且出现了晶态 Sb_2Te_3 相, 其结构表现为菱形六面体结构, 空间群为 $R\bar{3}m$ [JCPDS, 15-0874].

图3 是不同硅注入剂量下退火温度对 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜方块电阻的影响. 硅掺杂对薄膜的方块电阻影响很大, 首先, 掺杂硅后薄膜的方块电阻普遍得到不同程度提高, 特别是 400°C 以上的温度范围内, 这可能与不同晶相的出现有关, 因为晶相的

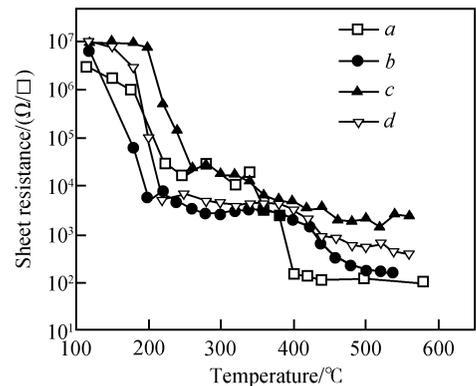


图3 不同硅注入剂量下退火温度对 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜方块电阻的影响. 曲线 $a \sim d$ 的硅注入剂量分别为 $0, 1.00 \times 10^{15}, 3.22 \times 10^{15}$ 和 $1.61 \times 10^{16} \text{ cm}^{-2}$.

Fig.3 Dependence of the sheet resistance of Si-implanted $\text{Ge}_2\text{Sb}_2\text{Te}_5$ film on annealing temperature. The Si implant dose are $0, 1.00 \times 10^{15}, 3.22 \times 10^{15}$, and $1.61 \times 10^{16} / \text{cm}^{-2}$ for curves $a \sim d$ respectively.

增加致使晶粒边界对载流子的散射作用增强, 晶态电阻的提高有利于降低非晶化相变过程的操作电流, 因为在总能量不变的情况下, 电阻的增加无疑会减小所需的电流值; 其次, 由于硅的掺杂, 减小了薄膜电阻随温度的变化范围, 即电阻-温度稳定性得到改善, 特别是硅注入剂量大于 $3.22 \times 10^{15} \text{ cm}^{-2}$ 时, 这对于改善 C-RAM 的存储性能非常有益, 因为晶态薄膜电阻在很大温度范围内都变化不大, 相变材料存储态的稳定态好, 可保证有较宽的操作电流波动范围; 最后, 虽然因硅的掺杂导致了薄膜非晶态与晶态电阻之间的差值减小, 可能会对器件的性能有一定影响, 但是非晶态与晶态电阻之间的差值仍至少为 3 个数量级, 完全能够满足 C-RAM 器件的要求.

4 结论

本文采用离子注入法研究了硅掺杂对薄膜结构和电阻性能的影响。研究发现,由于硅的掺杂, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜的结构不仅保留了原有的面心立方低温晶相和六方高温晶相,而且出现了菱形六面体的 Sb_2Te_3 晶相;掺杂硅后, $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 薄膜的电阻有较大变化,晶态电阻的提高有利于降低非晶化相变过程的操作电流,薄膜电阻-温度稳定性的改善可以保证有较宽的操作电流波动范围;从本文的实验结果来看,硅的最佳注入剂量为 $3.22 \times 10^{15} \text{cm}^{-2}$ 。

参考文献

- [1] Ovshinsky S R. Reversible electrical switching phenomena in disordered structures. *Phys Rev Lett*, 1968, 21(20):1450
- [2] Chen Y C, Chen C T, Yu J Y, et al. 180nm Sn-doped $\text{Ge}_2\text{Sb}_2\text{Te}_5$ chalcogenide phase-change memory device for low power, high speed embedded memory for SoC applications. *IEEE Custom Integrated Circuits Conference*, 2003, 16. 4:395
- [3] Liu Bo, Zhang Ting, Xia Jilin, et al. Nitrogen-implanted $\text{Ge}_2\text{Sb}_2\text{Te}_5$ film used as multilevel storage media for phase change random access memory. *Semicond Sci Technol*, 2004, 19(6):L61
- [4] Liu Bo, Song Zhitang, Feng Songlin, et al. Structure and sheet resistance of boron-implanted $\text{Ge}_2\text{Sb}_2\text{Te}_5$ phase change film. *Mater Sci Eng B*, 2005, 119(2):125
- [5] Liu Bo, Song Zhitang, Zhang Ting, et al. Effect of O-implantation on the structure and resistance of $\text{Ge}_2\text{Sb}_2\text{Te}_5$ film. *Appl Surf Sci*, 2005, 242(1/2):62
- [6] Xia Jilin, Liu Bo, Song Zhitang, et al. Electrical properties of Ag-doped $\text{Ge}_2\text{Sb}_2\text{Te}_5$ films used for phase change random access memory. *Chin Phys Lett*, 2005, 22(4):934
- [7] Lankhorst M H R, Ketelaars B W S M M, Wolters R A M. Low-cost and nanoscale non-volatile memory concept for future silicon chips. *Nature Materials*, 2005, 4(4):347
- [8] Kang M J, Choi S Y, Wamwangi D, et al. Structural transformation of $\text{Sb}_2\text{Se}_{100-x}$ thin films for phase change nonvolatile memory applications. *J Appl Phys*, 2005, 98:014904
- [9] Lee H, Kang D H. Switching characterization and failure analysis of In_2Se_3 based phase change memory. *Jpn J Appl Phys*, 2005, 44(7A):4759
- [10] Liu Bo, Song Zhitang, Feng Songlin, et al. Characteristics of chalcogenide nonvolatile memory nano-cell-element based on Sb_2Te_3 material. *Microelectron Eng*, 2005, 82(2):168
- [11] Yamada N, Matsunaga T. Structure of laser-crystallized $\text{Ge}_2\text{Sb}_{2+x}\text{Te}_5$ sputtered thin films for use in optical memory. *J Appl Phys*, 2000, 88(12):7020
- [12] Friedrich I, Weidenhof V, Njoroge W, et al. Structural transformations of $\text{Ge}_2\text{Sb}_2\text{Te}_5$ films studied by electrical resistance measurements. *J Appl Phys*, 2000, 87(9):4130

Effect of Si-Implantation on the Structure and Resistance of $\text{Ge}_2\text{Sb}_2\text{Te}_5$ *

Liu Bo^{1,†}, Song Zhitang¹, Feng Songlin¹, and Chen Bomy²

(1 Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China)

(2 Silicon Storage Technology, Inc., 1171 Sonora Court, Sunnyvale, CA 94086, USA)

Abstract: $\text{Ge}_2\text{Sb}_2\text{Te}_5$ films are deposited by RF magnetron sputtering on Si(100)/ SiO_2 substrates. Si ions are implanted into $\text{Ge}_2\text{Sb}_2\text{Te}_5$ films. The effect of silicon implantation on the structure and sheet resistance of $\text{Ge}_2\text{Sb}_2\text{Te}_5$ film is studied in detail using X-ray diffraction and four-point probe methods. It is indicated that the structure of crystalline $\text{Ge}_2\text{Sb}_2\text{Te}_5$ -Si is identified as a multi-phase structure, including of face-centered-cubic low temperature phase, hexagonal high temperature phase and crystalline Sb_2Te_3 phase with a rhombohedral structure. Silicon implantation has great effect on the resistance-annealing behaviour of $\text{Ge}_2\text{Sb}_2\text{Te}_5$ film. The sheet resistance of crystalline $\text{Ge}_2\text{Sb}_2\text{Te}_5$ -Si film is higher than that of $\text{Ge}_2\text{Sb}_2\text{Te}_5$ film when annealing temperature is higher than 400°C , which can reduce the operation current for the phase transition from crystalline to amorphous phase. The improvement of resistance-temperature reliability is beneficial for enlarging the operation current range.

Key words: $\text{Ge}_2\text{Sb}_2\text{Te}_5$; silicon ion implantation doping; sheet resistance

PACC: 7820D; 8130H; 7360F

Article ID: 0253-4177(2006)S0-0158-03

* Project supported by the State Key Development Program for Basic Research of China(No. 2006CB302700), the Chinese Academy of Sciences(No. Y2005027), and the Science and Technology Council of Shanghai (Nos. 05JC14076, 0552nm043, AM0517, 06QA14060, 06XD14025, 0652nm003, 06DZ22017, 04ZR14154)

† Corresponding author. Email: lb73sd@yahoo.com.cn

Received 2 December 2005, revised manuscript received 23 December 2005

©2006 Chinese Institute of Electronics