

Si 上 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层的载流子分布*

夏冬梅¹ 王荣华¹ 王琦¹ 韩平^{1,†} 梅琴¹ 陈刚^{1,2} 谢自力¹ 修向前¹
朱顺明¹ 顾书林¹ 施毅¹ 张荣¹ 郑有焯¹

(1 南京大学物理系 江苏省光电信息功能材料重点实验室, 南京 210093)

(2 南京电子器件研究所重点实验室, 南京 210016)

摘要: 用化学气相沉积方法在 Si(100) 衬底上生长了 Ge 组分渐变的 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 合金缓冲层. 研究表明, 较高温度下生长的 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层中 Ge 的平均含量较高, 其晶体质量要优于较低温度下生长的外延薄膜. 载流子浓度沿衬底至表面方向逐渐上升且 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层总体呈 p 型导电, 存在一局部 n 型导电区, 本文对其导电分布特性进行了分析研究.

关键词: 化学气相沉积; $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层; 载流子

PACC: 3320F; 3320R; 7220J

中图分类号: TN304.2

文献标识码: A

文章编号: 0253-4177(2007)S0-0111-04

1 引言

Si, Ge 间的无限互溶性可以获得不同组分和晶格常数的 $\text{Si}_{1-x}\text{Ge}_x$ 合金, 在高速器件和光电器件方面有广泛的应用. 在 Si 上直接生长 $\text{Si}_{1-x}\text{Ge}_x$ 合金时, 由于 Ge 和 Si 间约 4.2% 的固有晶格失配使 $\text{Si}_{1-x}\text{Ge}_x$ 层厚度受相应的临界厚度(随 x 值递增而递减)的制约, 从而影响材料的稳定性和器件的结构设计. 研究表明, 采用 Ge 组分渐变的 $\text{Si}_{1-x}\text{Ge}_x$ 作为缓冲层可大大减少因晶格失配带来的晶体缺陷, 从而可在 Si 上分别获得 Ge 和富 Ge 的 $\text{Si}_{1-x}\text{Ge}_x$ 外延层, 大大促进 $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$ 应用于高频率的异质结双极型晶体管(HBT)和长波探测器等新型器件的制造和研究^[1-3]. 同时少量的 C 在 $\text{Si}_{1-x}\text{Ge}_x$ 合金薄膜中的掺入可以获得不同应变状态和能带结构的 $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ 结构^[4], C (<3%) 的掺入还可以减少硼的外扩散^[5]. 生长 $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ 方法包括分子束外延(MBE)、固相外延生长(SPE)和化学气相沉积(CVD)^[1]. 通常使用 CVD 方法制备 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 时 Si 源、Ge 源和 C 源是同时通入反应腔体的, 本工作仅在反应腔体中通入 Ge 源、C 源, 在 Si 上制备 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层, 并对其结构和导电特性进行了研究.

2 实验

采用 CVD 方法在电阻率为 $34\Omega \cdot \text{cm}$ 的 p-Si(100) 衬底上生长 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 合金缓冲层. 生长前用浓硫酸和双氧水按 4:1 的比例清洗衬底, 1% 的 HF 溶液(HF:H₂O)去除衬底表面的自然氧化层, 最后用 N₂ 吹干装进 CVD 腔体. 分别以 SiH₄, GeH₄, C₂H₄ 作为 Si 源、Ge 源和 C 源, H₂ 作为载气. 首先在衬底上沉积约 110nm 厚的 Si 缓冲层, 然后再通入 GeH₄ 和 C₂H₄ 生长 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层, 生长时腔体压强约为 30Pa, 生长温度分别采用 680 和 750℃, 生长时间均为 60min.

分别用 X 射线衍射(XRD)、喇曼(Raman)散射光谱、扫描电子显微镜(SEM)、电化学电容-电压技术(ECV)、台阶测厚等方法对 $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ 样品的结构特征和电学参数进行表征测量.

3 结果与讨论

由 750℃ 下生长的 $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ 样品的 XRD 谱(见图 1), 可观察到衬底的 Si(400) K_α , (400) K_β 衍射峰(2θ 分别为 69.3°, 61.8°)和对应于 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层的(200), (400) 衍射峰(2θ 分别为 33.1°, 66.2°). $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 外延层的(400)衍射峰强

* 国家重点基础研究发展规划(批准号:2006CB604900), 国家高技术研究发展规划(批准号:2006AA03A103, 2006AA03A142), 国家自然科学基金(批准号:60421003), 高等学校博士学科点专项科研基金(批准号:20050284004)和单片集成电路与模块国家重点实验室 2006 年度基金(批准号:9140C1404010605)资助项目

† 通信作者. Email: hanping@nju.edu.cn

2006-11-30 收到

©2007 中国电子学会

度大且半峰宽(FWHM)很小,表明所得外延薄膜的晶体取向单一、晶体质量较高,而(200)衍射峰在大角度一侧的缓慢下降,应与 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层中Ge组分随深度连续变化而导致的元素深度分布不均匀有关,Ge的平均组分约为0.57^[6].

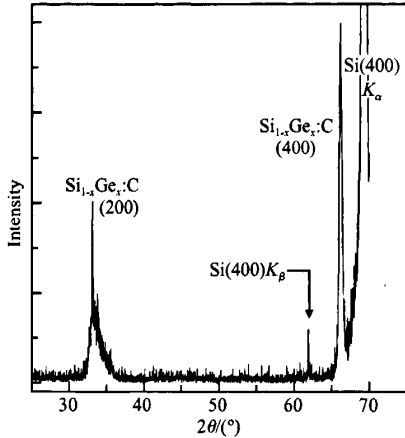


图1 $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ 样品的 XRD 衍射谱 缓冲层生长温度为 750℃.

Fig.1 XRD spectrum of the $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ sample grown at 750℃

由 680 和 750℃ 下生长的 $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ 样品的 Raman 散射谱(见图 2),可观测到合金层中的 Si—Si 峰(分别位于 524.8 和 525.5 cm^{-1})和 Ge—Ge 峰(分别位于 305.0 和 304.4 cm^{-1})的位置变化不大;但两样品的 Ge—Ge 峰与 Si—Si 峰的散射强

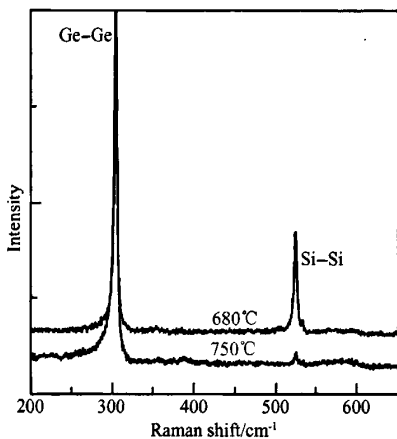


图2 $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ 样品的 Raman 谱 缓冲层生长温度分别为 680 和 750℃, Ge—Ge 峰 FWHM 分别为 4.8 和 4.4 cm^{-1} .

Fig.2 Raman spectra of $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ samples grown at 680 and 750℃, with FWHM of Ge—Ge peak of 4.8 and 4.4 cm^{-1} , respectively

度有明显差异,后者的 Ge—Ge 峰相对较强,而 Si—Si 峰相对较弱,这表明较高温度下生长的 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层中 Ge 的平均含量较高.此外,比较 Ge—Ge 峰的半峰宽,发现 750℃ 下所得缓冲层的值略小,其晶体质量略高.

依据俄歇电子能谱测量所建立的生长模型^[6], $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层包括因衬底中的 Si 原子扩散至表面与 $\text{GeH}_4, \text{C}_2\text{H}_4$ 反应而生成的 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 外延层和由 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 外延层中 Ge 原子向衬底方向扩散而形成的 $\text{Si}_{1-x}\text{Ge}_x$ 层,Ge 原子浓度分布由表面至衬底逐渐降低.750℃ 下生长样品的剖面 SEM 形貌照片(见图 3)仅能显示出 Si 外延层与衬底间的界面,而观察不到 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层与 Si 外延层之间的界面,这与高温下 Si 和 Ge 原子的互扩散有关,从而与该生长模型的预期相符.

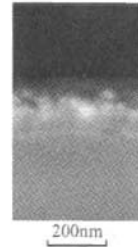


图3 $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ 样品的 SEM 剖面图 缓冲层生长温度为 750℃.

Fig.3 Cross sectional SEM image of the $\text{Si}_{1-x}\text{Ge}_x:\text{C}/\text{Si}$ sample grown at 750℃

ECV 测量结果(见图 4(a))显示了 680℃ 下生长样品中载流子的浓度分布,其中由衬底至表面 Si 外延层、 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层总体呈 p 型导电,在不考虑表面效应时载流子浓度逐渐上升,且至表面时达到最大,但在 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层中存在一局域区为 n 型导电.Si 外延层中的 p 型载流子浓度为 $3 \times 10^{18}\text{cm}^{-3}$,其来源应与薄膜中的 Si 空位相关^[7];而在 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层中随着 Ge 组分的增加,禁带宽度的逐渐减小导致 Si 空位浓度由 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 缓冲层/Si 外延层界面至表面逐渐上升至最大值($2 \times 10^{20}\text{cm}^{-3}$).在 Si, $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 中少数载流子具有相同数量级的前提下,所做的多数载流子浓度随禁带宽度的变化的估算结果与实验结果基本相符(见图 4(a)).至于 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 外延层/Si $\text{Si}_{1-x}\text{Ge}_x$ 层界面处的载流子浓度的增加是因为 $\text{Si}_{1-x}\text{Ge}_x:\text{C}$ 外延层中 Ge 向衬底方向扩散形成 $\text{Si}_{1-x}\text{Ge}_x$ 层而导致的 Ge 空位浓度较大^[8],且越接近界面处空位浓度越大. $\text{Si}_{1-x}\text{Ge}_x$ 层中 n 型区载流子浓度为 10^{20}cm^{-3} ,该 n 型区的产生与因 Si 向表面扩散而在最初的 Si

外延层表面集聚形成的双间隙 Si 微缺陷有关. 当生长温度升高, Si 空位、Ge 空位以及双间隙 Si 微缺陷含量均减少, 导致 Si_{1-x}Ge_x:C 缓冲层、Si 外延层中的载流子浓度明显降低(见图 4(b)).

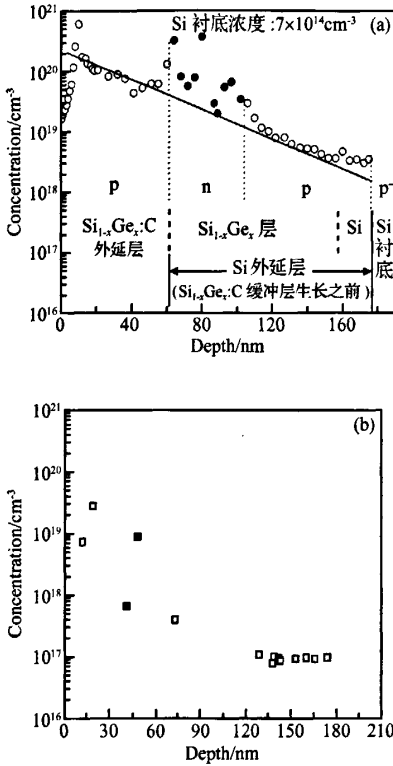


图 4 Si_{1-x}Ge_x:C/Si 样品的载流子浓度的深度分布图(实心: n 型, 空心: p 型) 缓冲层生长温度分别为 680°C (a) 和 750°C (b).

Fig. 4 Carriers depth distribution of the Si_{1-x}Ge_x:C/Si samples grown at 680°C (a) and 750°C (b) (solid; n-type; hollow; p-type)

4 结论

用化学气相淀积方法在 Si(100) 衬底上生长了

Ge 组分渐变的 Si_{1-x}Ge_x:C 合金缓冲层. XRD 和 Raman 测试结果表明, 较高温度下生长的 Si_{1-x}Ge_x:C 缓冲层中 Ge 的平均含量较高, 其晶体质量要优于较低温度下生长的外延薄膜. Si_{1-x}Ge_x:C 缓冲层中的 Si 空位缺陷使其总体呈 p 型导电, 载流子浓度沿衬底至表面方向逐渐上升趋势是由缓冲层中 Ge 组分沿该方向逐渐增加而禁带宽度的逐渐减小所致. 因 Si 向表面扩散而在最初的 Si 外延层表面集聚形成双间隙 Si 微缺陷, 导致 Si_{1-x}Ge_x:C 缓冲层中存在 n 型导电区域. 当生长温度升高, 以上微缺陷含量的减少使所得 Si_{1-x}Ge_x:C 缓冲层中的载流子浓度明显降低.

参考文献

- [1] Zhao Lei, Zuo Yuhua, Wang Qiming. Research and development of SiGeC ternary alloy. *Micronanoelectronic Technology*, 2004, 7: 1 (in Chinese) [赵雷, 左玉华, 王启明. SiGeC 三元合金的研究进展. *微纳电子技术*, 2004, 7: 1]
- [2] Samavedam S B, Fitzgerald E A. Novel dislocation structure and surface morphology effects in relaxed Ge/Si-Ge (graded)/Si structures. *J Appl Phys*, 1997, 81(7): 3112
- [3] Lee M L, Fitzgerald E A, Bulsara M T, et al. Strained Si, SiGe, and Ge channels for high-mobility metal-oxide-semiconductor field-effect transistors. *J Appl Phys*, 2005, 97: 011101
- [4] Finkman E, Meyer F, Mamor M. Short-range order and strain in SiGeC alloys probed by phonons. *J Appl Phys*, 2001, 89(5): 2580
- [5] Osten H J, Bugiel E, Zaumseil P. Growth of an inverse tetragonal distorted SiGe layer on Si (001) by adding small amounts of carbon. *Appl Phys Lett*, 1994, 64(25): 3440
- [6] Wang Ronghua, Han Ping, Xia Dongmei, et al. Chemical vapor deposition of Ge films on Si_{1-x}Ge_x:C buffer. *Chinese Journal of Semiconductors*, 2006, 27(suppl): 151 (in Chinese) [王荣华, 韩平, 夏冬梅, 等. Si_{1-x}Ge_x:C 缓冲层上 Ge 薄膜的 CVD 外延生长. *半导体学报*, 2006, 27(增刊): 151]
- [7] Bains S K, Banbury P C. A bistable defect in electron-irradiated boron-doped silicon. *J Phys C*, 1985, 18: L109
- [8] Haller E E, Hubbard G S, Hansen W L. Hydrogen-multivalent acceptor complexes in high-purity germanium. *IEEE Trans Nucl Sci*, 1977, NS-24: 48

Carriers Distribution of $\text{Si}_{1-x}\text{Ge}_x$:C Buffers Grown on Si(100) by Chemical Vapor Deposition *

Xia Dongmei¹, Wang Ronghua¹, Wang Qi¹, Han Ping^{1,†}, Mei Qin¹, Chen Gang^{1,2}, Xie Zili¹,
Xiu Xiangqian¹, Zhu Shunming¹, Gu Shulin¹, Shi Yi¹, Zhang Rong¹, and Zheng Youdou¹

(1 *Jiangsu Provincial Key Laboratory of Advanced Photonic and Electronic Materials, Department of Physics,
Nanjing University, Nanjing 210093, China*)

(2 *Key Laboratory of Nanjing Electronic Apparatus Research Institute, Nanjing 210016, China*)

Abstract: Ge graded $\text{Si}_{1-x}\text{Ge}_x$:C buffers are deposited on p-Si (100) substrates by chemical vapor deposition (CVD) method. The results show that the higher growth temperature is, the more Ge concentration and the better crystal quality will get. Except for a local n-type zone, the buffer is p-type and the concentration of the above carriers increases from the substrate to the surface. The conductive distribution of the above carriers is also discussed.

Key words: CVD; $\text{Si}_{1-x}\text{Ge}_x$:C buffers; carriers

PACC: 3320; 3320R; 7220J

Article ID: 0253-4177(2007)S0-0111-04

* Project supported by the Major State Basic Research Project of China (No.2006CB604900), the High Technology Research and Development Project of China (Nos.2006AA03A103,2006AA03A142), the National Natural Science Foundation of China (No.60421003), the Research Fund for the Doctoral Program of Higher Education of China (No.20050284004), and the National Key Laboratory of Monolithic Integrated Circuits and Modules Foundation of China (No.9140C1404010605)

† Corresponding author. Email: hanping@nju.edu.cn

Received 30 November 2006

©2007 Chinese Institute of Electronics