

采用 AlN 缓冲层在 Si(111) 衬底上 生长 GaN 的形貌*

刘 喆[†] 王晓亮 王军喜 胡国新 李建平 曾一平 李晋闽

(中国科学院半导体研究所 材料科学中心, 北京 100083)

摘要: 针对 Si 衬底上生长 GaN 具有的特有形貌进行了研究, 分析采用扫描电镜 (SEM)、X 射线能谱仪 (EDS)、原子力显微镜 (AFM) 等手段, 研究了使用 AlN 作为缓冲层的 GaN 的生长模式、缺陷形成机理、应力释放机制, 并且发现缓冲层厚度和外延层生长温度对裂纹和表面缺陷的形成有很大的影响。

关键词: Si 衬底; AlN 缓冲层; GaN; 形貌; 缺陷

PACC: 3220R; 7280C; 7360F

中图分类号: TN304.2

文献标识码: A

文章编号: 0253-4177(2007)S0-0230-04

1 引言

Ⅲ-V 族宽带隙氮化物由于其独特的特性在蓝、绿和紫外光电子器件以及高功率、高频和高温电子器件方面具有广泛的应用前景^[1~3]。但由于缺乏与之匹配的衬底从而大大制约了其发展速度, 各种大失配外延生长研究成为研究热点。其中, Si 具有易解理、易得到大面积高质量商业化衬底以及硅基器件易于集成等优点, 所以 Si 衬底 GaN 基材料生长及器件应用引起了人们极大地关注^[4~6]。然而, 在 Si 上生长 GaN 与在蓝宝石上不同, 如果采用低温 GaN 缓冲层, 在高温退火时稳定性差, Si 与低温 GaN 之间出现空洞, 其原因可能是退火后形成 Ga 滴回熔到衬底, 腐蚀了整个外延层; 如果在 Si 衬底上直接生长高温 GaN, 除了回熔腐蚀问题, 还会在界面形成不易控制的非晶 SiN_x; 而采用低温 AlN 作为缓冲层则容易产生双向畴。相比之下, 高温 AlN 作为第一层缓冲层能够提高 GaN 外延质量^[7,8], 不仅可以抑制 Si 原子的扩散, 而且能够缓解 GaN 与 Si 衬底之间的张应力, 所以在 Si 基 GaN 生长的报道中一般会首先生长高温 AlN 层。然而, AlN 与 Si 之间仍然存在着较大的热失配和晶格失配, 会对生长模式、形貌、缺陷、晶体质量等方面产生很大的影响。AlN(0001)与 Si(111)晶面的晶格失配为 19%,

并且 Si 与 AlN 之间的浸润度较低, 生长时 AlN 容易自身结合形成 AlN 团簇。Al—N 之间的键能为 2.88eV, Ga—N 之间为 2.2eV, 与 GaN 相比, AlN 更容易形成晶粒, Al 原子在 Si 衬底表面迁移率较低。因此, Si 上直接生长的 AlN 通常为 Vollmer-Weber 模式, 生长初期包括了成核和三维岛合并过程。本文重点研究大失配体系下 AlN 缓冲层和外延层生长温度对 GaN 外延层特性, 尤其是形貌特性的影响。

2 实验

我们首先在 MOCVD 设备上采用高温 AlN 作为缓冲层生长 Si 基 GaN。Si 衬底的清洗步骤包括: 在硫酸中煮沸去油去碳, 然后分别在煮沸的 NH₄OH:H₂O₂:H₂O(体积比 1:1:5)溶液和 HCl:H₂O₂:H₂O(体积比 1:1:4)溶液中清洗。送入进样室之前在稀释的 HF 溶液(5% HF)中浸渍 1~3min, 除去表面氧化层并形成 H 原子钝化的表面。外延生长之前, 首先将 Si(111)衬底放入反应室中升温到 1050℃, 在氢气气氛下, 加热 10min 以去除表面的氧化膜, 然后在 1000℃开始生长 AlN 缓冲层, 最后生长 GaN 外延层, 生长温度为 1000~1060℃, 厚度为 1.2μm。TMAl, TMGa 以及氨气分别作为 Al 源、Ga 源和氮源, 生长时流量分别为 19.5sccm, 39sccm 和 6slm。

* 中国科学院知识创新工程重要方向(批准号:KGCX2-SW-107-1), 国家自然科学基金(批准号:60606002)和国家重点基础研究发展规划(批准号:2002CB311903, 2006CB604905, 513270605)资助项目

[†] 通信作者. Email: liuzhe@red.semi.ac.cn

2006-12-12 收到, 2006-12-28 定稿

3 结果与分析

这样生长的 GaN 表面除了完整表面外,还存在花形的缺陷区域,如图 1 所示.采用 EDS 能够检测出其成分,对于缺陷区域不仅测出 Si 的存在,并且测出其原子含量达到 67%,说明 Si 大量地存在于表

面.在完整表面区域没有 Si 的出现,仅有 Ga,N 和 C 元素存在,其中 Ga/N=1.4,C 元素是由于样品暴露于空气所致.由此可以推知,出现的花形缺陷是由于高温下 Si 蒸汽与 Ga 反应,回熔腐蚀了表面和界面所致.通过增加 AlN 层厚度可以有效地缓解这种腐蚀情况,一般选取 AlN 的厚度为 20~40nm.

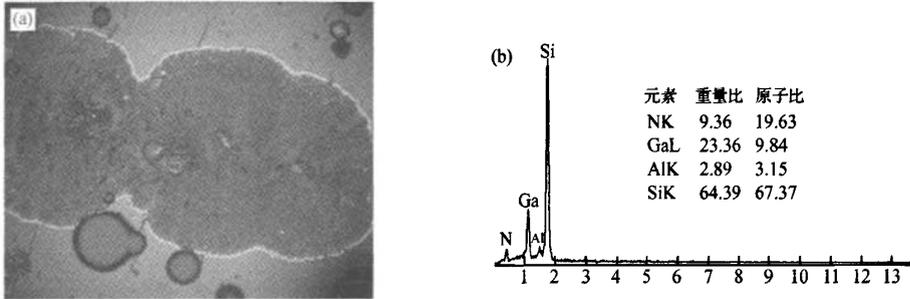


图 1 (a)Si 上生长 GaN 的特殊表面形貌;(b) EDS 分析结果
Fig. 1 (a) Special morphology of GaN on Si;(b) Analysis result of EDS

根据上面对 AlN 层厚度的分析,我们在 Si 衬底上生长 35nm 的 AlN 作为缓冲层.为了优化外延层,实验了不同温度下生长 GaN.温度选择 1000, 1030 及 1060°C.图 2 为 3 种温度下 GaN 外延层的 AFM 结果,扫描范围为 10μm×10μm.通过实验发现,1000°C 下生长的 GaN 表面比较粗糙,RMS 很大,约为 50nm,立体 AFM 图显示其表面仍是岛状,

这可能是由于生长温度较低,物质在表面的迁移速度慢,导致外延层岛之间合并慢,阻碍了三维向二维生长过渡.1030°C 下的生长表面好于 1000°C,RMS 为 13nm,但是表面有许多孔洞,这些孔洞就是我们下面要分析的 V 形缺陷.1060°C 下生长的 GaN 表面粗糙度最小,RMS 减小到 1.2nm.以上结果说明,高温有利于 GaN 外延层合并,优化表面形貌.

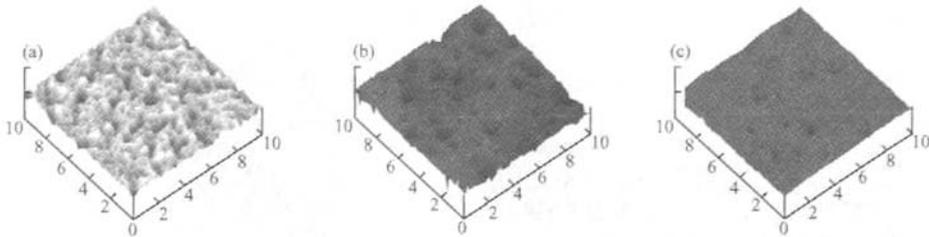


图 2 不同生长温度下 GaN 外延层的 AFM 图像 (a) T=1000°C;(b) T=1030°C;(c) T=1060°C
Fig. 2 AFM images of GaN grown at different temperatures (a) T=1000°C;(b) T=1030°C;(c) T=1060°C

另外,根据 XRD 双晶测试结果,可知生长温度的提高可以改善晶体质量,半峰宽分别为 1620''(1000°C),1210''(1030°C)以及 950''(1060°C).然而,我们也发现随着生长温度提高,表明裂纹和花形缺陷也明显增多.对于 1000°C 生长的 GaN 仍然是三维生长,各个岛没有完全合并,因此所受张应力较小,没有裂纹出现;1030°C 生长的样品,可以观察到表面存在许多孔洞,而这些孔洞可以有效地释放应力,因此对于该样品裂纹也较少;而 1060°C 生长的

样品虽然表面合并较好,但同时产生很大的张应力,引起开裂,并且生长温度越高,在降温时 Si 和 GaN 之间的热失配的影响就越大,也会导致更多的裂纹产生.为表征以上 3 种样品所受应力情况,我们进行 Raman 测试,根据 E₂(high)声子模移动计算出 3 个样品所受应力分别为:0.395GPa(1000°C),0.81GPa(1030°C)以及 0.9GPa(1060°C).由此发现,粗糙表面比裂纹表面更能有效地释放应力.

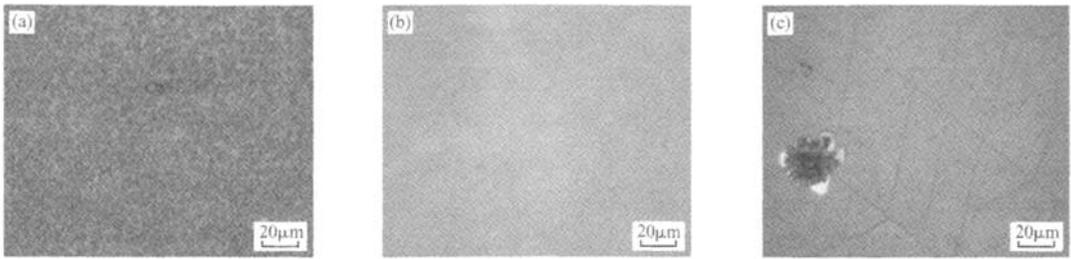


图 3 用光学显微镜观察 3 种温度下生长的 GaN 表面形貌 (a) $T = 1000^{\circ}\text{C}$; (b) $T = 1030^{\circ}\text{C}$; (c) $T = 1060^{\circ}\text{C}$

Fig. 3 Surface morphologies of optical microscope of GaN grown at different temperatures (a) $T = 1000^{\circ}\text{C}$; (b) $T = 1030^{\circ}\text{C}$; (c) $T = 1060^{\circ}\text{C}$

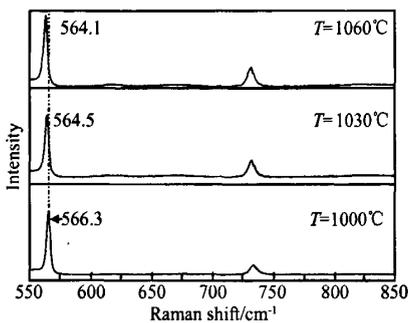


图 4 3 种温度下生长 GaN 的 Raman 光谱

Fig. 4 Raman spectra of GaN grown at different temperatures

4 结论

本文报道了在 Si(111) 衬底上采用 AlN 作为缓冲层的 GaN 外延层的表面特性. 分析了花形缺陷的成因, 发现合适厚度的 AlN 缓冲层可以缓解其形成. 不同的生长温度下 GaN 的外延层表面形貌以及释放应力的机制不同: 高温有利于 GaN 合并, 表面平坦, 应力以裂纹的形势释放, 温度升高会导致张应力增大, 加剧裂纹密度; 稍低温度下 GaN 合并慢, 为

三维生长, 表面粗糙, 没有裂纹产生, 应力基本以形成多个表面而释放.

参考文献

- [1] Egawa T, Moku T, Ishikawa H, et al. Improved characteristics of blue and green InGaN-based light-emitting diodes on Si grown by metalorganic chemical vapor deposition. *Jpn J Appl Phys*, 2002, 41; L663
- [2] Krost A, Dadgar A. GaN-based optoelectronics on silicon substrates. *Materials Science and Engineering B*, 2002, 93; 77
- [3] Dadgar A, Poschenrieder M, Blasing J, et al. MOVPE growth of GaN on Si(111) substrates. *J Cryst Growth*, 2003, 248; 556
- [4] Zhanga B S, Wua M, Liu J P, et al. Reduction of tensile stress in GaN grown on Si(111) by inserting a low-temperature AlN interlayer. *J Cryst Growth*, 2004, 270; 314
- [5] Jang S H, Lee C R. High-quality GaN/Si(111) epitaxial layers grown with various $\text{Al}_{0.3}\text{Ga}_{0.7}\text{N}$ /GaN superlattices as intermediate layer by MOCVD. *J Cryst Growth*, 2003, 253; 64
- [6] Dikme Y, Gerstenbrandt G, Alam A. Investigation of buffer growth temperatures for MOVPE of GaN on Si(111). *J Cryst Growth*, 2003, 248; 578
- [7] Watanabe A, Takeuchi T, Hirose K, et al. The growth of single crystalline GaN on a Si substrate using AlN as an intermediate layer. *J Cryst Growth*, 1993, 128; 391
- [8] Follstaedt D M, Han J, Provencio P, et al. Microstructure of GaN grown on (111) Si by MOCVD. *MRS Internet J Nitride Semicond Res*, 1999, 4S1; G3. 72

Morphology of GaN Film on Si(111) Substrate Using AlN Buffer*

Liu Zhe[†], Wang Xiaoliang, Wang Junxi, Hu Guoxin, Li Jianping, Zeng Yiping, and Li Jinmin

(Materials Science Center, Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

Abstract: Specific morphology of GaN grown on Si substrate was investigated by SEM, EDS, AFM et al. The research on growth mode and formed mechanism of GaN using AlN as a buffer were also performed. It was also found that the thickness of the buffer and growth temperature of GaN had very important influence on crack and surface defects of GaN.

Key words: Si substrate; AlN buffer; GaN; morphology; defects

PACC: 3220R; 7280C; 7360F

Article ID: 0253-4177(2007)S0-0230-04

* Project supported by the Key Innovation Program of the Chinese Academy of Sciences (No. KG CX2-SW-107-1), the National Natural Science Foundation of China (No. 60606002), and the State Key Development Program for Basic Research of China (Nos. 2002CB311903, 2006CB604905, 513270605)

[†] Corresponding author. Email: liuzhe@red.semi.ac.cn

Received 12 December 2006, revised manuscript received 28 December 2006

©2007 Chinese Institute of Electronics