

基于 CMOS 亚阈值特性的低功耗温度传感器

张 洵[†] 王 鹏 靳东明

(清华大学微电子所, 北京 100084)

摘要: 针对片上系统测温及其过温保护问题, 提出了一种基于 CMOS 亚阈值特性制造的低功耗温度传感器. CSMC 0.6 μm 数模混合工艺仿真表明, 其在 -50~150 的温度范围内, 都能良好工作, 且因为运放负反馈结构对电源电压具有较高的抑制, 在 2~6V 的范围内都能得到正确的输出结果. 芯片实测, 温度灵敏度为 0.77V/. 因为基于 CMOS 亚阈值特性产生了电路的偏置电流, 所以工作电流仅 16 μA . 芯片面积 300 μm \times 250 μm . 该传感器的特性表明它非常适用于高容量的集成微系统中, 在计算机、汽车电子、生物医学等领域有着广阔的应用前景.

关键词: 温度传感器; 温度保护电路; 电源电压抑止比; 温度灵敏度

EEACC: 1205; 2560; 2570D

中图分类号: TN47

文献标识码: A

文章编号: 0253-4177(2006)09-1676-05

1 引言

集成电路的热效应是指由于集成电路器件及金属互连线上的能量消耗而造成芯片内部温度场分布的不均匀, 从而引起电路参数变化, 性能变坏, 甚至逻辑功能错误, 使芯片无法正常工作^[1~4].

目前, 集成电路热效应越来越严重, 早期 PC 的整机功耗只有 100 多瓦, 而现在 Intel 的 65nm 单核奔腾四处理器 (Prescott 核心) 的功耗就已经达到了 95W, 并且这种温度增长趋势还在继续. 研究表明, 芯片温度平均每升高 1 $^{\circ}\text{C}$, MOS 管的驱动能力将下降约 4%, 连线延迟增加 5%, 集成电路失效率增加一倍^[5]. 而目前业界流行的设计模拟软件 (如 Cadence, Hspice, IRSIM 等) 大都只是假定所有器件在同样温度下工作. 因此, 针对此类“热障”问题, 片上测温并及时切断过热单元工作电源的温度保护电路已经成为迫切需要解决的重要问题.

一般 CMOS 集成温度传感器有三种输出类型: 线性输出、临界点输出和数字化输出. 其中临界点输出的温度传感器即温度保护电路, 通过探测温度以防止过热, 具有临界温度点易于调整, 与后端逻辑电路匹配, 对工艺波动不敏感, 电路结构简单等优点.

本文提出一种临界点输出的温度传感器, 其中第 2 部分介绍了 CMOS 温度传感器用于测温的物理基础; 第 3 部分讨论了一种实用新型 CMOS 温度保护电路的电路结构和工作原理; 第 4 部分是仿真和实测结果的分析比较.

2 CMOS 温度传感物理原理

本征载流子浓度与禁带宽度具有如下关系式^[6]:

$$n_i^2 = N_c N_v \exp \frac{-E_g}{kT} \quad (1)$$

这里 N_c 和 N_v 分别是导带底和价带顶有效态密度; k 是玻尔兹曼常数. 高纯度 Si 的禁带宽度 E_g 是 1.12eV, 但随着材料温度增加而减小, 这是因为材料体积会随温度变化. 另外, 因为载流子迁移率 μ 与两次碰撞间的平均自由程相关, 而这主要是由电离杂质散射、声学波散射、光学波散射这三种散射机制决定的, 而声子散射和温度相关.

从电路级审视这个问题, 工作于强反型饱和区的 MOS 结构满足如 (2) 式所示的方程:

$$I_d = \frac{\mu_n C_{ox}}{2} S (V_{gs} - V_T)^2 \quad (2)$$

式中 $S = W/L$ 和栅氧电容 C_{ox} 是与温度无关的, 而载流子迁移率 μ 和阈值电压 V_T 与温度相关, 其关系如 (3), (4) 式描述

$$V_T(T) = V_T(T_0) + v_T(T - T_0) \quad (3)$$

$$\mu(T) = \mu(T_0) (T/T_0)^\mu \quad (4)$$

式中 μ , v_T 是工艺常数. 一般 μ 在掺杂浓度 N_A , $N_D < 10^{12} \text{cm}^{-3}$ 时, 对于 n 型硅和 p 型硅分别是 -2.42 和 -2.2; 当掺杂浓度上升到 10^{17}cm^{-3} 时, μ 变成 -1.2 和 -1.9^[7]. 标准 CMOS 工艺下, 一般 N_A 和 N_D 都是 $10^{15} \sim 10^{16} \text{cm}^{-3}$, 所以 nMOS 更容易得到零温度系数点 (zero temperature coefficient),

[†] 通信作者. Email: zhangxun97@mails.thu.edu.cn

ZTC)^[8],即不同温度下的一簇 $V_{ds}-I_{ds}$ 曲线会交汇于一点. v_T 一般介于 $-1 \sim -4\text{mV}/^\circ\text{C}$ ^[9,10].

在以往的设计中,集成温度传感器的实现方案常采用和 CMOS 工艺兼容的寄生三极管,构造和绝对温度成正比 (proportional to absolute temperature, PTAT) 的电压或电流输出加以实现^[11]. 但纵向 BJT^[12,13] 集电极和芯片衬底短接,限制了它的应用范围;而横向 BJT^[14,15] 会因为基区掺杂浓度的偏差造成沟道下载流子迁移率的不均匀,同时因侧向扩散导致基极-发射极面积、基极宽度无法精确控制,所以这种晶体管的电流增益一般小于 5,而且通过 CVBT 向衬底的漏电可能高达 50%. 此外,这两种实现方案在 AC 电源下,都会因为衬底漏电流的存在,出现信号幅度随频率变动的现象^[16]. 而利用工作于亚阈值区的 MOSFET 构造的 PTAT 则不存在上述缺陷^[17,18],虽然温度灵敏度只有 $1.32\text{mV}/^\circ\text{C}$,用于线性输出略显不足,但却适于构造温度保护电路. 本文通过一个简单的运放反馈结构,解决了传统亚阈值结构对偏置源大到 $100\text{mV}/\text{V}$ 的依赖.

3 实用新型 CMOS 温度保护电路

虽然过去已有大量基于 CMOS 结构的温度传感器电路被提出^[8,19~21],但本文所设计的温度保护电路具有以下优势:

首先,偏置电流产生模块工作于 CMOS 亚阈值区,功耗极低,不会因自热效应影响到温度的检测.

其次,采用运放负反馈结构,能在很大的电压范围内给出稳定的输出.

再次,输出为 VDD 和 GND 两种状态,易于与后端数字电路接口,且温度翻转点只需要简单调整预设的电阻值就可以实现.

最后,由于最终的输出信号可以通过合理设置电路结构中的参数加以调整,所以对工艺波动具有较强的抑制作用.

图 1(a) 是这种新结构的 CMOS 温度保护电路. 其中 Mp1-Mp2, Mn1-Mn2, R_1 构成了一个 PTAT 产生源,以提供整个电路的电流偏置. Md1 ~ Md4 是一种简单的运放,用以抑制沟道长度调制效应并提高电源电压抑止比 (power-supply rejection ratio, PSRR),同时和 Mp1 ~ Mp4 构成了一种高精度的电流镜结构. 偏置电流 I 通过镜像管 Mp3 放大 A 倍后加载在二极管连接形式的 Mn3 上,形成了基于 ZTC 结构的恒压源;与此同时,由镜像管 Mp4 提供偏置电流的电阻 R_2 产生了 V_{ref2} . 通过后端的比较器,将不随温度变化的 V_{ref1} 与一个和温度呈线性变化关系的 V_{ref2} 做比较,就可以得到在某一固定温度

下的输出翻转 V_{out} ,既实现了数字化输出,也易于后端数字电路的处理. 从图 1(b) 可以看到,通过改变电阻 R_2 的值就能很容易得到不同的温度警戒点 T_x ,以上即是该温度传感器实现温度保护的机理.

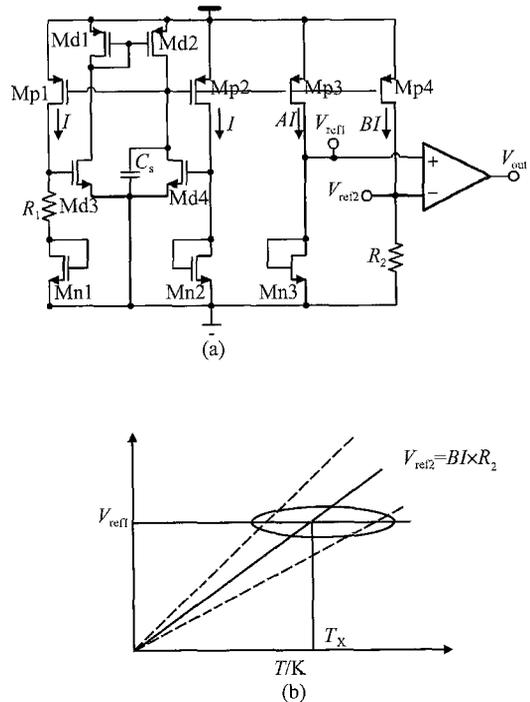


图 1 实用新型 CMOS 温度保护电路 (a) 电路结构; (b) 原理
Fig. 1 Novel CMOS temperature protecting circuit (a) Circuit structure; (b) Principle

采用长沟器件避免短沟道效应,忽略体效应,则由图 1 很容易得到:

$$V_{ref1} = V_{GS(Mn3)} = V_T + \frac{\sqrt{2AI}}{N\mu C_{ox} S_{Mn3}} \quad (5)$$

Mn1-Mn2 工作在亚阈值区,若源漏电压 $V_{DS} = 3U_T$,则它们满足(6)式^[22]:

$$V_{GS} = NU_T \ln\left(\frac{I_D}{I_{ES}} \times \frac{1}{S}\right) \quad (6)$$

这里 $N = 1 + C_b/C_{ox}$; $U_T = kT/q$; $I_{ES} = \mu C_{ox} NU_T^2 \exp(-V_{on}/NU_T)$; $V_{on} = V_T + NU_T$. 于是由基尔霍夫电压定律得到:

$$I = \frac{NU_T}{R_1} \ln \frac{S_{Mn1}}{S_{Mn2}} \quad (7)$$

因为,

$$R_1 = R_{10} [1 - R_1(T - T_0) - R_2(T - T_0)^2] R_{10} (T/T_0)^{-R} \quad (8)$$

式中 R_{10} 是 R_1 在 T_0 时的值; R_1 和 R_2 分别是电阻的一阶和二阶温度系数. 于是有,

$$V_{ref1} = V_T - v_T(T - T_0) + \frac{\sqrt{2AI_0}}{N\mu C_{ox} S_{Mn3}} \left(\frac{T}{T_0}\right)^{\frac{1+R_1+R_2}{2}} \quad (9)$$

这里 $I_0 = \frac{NkT_0}{qR_{10}} \ln \frac{S_{Mn1}}{S_{Mn2}}$, 对 (9) 式求偏导可以得到

$$\frac{\partial V_{ref1}}{\partial T} = -v_T + \frac{\sqrt{2AI_0}}{NqC_{ox}S_{Mn3}} \times \frac{1+\mu+R}{2T_0} \left(\frac{T}{T_0}\right)^{\frac{\mu+R-1}{2}} \quad (10)$$

令 $(\partial V_{ref1} / \partial T)|_{T=T_0=300K} = 0$, 则得到零温度系数的 V_{ref1} 输出. 在 CSMC 0.6 μ m 工艺下, $R = 3.04 \times 10^{-3}$, $v_T = 1.118\text{mV/}^\circ\text{C}$, $\mu = 1.645$, $\mu_0 = 4.26 \times 10^{-2}\text{m}^2/(\text{V} \cdot \text{s})$, $C_{ox} = 2.763 \times 10^{-3}\text{F/m}^2$. 所以最后得到 $AI_0/S_{Mn3} = 3.79\mu\text{A}$. 而由图 1 和 (7) 式可以很容易得到 $V_{ref2} = \frac{BNkT}{q} \times \frac{R_2}{R_1} \ln \frac{S_{Mn1}}{S_{Mn2}}$, 除了常数 $\frac{NkT}{q}$ 而外, 剩下的电路参数 B , $\frac{R_2}{R_1}$ 和 $\frac{S_{Mn1}}{S_{Mn2}}$ 都以比值形式出现, 这意味着可以通过调整电路参数, 而不是工艺参数, 对该结构进行优化. 此外, 由于 $\partial^2 V_{ref1} / \partial T^2 = 1.196\mu\text{V/}^\circ\text{C}^2$, 所以即使是在 T_0 附近较宽的温度范围内, V_{ref1} 基本也是恒定的.

图 1 所示电路结构的最小供电电压必须保证 Mp3 和 Mp4 不进入线性区, 这就要求 $V_{DD} > V_T + 2V_{DSsat}$, 在 CSMC 0.6 μ m 工艺下这个值约为 1V, 若采用 TSMC 0.18 μ m 工艺可以减小为 0.65V.

4 电路仿真和测试

图 2 是这种新型 CMOS 温度保护电路的输出电压 V_{out} 随温度变化的仿真曲线, 采用 CSMC 0.6 μ m 数模混合工艺模拟. 其中, 图 2(a) 是通过改变图 1 中电阻 R_2 的阻值, 以得到不同的温度翻转点 T_x ; 图 2(b) 则是在 $R_2 = 500\text{k}$ 时, 芯片工作在不同 V_{DD} 电压下的 V_{out} 输出.

图 3 是封装后芯片的测试结果, 电阻 $R_2 = 500\text{k}$. 芯片在北京宇翔公司封装, 采用军用标准氮气填充, 水汽含量小于 5000ppm, 适用于 $-50 \sim 200$ 范围测量. 放在台式干燥箱 DGB/20-002 中测试, 数据点读取采用四位半数字万用表. 从图中可以看出, 实测输出曲线与仿真值在绝对值上略有差异, 但趋势一致. 这不仅是因为工艺波动导致 PTAT 产生源得到的偏置电流偏大所致, 同时也因为工艺波动致使后级比较器性能产生变化. 此外, 因为比较器输入差分对的器件失配, 可能导致 mV 量级的输入电压失调, 而每一度的温度变化所造成的 V_{ref2} 改变也不足 1mV, 同时 V_{ref1} 的恒压源也不能完全做到零温度系数, 这些都造成了最后的性能偏差. 实测发现在 V_{DD} 在 2~6V 的范围内, 都能得到正确的结果, 这里给出了 $V_{DD} = 2$ 和 5V 的两组测试.

图 4 是芯片照片, 采用 Keyence 公司的 HD-8000 数字显微镜拍摄. 该芯片面积为 $300\mu\text{m} \times$

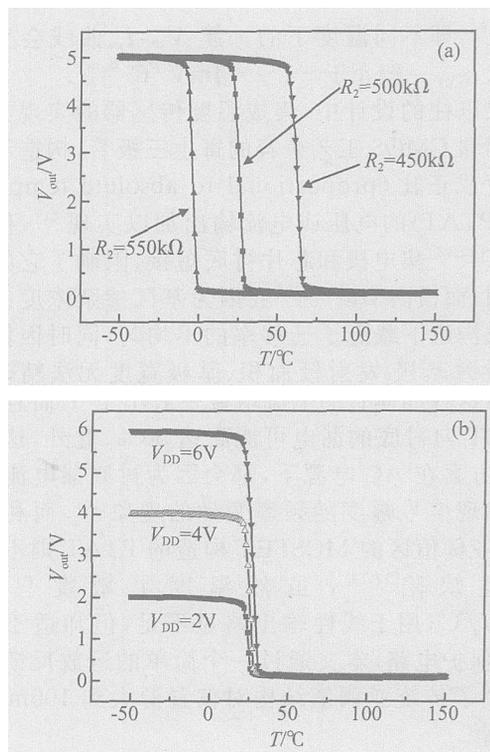


图 2 电路仿真 (a) 输出电压随温度变化曲线; (b) 输出电压随 V_{DD} 变化曲线

Fig. 2 Simulation (a) Voltage output versus temperature; (b) Voltage output versus V_{DD}

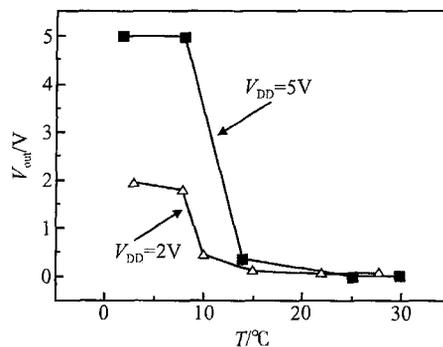


图 3 芯片实测

Fig. 3 Measurement result of the chip

250 μm , 静态工作电流仅 16 μA .

目前, 学术界通常只致力于线性输出的温度传感器的制作^[8,13,15,19~21], 而温度控制属于智能传感器应用的重要领域, 在产业界应用十分广泛. 它一般有两种实现思路: 一种的运作机理是通过片内集成的 ADC 将温度传感器的线性输出进行数字化, 然后通过计数器和比较器, 与片上 ROM 中用户设置的温度值进行比较, 再经由单片机等控制逻辑的判断, 进行报警或展开温度保护的一系列措施 (如切断核心单元电源, 控制风扇转速以降温), 典型产品

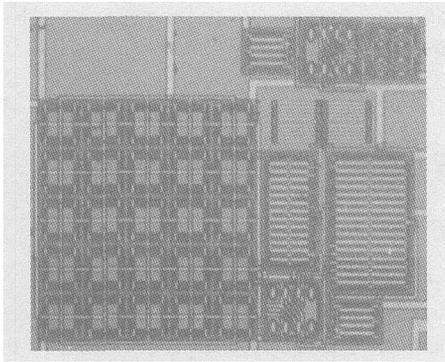


图4 芯片照片

Fig. 4 Chip photograph

如 Dallas 公司的 DS18B20 和 DS1629, Maxim 公司的 MAX6626 和 MAX1668, ADI 公司的 AD7417, NS 公司的 LM83 和 LM76, 此类传感器因为结构复杂功能繁多, 一般功耗在 mW 量级以上; 另一种思路是通过恒流源单元产生的恒定电流, 在片外电阻上产生一个不随温度改变的压降, 与片内温度传感器的线性输出进行比较, 典型产品如 ADI 公司的 TMP01, NS 公司的 LM56, 目前功耗也在 mW 量级。

而本文介绍的基于 CMOS 亚阈值特性构造的温度保护电路, 与方法二类似, 但因其结构简单功耗极低(只有几十 μW), 而且能很好地实现温度保护的功能, 所以具有广阔的应用前景。但因为 CSMC 工艺不稳定, 目前在温度设定点的制作和仿真之间尚存在一定的差距, 这可以通过选用工艺更为稳定的代工厂如 SMIC 加以弥补。

5 结论

提出了一种基于 CMOS 亚阈值特性的低功耗温度传感器, 并以此设计了新型 CMOS 温度保护电路, 数字化输出方便了后端逻辑电平匹配, 仿真和实测都表明在较宽的温度范围内, 芯片都能获得良好的工作性能。实测温度灵敏度为 $0.77\text{V}/^\circ\text{C}$, 静态工作电流仅 $16\mu\text{A}$, 且在 $2\sim 6\text{V}$ 的工作电压下芯片都能做出正确响应。芯片面积仅 $300\mu\text{m} \times 250\mu\text{m}$, 所以便于构建片上集成温度保护电路, 在计算机、汽车电子等领域有着广泛的应用前景。

致谢 感谢徐志浩在本文的测试和写作过程中给予的支持和帮助。

参考文献

[1] Krieger G, Einziger P D. Thermal analysis of ESD-related hot spots integrated circuits. *IEEE Trans Electron Devices*, 1988,

35(9):1553

- [2] Banerjee K, Amerasekera A, Cheung N, et al. High-current failure model for VLSI interconnects under short-pulse stress conditions. *IEEE Electron Device Lett*, 1997, 18(9):405
- [3] Chiang T Y, Banerjee K, Saraswat K C. Analytical thermal model for multilevel VLSI interconnects incorporating via effect. *IEEE Electron Device Lett*, 2002, 23(1):31
- [4] Rzepka S, Banerjee K, Meusel E, et al. Characterization of self-heating in advanced VLSI interconnect lines based on thermal finite element simulation. *IEEE Trans Comp, Packag, Manuf Technol A*, 1998, 21(3):406
- [5] Chandrakasan A P, Sheng S, Broderon R W. Low-power CMOS digital design. *IEEE J Solid-State Circuit*, 1992, 27(4):473
- [6] Donald A N. *Semiconductor physics and devices: basic principles*. 3rd ed. New York: McGraw-Hill, 2003
- [7] Sze S M. *Physics of semiconductor Devices*. 2nd ed. New York: Wiley, 1981
- [8] Filanovsky I M, Allam A. Mutual compensation of mobility and threshold voltage temperature effects with applications in CMOS circuits. *IEEE Trans Circuits Syst*, 2001, 48(7):876
- [9] Tsividis Y P. *Operation and modeling of the MOS transistor*. New York: McGraw-Hill, 1987
- [10] Laker K R, Sansen W M C. *Design of analog integrated circuits and systems*. New York: McGraw-Hill, 1994
- [11] Rasmussen W. *Sensor technology and devices*. Boston: Artech House, 1994
- [12] Bakker A, Huijsing J H. Micropower CMOS temperature sensor with digital output. *IEEE J Solid-State Circuits*, 1996, 31(7):933
- [13] Pertijs M, Niederkorn A, Ma X, et al. A CMOS temperature sensor with a 3 in accuracy of ± 0.5 from -50 to 120 . *IEEE International Solid-State Circuits Conference (ISSCC)*, 2003, 1:200
- [14] Ferro M, Salerno F, Castello R. A floating CMOS bandgap voltage reference for differential applications. *IEEE J Solid-State Circuits*, 1989, 24(3):690
- [15] Bianchi R A, Karam J M, Courtois B, et al. CMOS-compatible temperature sensor with digital output for wide temperature range applications. *Microelectronics Journal*, 2000, 31:803
- [16] Miribel-Catal \AA , Montan \AA E, Bota S A, et al. MOSFET-based temperature sensor for standard BCD smart power technology. *Microelectronics Journal*, 2001, 32:869
- [17] Middelhoeck S, Audet S A. *Silicon sensors*. New York: Academic, 1989
- [18] Kolling A, Bak F, Bergveld P, et al. Design of a CMOS temperature sensor with current output. *Sensors and Actuators A*, 1990, A21~A23:645
- [19] Filanovsky I M. Input-free VTP and -VTN extractor circuits realized on the same chip. *Analog Integrated Circuits and Signal Processing*, 1999, 19:151
- [20] Szekely V, Marta C, Kohari Z, et al. CMOS sensors for on-line thermal monitoring of VLSI circuits. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 1997, 5(3):270
- [21] Zhang Xun, Wang Peng, Jin Dongming. A new type CMOS temperature sensor. *Chinese Journal of Semiconductors*, 2005, 26(11):2202 (in Chinese) [张洵, 王鹏, 靳东明. 一种新型的 CMOS 温度传感器. *半导体学报*, 2005, 26(11):2202]
- [22] Gray P R, Hurst P J, Lewis S H, et al. *Analysis and design of*

Temperature Sensors Based on CMOS Sub-Threshold Characteristic

Zhang Xun[†], Wang Peng, and Jin Dongming

(*Institute of Microelectronics, Tsinghua University, Beijing 100084, China*)

Abstract: The design of a compatible wide-range low-power smart temperature sensor based on the CMOS sub-threshold characteristic is presented for the purpose of on-chip temperature measure and protection from overheating. Simulated with CSMC 0.6 μm mixed-signal CMOS technology, the circuit works well over the temperature range from -50 to 150. For the amplifier feedback, it has a high power supply rejection ratio under V_{DD} from 2 to 6V. Measurements support the simulation result. The temperature sensitivity is 0.77V/. The power dissipation of the sensor is 16 μA because the bias current is generated by the CMOS sub-threshold characteristic. The chip area is 300 μm \times 250 μm . The characteristics of this sensor make it especially suitable for low-cost high-volume integrated microsystems over a wide range of fields, such as computer, automotive, and biomedical.

Key words: temperature sensor; temperature protecting circuit; power supply rejection ratio; temperature sensitivity

EEACC: 1205; 2560; 2570D

Article ID: 0253-4177(2006)09-1676-05

[†]Corresponding author. Email: zhangxun97@mails.thu.edu.cn