

基于分子量级的化学机械抛光材料去除机理^{*}

王永光 赵永武[†]

(江南大学机械工程学院, 无锡 214122)

摘要: Katsuki 采用原子力显微镜(AFM)模拟单个磨粒与芯片的划痕作用,文中以此为基础使用线性回归的方法计算了化学机械抛光(CMP)中实际载荷情况下的划痕深度数量级为 10^{-11} m; Nishizawa 应用椭圆偏振光谱仪(SE)测试了氧化薄膜厚度和反应时间的关系,并结合理论计算得到 1.0×10^{-8} s 内氧化薄膜厚度的量级为 10^{-13} m. 实验结果为单分子层材料去除机理提供了依据. 最后,以此机理为基础,建立了单分子层材料去除模型,结果与他人实验相吻合,为进一步研究 CMP 中单分子层材料去除机理提供了理论依据.

关键词: 化学机械抛光; 单分子层机理试验; 理论模型

EEACC: 2550E; 2570

中图分类号: TN 305.2

文献标识码: A

文章编号: 0253-4177(2007)02-0308-05

1 引言

化学机械抛光(CMP)是芯片制造过程中的关键技术. 目前 CMP 机理研究存在很多争议^[1~3], 多认为磨粒首先压入芯片表面, 然后在芯片表面产生划痕. 但是, 磨粒压入芯片的深度接近 0.1nm ^[4~6], 如此小的量级, 采用传统的连续接触理论建立的模型不是十分合适. 文献[7]是对机理探讨的深化. Kaufman 等人^[8]认为在 CMP 中, 化学作用使芯片表面形成一层氧化膜, 机械作用将该层氧化膜去除. Liang 等人^[9]使用 XPS 和 AFM 探讨了铜 CMP 中氧化剂浓度和磨粒摩擦磨损特性对材料去除率的影响; David 等人^[10,11]也先后通过实验研究了磨粒、工作压力、氧化剂浓度等因素对钨 CMP 材料去除率的影响; Min 等人^[12]使用 XPS 和 AFM 研究了不同氧化种类对钨 CMP 材料去除率的影响, 并研究了形成氧化薄膜的特性. Zhang 等人^[13]采用分子动力学模拟金刚石磨粒切削单晶硅发现: 在传统的 CMP 过程中, 磨粒的运动不会在芯片表面产生犁削作用. Rajendran 等人^[14]使用 CeO_2 磨粒对 Si 芯片进行了分子动力学模拟研究, 提出了分子键能破坏材料的去除机理. 但是上述实验都是从影响材料去除率因素的角度出发的, 并未从本质上揭示 CMP 中材料的去除机理. 实际 CMP 中加载在磨粒上的载荷为 nN 量级^[5,6], 而化学反应的时间为 10^{-8} s 量级^[4]. 现有设备没有办法模拟如此精确的实验, 因

此, 需将实验和理论相结合, 来判断 CMP 材料的微观去除机理.

为深入研究 CMP 材料的去除机理, 本文通过实验的方法, 消除其他因素的耦合影响, 研究单个磨粒与芯片的相互作用规律. 通过 AFM 实验、SE 实验和 CMP 中材料去除率的计算共同验证单分子层材料的去除机理.

2 AFM 实验

Katsuki^[15]采用 AFM 仪器(Digital Instruments, Santa Barbara, CA)研究了在 KOH 溶液中 Si 针尖在 SiO_2 表面的划痕情况. 划痕实验使用 Si-SV 型 AFM 探针, 悬臂梁弹性系数为 $20 \sim 50\text{N/m}$, 长度为 $125\mu\text{m}$. 通过在 Si(100) 芯片上热氧化 SiO_2 薄膜(100nm)的方法制备样品. 然后将样品依次在丙酮、酒精和去离子水中使用超声波清洗仪先后清洗 5, 5 和 1min, 清洗结束后烘干. 实验分两部分完成: (1) 在 tap-contact-tap(TCT) 模式下, 利用 AFM 探针针尖与芯片的相互作用模拟 CMP 过程中单个磨粒与芯片的相互作用, 探针的扫描速率为 $20\mu\text{m/s}$, 扫描范围为 $10\mu\text{m} \times 10\mu\text{m}$. 实验过程中, 采用 $1 \sim 6\mu\text{N}$ 的力对芯片表面 $10\mu\text{m} \times 10\mu\text{m}$ 的大小区域扫描 3, 8, 18, 38 次. (2) 为了便于测定每次的划痕深度, 每次实验结束后, 使用 $0.2\mu\text{N}$ 的力, 观察表面形貌. 实验过程中的 pH 值通过 H_3BO_3 和 $\text{Na}_2\text{B}_4\text{O}_7$ 调节. 划痕深度和所加载荷大小的关系, 如图 1 所示.

^{*} 江苏省自然科学基金(批准号: BK2004020), 教育部回国人员启动基金(批准号: [2004]527)和清华大学摩擦学国家重点实验室开放基金(批准号: SKLT04-06)资助项目

[†] 通信作者. Email: zhaoyw@sytu.edu.cn

2006-08-29 收到, 2006-10-08 定稿

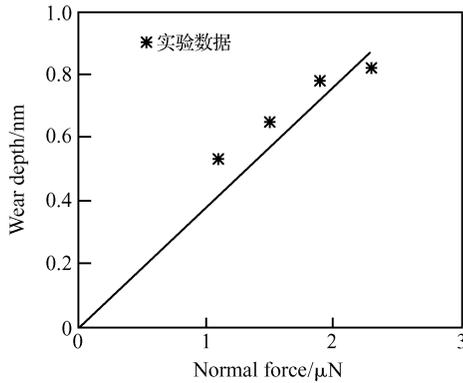


图1 载荷-划痕深度曲线 力为1.1到2.56 μN , pH=10~12.5

Fig.1 Wear depth as a function of normal loads ranging from 1.1 to 2.56 μN at pH=10~12.5

然而,常见CMP工艺参数下,根据Zhao^[4]的接触力学计算单个磨粒受到的载荷为70nN. AFM模拟实验中,无法加载如此小的力,故采用线性回归的方法计算磨粒的划痕深度.由图1实验数据可以看出,载荷和划痕深度基本呈线性关系.满足方程式:

$$F = 2.436\delta \quad (1)$$

其中 F 为单个磨粒受到的力; δ 为划痕的深度.

将 $F = 70\text{nN}$ 带入(1)式,得到划痕深度为0.029nm.该深度小于分子直径(0.1nm).因此,在如此小的去除深度下,CMP过程中材料的去除机理不应为磨粒磨损机理,间接认为是单分子材料的去除机理,即化学作用在于通过氧化反应削弱了表面原子/分子的键能,而机械作用是镶嵌磨粒将键能弱化的表面分子去除.

3 SE 实验

Nishizawa 等人^[16]使用SE研究铜芯片氧化薄膜的特性,测定了不同氧化剂浓度下氧化薄膜厚度随氧化时间变化的关系.将铜基体浸在 H_2O_2 中不同的时间,从而制备不同厚度的氧化薄膜.为了测定样品的光学参数,使用热氧化的方法在200 $^\circ\text{C}$ 的条件下制备了厚度均匀的氧化膜.实验选取的光源波长范围为250~990nm,入射角为65 $^\circ$,70 $^\circ$,75 $^\circ$.将仪器测得的样品椭圆参数用Lorentz-Oscillator模型进行计算,以得到相关光学参数,进而分析氧化薄膜厚度和氧化时间的关系.然而,CMP中发生化学反应的时间为 $1.0 \times 10^{-8}\text{s}$ 量级^[4].真实实验中无法测定如此短的时间内氧化薄膜的厚度.图2揭示了Cu氧化薄膜厚度和氧化时间的关系.

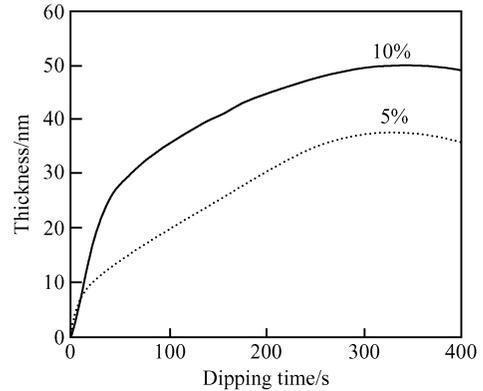


图2 氧化时间和氧化薄膜厚度的关系 氧化剂为 H_2O_2 ,浓度为5%和10%.

Fig.2 Chemical action time versus layer thickness, H_2O_2 solutions with different concentrations 5% and 10%

氧化薄膜厚度 x 的增加取决于氧化剂穿透该氧化薄膜的能力.假设氧化薄膜生成速率与氧化薄膜厚度成反比,与氧化剂浓度成正比,则

$$\frac{dx}{dt} = \frac{C}{x} \quad (2)$$

由公式(2)可近似认为 $x \propto t^{1/2}$,该关系反映的薄膜增长厚度和氧化时间的关系与图2反映的趋势相吻合,也与Lee等人^[12]的研究结果相符合.在CMP过程中,氧化时间为 $1.0 \times 10^{-8}\text{s}$ 量级,因此氧化薄膜的厚度为0.0001nm量级,该薄膜的厚度也远远小于分子的直径.因此,可以认为CMP过程中,氧化反应生成的薄膜厚度远远小于一个分子直径的量级.CMP中,没有足够的时间生成很厚的氧化薄膜,因此,不可能发生宏观的连续材料去除.结合AFM实验估算的材料去除深度量级0.01nm,可以认为CMP中,材料的去除机理为单分子层去除机理.然而,由于实际实验无法模拟如此精确的划痕、去除实验,结论需要进一步的理论验证.

4 材料去除率的估算

现在以单分子层材料去除机理为基础,估算CMP中材料的去除率.

4.1 面积比值

CMP中抛光垫/芯片接触如图3所示.



图3 芯片和抛光垫的接触

Fig.3 Schematic of wafer-pad contact

Zhao 等人^[4]的研究表明:抛光垫和芯片的接触可用 GW 模型表示. 抛光垫和芯片的接触面积可表示为:

$$\alpha = \frac{A_r}{A_n} = \pi\eta R \int_d^{+\infty} (z-d)\Phi(z)dz \quad (3)$$

芯片和抛光垫的接触压力为:

$$P = \frac{4}{3}\eta E_{pw} R^{1/2} \int_d^{+\infty} (z-d)^{3/2}\Phi(z)dz \quad (4)$$

其中 A_r 为实际接触面积; A_n 为芯片面积; η 为抛光垫粗糙度峰密度; R 为抛光垫粗糙度峰顶平均曲率半径; d 为光滑芯片与抛光垫粗糙度峰平均高度平面的接近距离; 考虑芯片弹性模量远远大于抛光垫弹性模量, $E_{pw} = E_p/(1-\nu_p^2)$, 其中 E_p 和 ν_p 分别代表抛光垫和芯片的弹性模量和泊松比.

$$\Phi(z) = \frac{1}{\sigma\sqrt{2\pi}} \exp\left(-\frac{z^2}{2\sigma^2}\right) \quad (5)$$

式中 σ 为粗糙度峰高尺寸分布标准偏差.

4.2 材料去除率

在 CMP 中, 磨粒单位时间内扫过芯片的总面积为:

$$A_r = N_r d_r V \quad (6)$$

其中 N_r 为 CMP 中的有效磨粒数; d_r 为单个磨粒和芯片的接触直径; V 为磨粒相对芯片的滑动速度.

由 Jeng 等人^[18]的研究知, 有效磨粒数为:

$$N_r = A_r (3\sigma - d) \frac{d_s \rho_s m_{s-a}}{\rho_a \frac{\pi}{6} D^3} \quad (7)$$

其中 d_s 为抛光液的稀释倍数; ρ_s 为抛光液稀释前的密度; m_{s-a} 为抛光液稀释前的质量浓度; ρ_a 为磨粒的密度; D 为磨粒的平均直径.

由 Zhao 等人^[4]的研究知:

$$d_r \approx D \sqrt{\frac{E_{sp}}{H_w}} \quad (8)$$

其中 E_{sp} 为抛光垫和磨粒的弹性模量; H_w 为芯片表面氧化薄膜的硬度.

芯片表面某一点被磨粒扫过的频率为:

$$f = \frac{A_r}{A_n} \quad (9)$$

由于材料的去除为单分子层去除机理, 故单位时间内材料的去除率为:

$$MRR = d_m f \quad (10)$$

其中 d_m 为氧化薄膜分子的直径.

联立(3)~(10)式, 知:

$$MRR = (3\sigma - d) \frac{6\alpha V d_m d_s \rho_s m_{s-a}}{\pi \rho_a D^2} \sqrt{\frac{E_{sp}}{H_w}} \quad (11)$$

Bastaninejad 等人^[19]研究了材料去除率随工

作压力和磨粒大小的关系. 磨粒直径由 60nm 增大到 120nm, 而材料的去除率随磨粒直径的增大而减小. 这与公式(11)反映的趋势一致. 由(8)式知: 磨粒直径的增加增大了磨粒和芯片的接触面积, 而(7)式表示磨粒直径的增加减小了参与材料去除的有效磨粒数, 而减小趋势大于增加趋势, 因此磨粒直径的增加减小了材料的去除.

4.3 讨论

Bielman 等人^[20]使用 Struer Rotopol31 型抛光机和 IC1000/SUBA IV (Rodel) 型抛光垫研究了不同大小粒径的 Al 磨粒对钨 CMP 去除率的影响. 采用 CVD 方法在 p 型 Si 芯片上沉积 0.6 μ m 厚的钨制备实验样品. 实验采用的磨粒大小分布为 0.29~2.0 μ m, 浓度为 2%~15%. 其他相关参数见表 1. 在 44.79kPa 的工作压力下, 钨 CMP 去除率为 500nm/s (磨粒浓度为 2%, 大小为 0.29 μ m). 采用同样的参数, (11)式预测的钨 CMP 材料去除率为 525nm/min. Guo 等人^[21]使用 Struer's Labopo-Laboforce3 型抛光机研究了含有铝磨粒的超纯水和 IC1000 抛光垫对铜 CMP 材料去除率的影响. 在 0.67m/s 的工作速度和 24.80kPa 的工作压力下, Guo 等人测得铜 CMP 的去除率为 190nm/min. 其他参数和模型的预测结果见表 1. 从中可以看出, 模型的预测结果大于实验结果. 主要原因是 Guo 等人的实验并未考虑化学作用的影响. Li 等人^[22]认为铜 CMP 的去除率为: $W = W_{corr} + W_{wear} + \Delta W$, 其中 W 是总的材料去除量, W_{corr} 是由于纯化学腐蚀造成的材料去除量, W_{wear} 是由抛光粒子和抛光垫在机械作用下造成的材料去除量, ΔW 是化学和机械复合作用下导致材料损失. Guo 等人的实验仅仅测试了 W_{wear} , 而基于单分子层去除机理的本模型认为化学机械协调作用去除材料, 所以预测结果高于实验值. 此外, 缓蚀剂也将影响材料去除率. 总之, 铜 CMP 材料的去除机理有待于进一步研究. Mejia 等人^[23]研究抛光垫/磨粒/芯片的微观接触模型时, 使用 IPEC472 型抛光机和 IC1000/SUBA IV 抛光垫测得 41.34kPa 条件下的二氧化硅 CMP 材料去除率为 320nm/min. 其他参数见表 1, 表 1 中还列出了相同条件下(11)式预测的二氧化硅 CMP 材料的去除率. 在 CMP 中, 采用不同的抛光垫、磨粒、工作参数针对不同的抛光材料都将获得不同的材料去除率. 在考虑 CMP 复杂参数的影响条件下, 表 1 中钨 CMP 和二氧化硅 CMP 材料去除率的预测结果和实验基本吻合. 其材料的微观去除机理都可以认为是单分子层材料去除机理, 即氧化反应化学作用削弱表面原子/分子的键能, 镶嵌磨粒的机械作用将键能弱化的表面分子去除.

表1 CMP中工艺的相关参数

Table 1 Parameters adopted in the analysis of CMP process

| 参数 | 钨 ^[20] | 铜 ^[21] | SiO ₂ ^[23] | 单位 | | |
|---------------------|-----------------------|------------------------|----------------------------------|------------------------|---------------------------------|--------------------|
| d_s | 0.1 | 0.1 | 0.1 | | | |
| 抛光液 | ρ_s | $\rho_s/\rho_a = 0.98$ | $\rho_s/\rho_a = 0.98$ | $\rho_s/\rho_a = 0.98$ | kg/m ³ | |
| | ρ_a | | | | kg/m ³ | |
| | D | | | | 290 | 220 |
| m_{s-a} | 2 | 2.5 | 1 | % | | |
| E_p | 360 | 360 | 360 | MPa | | |
| 抛光垫 ^[23] | v_p | 0.2 | 0.2 | 0.2 | | |
| | IC1000 | σ | 0.5 | 0.5 | 0.5 | 10 ⁻⁵ m |
| | | R | 5 | 5 | 5 | 10 ⁻⁵ m |
| | η | 0.2 | 0.2 | 0.2 | 10 ⁹ m ⁻² | |
| 芯片 | d_m | 0.1 | 0.1 | 0.1 | nm | |
| | H_w ^[24] | 3.5 | 0.8 | 12 | GPa | |
| 工作速度 | v | 1.0 | 0.67 | 1.05 | m/s | |
| 工作压力 | P | 44.79 | 24.80 | 41.34 | kPa | |
| 去除率 MRR | 实验值 | 500 | 190 | 320 | nm/min | |
| | 理论值 | 525 | 718 | 360 | nm/min | |

此外,随着磨粒直径的减小,由公式(8)可知,磨粒压入芯片的深度将更小,从而芯片表面粗糙度更小;从公式(11)可以看出磨粒直径的减小增加了材料的去除率.因此小粒径的磨粒可以获得更高的表面精度和更大的材料去除率.伴随磨粒直径的减小,磨粒压入芯片的深度更小,在此量级上的CMP材料去除机理也更加贴近单分子层材料去除机理.AFM和SE实验表明:对于这种处于微纳量级的CMP材料去除,应用单分子层去除机理描述更为合适.

5 结论

鉴于现有实验设备无法精确模拟处于微纳量级的CMP材料去除机理实验,本文通过磨粒划痕实验、薄膜厚度测试和理论计算三种方法,探讨了CMP过程中材料的单分子层去除机理,结论如下:

(1)AFM实验预测的材料去除深度数量级为分子直径的十分之一;

(2)SE实验预测的氧化薄膜厚度的数量级远远小于分子直径,仅为分子直径的千分之一;

(3)模型的预测结果表明,应用单分子层去除机理可以解释钨和二氧化硅的CMP材料去除;

(4)通过实验与理论预测相结合的方法,本文较为详实地论证了CMP材料去除机理为单分子层去除机理.对于这种处于微纳量级的CMP材料的非连续去除,应用单分子层去除机理描述更为合适.

参考文献

- [1] Zhao Y W, Liu J J. Recent progress in study on material mechanisms of silicon wafer during chemical mechanical polishing. *Tribology*, 2004, 24(3): 283 (in Chinese) [赵永武, 刘家浚. 半导体芯片化学机械抛光过程中材料去除机理研究进展. *摩擦学学报*, 2004, 24(3): 283]
- [2] Zhang K L, Liu Y L, Wang F, et al. Chemical mechanical polishing of silicon wafer in ULSI. *Chinese Journal of Semiconductors*, 2004, 25(1): 115 (in Chinese) [张楷亮, 刘玉岭, 王芳, 等. ULSI硅衬底的化学机械抛光. *半导体学报*, 2004, 25(1): 115]
- [3] Guo D M, Kang R K, Su J X, et al. Future development on wafer planarization technology in ULSI fabrication. *Chinese Journal of Mechanical Engineering*, 2003, 39(10): 100 (in Chinese) [郭东明, 康仁科, 苏建修, 等. 超大规模集成电路制造中硅片平坦化技术的未来发展. *机械工程学报*, 2003, 39(10): 100]
- [4] Zhao Y W, Chang L. A micro-contact and wear model for chemical - mechanical polishing of silicon wafers. *Wear*, 2002, 252: 220
- [5] Luo J, Dornfield D A. Material removal mechanism in chemical mechanical polishing: theory and modeling. *IEEE Trans Semicond Manuf*, 2001, 14(2): 112
- [6] Xu J, Luo J B, Lu X C, et al. Progress in material removal mechanisms of surface polishing with ultra precision. *Chinese Science Bulletin*, 2004, 49(16): 1687
- [7] Wang L L, Lu X C, Pan G S, et al. Research on surface topography of silicon wafer in chemical mechanical polishing. *Lubrication and Sealing*, 2006, 174(2): 65 (in Chinese) [王亮亮, 路新春, 潘国顺, 等. 硅片化学机械抛光中表面形貌问题的研究. *润滑与密封*, 2006, 174(2): 65]
- [8] Kaufman F B, Thompson D B, Brodie R E, et al. Chemical mechanical polishing for fabricating patterned W metal features as chip interconnects. *J Electrochem Soc*, 1991, 138(11): 3460
- [9] Xu G, Liang H, Zhao J, et al. Investigation of copper removal mechanisms during CMP. *J Electrochem Soc*, 2004, 151(10): G688
- [10] David J S, Hetherington D L, Cecchi J L. Investigation of the kinetics of tungsten chemical mechanical polishing in potassium iodate-based slurries I role of alumina and potassium iodate. *J Electrochem Soc*, 1999, 146(1): 376
- [11] David J S, Hetherington D L, Cecchi J L. Investigation of the kinetics of tungsten chemical mechanical polishing in potassium iodate-based slurries II roles of colloid species and slurry chemistry. *J Electrochem Soc*, 1999, 146(5): 1934
- [12] Min S L, Paul A W, Scott S P, et al. Microscopic investigations of chemo-mechanical polishing of tungsten. *Thin Solid Films*, 2004, 457: 346
- [13] Liang C Z, Hiroaki T. Atomic scale deformation in silicon monocrystals induced by two-body and three-body contact sliding. *Tribology International*, 1998, 31(8): 425
- [14] Arivazhagan R, Yasufumi T, Michihisa K, et al. Tight-binding quantum chemical molecular dynamics simulation of mechano-chemical reactions during chemical-mechanical polishing process of SiO₂ surface by CeO₂ particle. *Appl Surf Sci*, 2005, 244: 34
- [15] Katsuki F, Saguchi A, Takahashi W, et al. The atomic-scale

- removal mechanism during Si tip starching on Si and SiO₂ surfaces in aqueous KOH with an atomic force microscope. *Jpn J Appl Phy*, 2002, 41: 4919
- [16] Nishizawa H, Tateyama Y, Saitoh T. Ellipsometry characterization of oxidized copper layers for chemical mechanical polishing process. *Thin Solid Films*, 2004, 455/456: 491
- [17] Lee S M. Characterization of chemical interactions during chemical mechanical polishing of copper. Gainesville: University of Florida, 2003: 95
- [18] Jeng Y R, Huang P Y. A material removal rate model considering interfacial micro-contact wear behavior for chemical mechanical polishing. *Journal of Tribology*, 2005, 127: 190
- [19] Bastaninejad M, Ahmadi G. Modeling the effects of abrasive size distribution, adhesion, and surface plastic deformation on chemical mechanical polishing. *J Electrochem Soc*, 2005, 152(9): G720
- [20] Bielman M, Mahajan U, Singh R K. Effect of particles size during tungsten chemical mechanical polishing. *Electrochem Solid State Lett*, 1999, 2(8): 401
- [21] Guo L R, Subramanian R. Mechanical removal in CMP of copper using alumina abrasives. *J Electrochem Soc*, 2004, 151(2): G104
- [22] Li X J, Jin Z J, Kang R K, et al. Corrosive wear analysis of the copper chemical mechanical polishing in ULSI manufacturing. *Lubrication Engineering*, 2005, 170(4): 77 (in Chinese) [李秀娟, 金洙吉, 康仁科, 等. ULSI 制造中铜化学机械抛光的腐蚀磨损机理分析. *润滑与密封*, 2005, 170(4): 77]
- [23] Mejia D C, Beaudoin S. A locally relevant wafer-scale model for CMP of silicon dioxide. *J Electrochem Soc*, 2003, 150(9): G581
- [24] Xia X, Ahmadi G. Surface removal rate in chemical mechanical polishing. *Particulate Science and Technology*, 2002, 20: 187

Study on the Material Removal Mechanism in Chemical Mechanical Polishing at the Molecular Scale*

Wang Yongguang and Zhao Yongwu[†]

(School of Mechanical Engineering, Southern Yangtze University, Wuxi 214122, China)

Abstract: The mechanism of CMP material removal is investigated. Katsuki has proposed wear behavior between a single slurry particle and the wafer surface based on atomic force microscopy (AFM) measurements. The scratch depth under real CMP conduction is on the order of 10^{-11} m, as determined from the linear regression mechanism. A spectroscopic ellipsometry (SE) tool was used to study the relationship between the thickness of the oxidized layer and the chemical action time, which was presented by Nishizawa. Since the real CMP chemical action time is on the order of 1.0×10^{-8} s, the thickness of the oxidized layer is on the order of 10^{-13} m, as evaluated by the theoretical model based on the experiment. A closed-form equation supported by previously published experimental data is also derived from the material removal rate in terms of the molecular mechanism. The experimental results, in combination with the calculations, indicate that the CMP material is removed at the molecular scale. These analyses are useful to substantiate the molecular-scale mechanism of CMP material removal in addition to its underlying theoretical foundation.

Key words: chemical mechanical polishing; molecular-scale mechanism experiment; theoretical model

EEACC: 2550E; 2570

Article ID: 0253-4177(2007)02-0308-05

* Project supported by the Natural Science Foundation of Jiangsu Province (No. BK2004020), the Scientific Research Foundation for Returned Overseas Chinese Scholars of the Ministry of Education of China (No. 2004527), and the Tribology Science Foundation of the State Key Laboratory of Tribology in Tsinghua University in China (No. SKLT04-06)

[†] Corresponding author. Email: zhaoyw@sytu.edu.cn

Received 29 August 2006, revised manuscript received 8 October 2006

©2007 Chinese Institute of Electronics