

高性能 InGaAs/AlAs 共振隧穿二极管的 研制与器件模拟分析*

马 龙[†] 张 杨 戴 扬 杨富华 曾一平 王良臣

(中国科学院半导体研究所, 北京 100083)

摘要: 在半绝缘的 InP 衬底上采用分子束外延的方法生长制备了不同势垒厚度的 RTD 材料样品, 室温下测量的最高峰-谷电流比为 18.39. 通过模拟得到 RTD 直流特性与势垒厚度、势阱材料及厚度、隔离层厚度以及掺杂浓度间的关系, 对结果进行了分析与讨论.

关键词: 共振隧穿二极管; 峰-谷电流比; 电流-电压特性; 器件模拟

EEACC: 2530C; 2560B

中图分类号: TN31

文献标识码: A

文章编号: 0253-4177(2007)04-0563-04

1 引言

凭借高速度、低功耗以及特有的微分负阻特性, 共振隧穿二极管(RTD)已在数字电路、数模混合电路以及模拟电路中得到广泛应用^[1,2]. 在各种材料体系中, 采用 InP 基的 InGaAs/AlAs 结构^[3]不仅在器件性能上具有较明显的优势, 而且凭借其电路所具有的良好兼容性, 成为最佳的选择.

我们在半绝缘的 InP 衬底上生长制备了 4 种不同势垒厚度的样品, 同时通过量子分析计算半导体静电学软件 SEQUAL, 对势垒厚度、量子阱的选择、隔离层厚度以及接触层掺杂浓度进行了系统的分析与讨论, 有助于 RTD 及其相关电路的设计与制作.

2 理论与模型

量子机制中, 电子以波函数 $\Psi\mathbf{k}(z)$ 表示, 可通过求解下面的薛定谔方程得到^[4-6]:

$$\frac{\partial}{\partial z} \left(\frac{m_c^*}{m^*(z)} \times \frac{\partial}{\partial z} \Psi\mathbf{k}(z) \right) + \frac{2m_c^*}{\hbar^2} \times \left[E_z + E_t \left(1 - \frac{m_c^*}{m^*(z)} \right) - E_c(z) \right] \Psi\mathbf{k}(z) = 0 \quad (1)$$

其中 入射电子在传播方向的能量 $E_z = \frac{\hbar^2 k_z^2}{2m_c^*}$; 在横向方向的能量 $E_t = \frac{\hbar^2}{2m_c^*} (k_x^2 + k_y^2)$; $m^*(z)$ 为电子有效质量; m_c^* 为入射接触层中电子的有效质量;

$E_c(z)$ 为导带能量.

考虑到两个接触层都注射电子, 总的电子密度 $n(z)$ 通过对波函数幅度的平方在整个波矢量范围内求积分得到:

$$n(z) = n^{l \rightarrow r}(z) + n^{r \rightarrow l}(z) = \int_0^\infty \frac{dk_z}{2\pi} |\Psi_k^{l \rightarrow r}(z)|^2 \sigma^{l \rightarrow r}(k_z) + \int_0^\infty \frac{dk_z}{2\pi} |\Psi_k^{r \rightarrow l}(z)|^2 \sigma^{r \rightarrow l}(k_z) \quad (2)$$

这里近似认为波函数 $\Psi\mathbf{k}(\mathbf{r})$ 在整个横向方向的波矢量范围内为常数. $\sigma(k_z)$ 为横向方向波矢量 k_x 与 k_y 的综合, 用公式表示:

$$\sigma^{l \rightarrow r}(k_z) = \frac{m_c^* k_B T}{\pi \hbar^2} \times \ln \left[1 + \exp \left[\left(E_F - E_c(0) - \frac{\hbar^2 k_z^2}{2m_c^*} \right) / k_B T \right] \right] \quad (3)$$

$$\sigma^{r \rightarrow l}(k_z) = \frac{m_c^* k_B T}{\pi \hbar^2} \times \ln \left[1 + \exp \left[\left(E_F - E_c(N) - \frac{\hbar^2 k_z^2}{2m_c^*} \right) / k_B T \right] \right] \quad (4)$$

这里 E_F 为入射接触层中的费米能级; $E_c(0)$ 和 $E_c(N)$ 分别表示器件两端节点 0 和 N 处导带能量; T 为环境温度; k_z 为在传播方向的入射波矢量. 总的电流密度 J 相应也由两个反向的电流组成:

$$J = J^{l \rightarrow r} - J^{r \rightarrow l} = - \frac{q\hbar}{m_c^*} \left(\int_0^\infty \frac{dk_z}{2\pi} k_z T^{l \rightarrow r}(k_z) \sigma^{l \rightarrow r}(k_z) - \int_0^\infty \frac{dk_z}{2\pi} k_z T^{r \rightarrow l}(k_z) \sigma^{r \rightarrow l}(k_z) \right) \quad (5)$$

* 国家高技术研究发展计划资助项目(批准号:2003AA302750)

[†] 通信作者. Email: malong@semi.ac.cn

2006-09-22 收到, 2006-11-08 定稿

其中 $T^{l \rightarrow r}(k_z)$ 和 $T^{r \rightarrow l}(k_z)$ 分别为从左至右、从右至左的透射系数,其大小与在器件端点处波函数幅度的平方成正比.因此,通过对波函数幅度值的平方求积分,可以得到电子密度与电流密度的分布.在模拟计算中,有如下的假设:(1) 电子为多子,在计算中忽略空穴的影响;(2) 掺杂浓度和材料成分仅在一维的尺度上发生变化;(3) 用一个有效质量的参数来表征势的作用,这个有效质量在每种材料区域内为常数,在不同材料界面发生突变;(4) 所得的解为稳态解,与时间无关;(5) 能量离散关系为抛物线形;(6) 忽略电子间的相互作用;(7) 传输为弹道的,忽略散射机制的影响.

3 结果与讨论

在 50mm 半绝缘的 InP 衬底上,采用分子束外延的方法生长 RTD 结构,包括重掺杂 (10^{19} cm^{-3}) 的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 收集极接触层,轻掺杂 (10^{18} cm^{-3}) 的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 层,非掺杂的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 收集极隔离层,由非掺杂的 AlAs/ $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ /InAs/ $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ /AlAs 组成的双势垒量子阱 (DBQW),非掺杂的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 发射极隔离层,轻掺杂 (10^{18} cm^{-3}) 的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 层,最后是重掺杂 (10^{19} cm^{-3}) 的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 发射极接触层.其中, $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$, AlAs 和 InAs 的生长速率依次为 0.307, 0.165 和 0.169 nm/s. 衬底温度为 480°C , 在生长 InAs 子阱时降为 420°C .

3.1 势垒

选用 AlAs 作为势垒,与 InAlAs 材料相比,势垒高度增加,可以有效抑制谷电流,从而增大峰-谷电流比.图 1 是模拟的不同厚度的 AlAs 势垒层所对应的 I - V 曲线.由于电子的透射系数与势垒厚度 L_b 呈指数性反比例关系,峰值和谷值电流都随势垒厚度的增大而迅速减小,而相应的电压值则基本保持不变.当势垒厚度大于 5nm 时,无负阻现象发生.

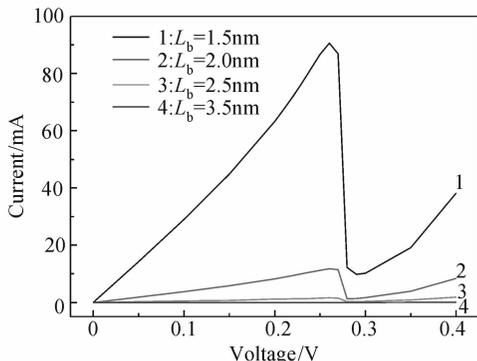


图 1 模拟的不同厚度的 AlAs 势垒层所对应的 I - V 曲线
Fig. 1 Simulated I - V characteristics for different barrier thicknesses

图 2 是峰值电流密度 J_p 与峰-谷电流比 (PVCR) 随 L_b 的变化关系,其中实线为峰值电流密度的模拟值,圆圈为其实际测量值,实心方块为实测的峰-谷电流比值.通过模拟得到 J_p 与 L_b 呈指数反比例变化.为验证这个结果,我们生长制备了 4 种不同厚度势垒的样品,分别为 1.5, 2.0, 2.3 和 2.9 nm,可以看到实验结果与模拟曲线基本吻合.而实测的 PVCR 则随着势垒厚度的增加而线性增大,变化趋势与 Chow 等人的结果^[7] 相一致.实验得到的最高 PVCR 值对应 $L_b = 2.9 \text{ nm}$ 的样品.其 I - V 特性如图 3 所示,测量设备为 Keithley-4200 半导体特性分析仪.室温下 PVCR 达到 18.39,这也是迄今为止国内所报道的最好水平,相应的峰值电流密度为 3 kA/cm^2 . 实测峰值电压 V_p 为 0.65 V,略大于模拟结果,这是由于较大的串联电阻所致.设计中势垒选择过厚,则透射系数降低,峰值电流变小,不易在室温下出现负阻现象;而势垒选择过薄,导致电流密度过大,会造成器件的不稳定甚至烧毁.因此,选择带隙宽的势垒材料是有必要的,而对势垒厚度的选择则要根据实际需要加以权衡考虑.

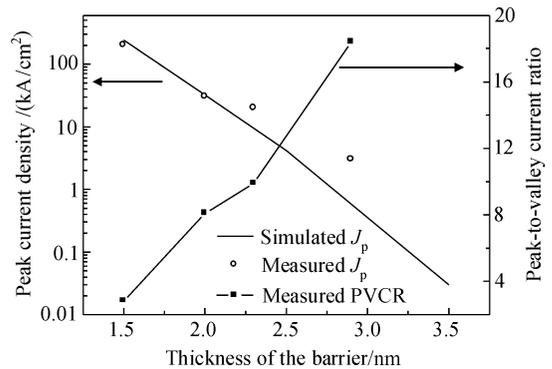


图 2 势垒厚度对峰值电流密度和峰-谷电流比的影响
Fig. 2 Impact of barrier thickness on the peak current density and the peak-to-valley current ratio

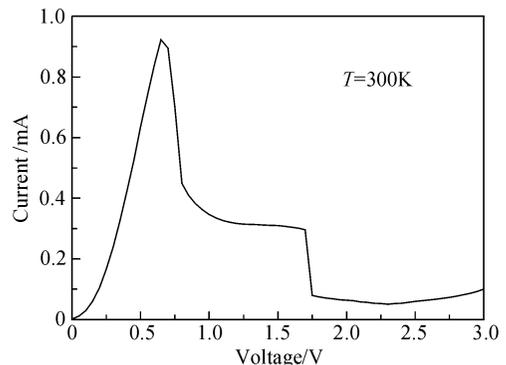


图 3 实验得到的峰-谷比为 18.39 的样品对应的 I - V 特性曲线
Fig. 3 I - V characteristics of the sample with the highest PVCR (18.39)

3.2 阱区

我们首先研究不含子阱的情况,阱为 InGaAs 材料.模拟得到的不同的阱厚度 L_w 所对应的 $I-V$ 特性如图 4 所示.随着阱厚度的增加,共振能级降低,导致峰值电压的降低.同时,由于平衡态时基态共振能级 E_1 已低于发射极接触层中的费米能级 E_F ,满足隧穿发生的条件,随着 L_w 的增大, E_1 与发射极接触层导带底 E_C 的差变小,参加隧穿的电子

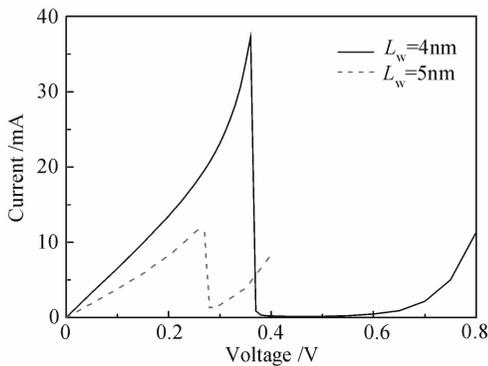


图4 模拟的 InGaAs 阱厚度和 $I-V$ 曲线的关系

Fig. 4 Simulated $I-V$ characteristics for different InGaAs well thicknesses

总数减少,导致峰值电流的降低.在 InGaAs 阱中添加 InAs 子阱,由于 InAs 的带隙比 InGaAs 窄,可以在势阱总厚度不变的情况下,降低基态共振能级,有利于降低峰值电压.同样,在势阱总宽度不变(保持在 5nm)的情况下,随着 InAs 子阱厚度 L_{sw} 的增加,平衡态时 E_1 与 E_C 的差变小,峰值电流 I_p 相应降低,如图 5 所示.虽然 InAs 的引入可以有效地降低共振能级,但由于它与 InP 衬底是不匹配的,过厚的 InAs 会引起弛豫,造成器件性能的下降.

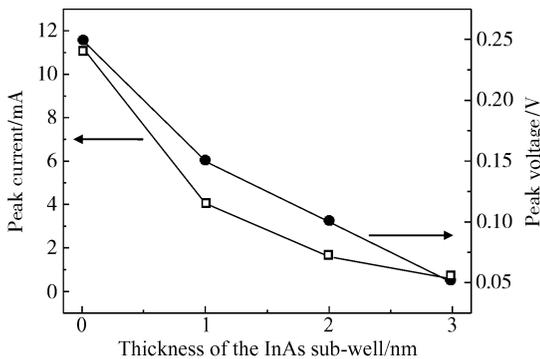


图5 模拟不同 InAs 子阱厚度对峰值电流和峰值电压的影响
Fig. 5 Impact of InAs sub-well thickness on the peak current and peak voltage

3.3 隔离层

在接触层与势垒之间,添加一非掺杂的 InGaAs 隔离层(spacer layer).其优点是:一是可阻止杂质扩散到非掺杂的 DBQW 区,减小了势垒和阱区域的杂质散射;二是由于外加偏压降在一个更长的非掺杂区域,可在导带能量分布中形成较好的对称性.非对称的导带分布会弱化共振透射的峰值,减弱共振隧穿效应^[8];三是非掺杂的隔离层在势垒前形成一个电子势阱,使得导带上移,因此减少了热发射电流越过势垒的几率,有利于减少谷值电流,增大峰-谷电流比.

不同的隔离层厚度 L_s ,导致发生隧穿的几率发生变化, V_p 和 PVCR 随 L_s 变化的关系如图 6 所示.增大 L_s ,使得掺杂层中电子扩散到势垒所发生的各种散射辅助隧穿变小,有助于提高 PVCR,但同时随着非掺杂层的厚度增加,串联电阻加大,电压也相应增加.

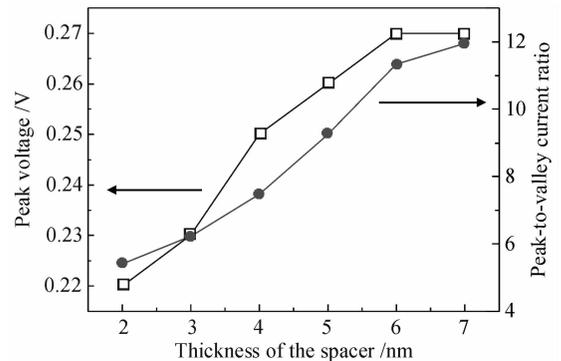


图6 模拟不同隔离层厚度对峰值电压和峰-谷电流比的影响
Fig. 6 Impact of spacer thickness on the peak voltage and peak-to-valley current ratio

3.4 欧姆接触层的掺杂浓度

欧姆接触层的掺杂浓度 N_d 大小决定其中费米能级的位置,在阱中的共振能级保持不变的情况下,随着接触层掺杂浓度的提高, E_F 与 E_C 的差逐渐加大,浓度 1×10^{18} , 5×10^{18} 和 $1 \times 10^{19} \text{ cm}^{-3}$ 分别对应 0.084, 0.284 和 0.422eV,相应的能带图如图 7(a) 所示. N_d 越大,可以参加隧穿电子越多,导致在 V_p 不变的情况下 I_p 增加.三种不同掺杂浓度所对应的 $I-V$ 特性曲线如图 7(b) 所示.我们发现,低掺杂浓度(1×10^{18} 和 $5 \times 10^{18} \text{ cm}^{-3}$)下的谷值区很宽,不像高掺杂($1 \times 10^{19} \text{ cm}^{-3}$)下电流在到达谷值点后迅速增大.通过分析图 7(a) 的能带图,不难看出,低掺杂下当 E_C 与 E_1 平齐,即到达峰值工作点时,第二共振能级 E_2 仍比发射极中的 E_F 高出很多,无隧穿继续发生,电流保持在很低的水平直到施加足够

大的偏压使得 E_F 与 E_2 平齐. 而高掺杂下, 由于 E_F 的位置相对较高, 相比低掺杂的情况只需继续施加很小的偏压便可进入第二个共振能级的隧穿状态, 在 $I-V$ 曲线上表现为到达谷值点后电流的迅速增加.

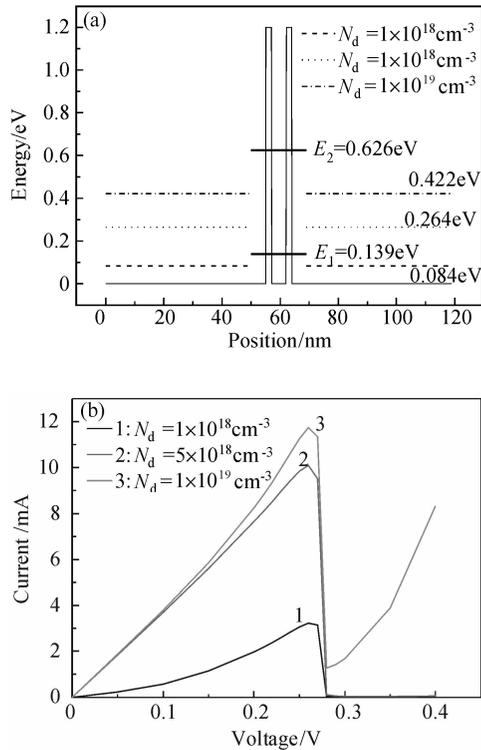


图 7 模拟欧姆接触层掺杂浓度对费米能级 (a) 和 $I-V$ 特性的影响 (b)

Fig.7 Impact of doping density on Fermi level (a) and $I-V$ characteristics (b)

4 总结

在半绝缘 InP 衬底上采用分子束外延的方法生长制备了不同势垒厚度的 RTD 材料样品, 室温下测量的最高峰-谷电流比为 18.39. 势垒厚度与峰值电流密度呈指数性反比, 与峰-谷电流比呈近似线性正比关系. 较宽的阱与窄带隙子阱的加入可以有效地降低峰值电压, 而非掺杂隔离层的引入可以提高峰-谷电流比, 同时使峰值电压增加. 接触层的掺杂浓度越高, 对应的峰值电流越大, 同时谷值区变窄.

参考文献

- [1] Maezawa K. Resonant tunneling diodes and their application to high-speed circuits. IEEE Compound Semiconductor Integrated Circuit Symposium, 2005:4
- [2] Kim T, Jeong Y, Yang K. Low-power static frequency divider using an InP-based monolithic RTD/HBT technology. Electron Lett, 2006, 42(1):27
- [3] Ma L, Huang Y L, Zhang Y, et al. Fabrication of an AlAs/In_{0.53}Ga_{0.47}As/InAs resonant tunneling diode on InP substrate for high-speed circuit applications. Chinese Journal of Semiconductors, 2006, 27(6):959
- [4] Cahay M, McLennan M, Datta S, et al. Importance of space-charge effects in resonant tunneling devices. Appl Phys Lett, 1987, 50(10):612
- [5] Capasso F, Mohammed K, Cho A Y. Resonant tunneling through double barriers, perpendicular quantum transport phenomena in superlattices, and their device application. IEEE J Quantum Electron, 1986, 22(9):1853
- [6] McLennan M. Sequel user's manual, 1990
- [7] Chow D H, Schulman J N, Ozbay E, et al. Investigation of In_{0.53}Ga_{0.47}As/AlAs resonant tunneling diodes for high speed switching. Appl Phys Lett, 1992, 61(14):1685
- [8] Ricco B, Azbel M Y. Physics of resonant tunneling; The one-dimensional double-barrier case. Phys Rev B, 1984, 29:1970

Fabrication and Device Simulation of High Performance InGaAs/AlAs Resonant Tunneling Diodes on InP Substrates*

Ma Long[†], Zhang Yang, Dai Yang, Yang Fuhua, Zeng Yiping, and Wang Liangchen

(Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

Abstract: Resonant tunneling diodes (RTDs) with different barrier thicknesses were grown by molecular beam epitaxy (MBE) on semi-insulating InP substrates. The highest peak-to-valley current ratio is 18.39 at room temperature. The relationship between RTD direct current characteristics with barrier thickness, well and sub-well thickness, spacer thickness, and doping density are analyzed and discussed.

Key words: resonant tunneling diodes; peak-to-valley current ratio; current-voltage characteristics; device simulation

EEACC: 2530C; 2560B

Article ID: 0253-4177(2007)04-0563-04

* Project supported by the National High Technology Research and Development Program of China (No. 2003AA302750)

[†] Corresponding author. Email: malong@semi.ac.cn

Received 22 September 2006, revised manuscript received 8 November 2006

©2007 Chinese Institute of Electronics