

# 基于 SiGe/Si 的空穴型共振隧穿二极管\*

熊晨荣 王民生 黄文韬 陈培毅 王 燕 罗广礼

(清华大学微电子学研究所, 北京 100084)

摘要: 用 GS400 高真空外延设备制备了空穴型双势垒单势阱共振隧道二极管. 常温 (293K) 直流测试数据为 PVCR (峰谷电流比) = 1.13,  $J_p$  (峰值电流) = 1.589kA/cm<sup>2</sup>, 对应的低温 (77K) 脉冲测试数据为 PVCR = 1.24,  $J_p$  = 1.086kA/cm<sup>2</sup>. 两种情况下, 较低的 PVCR 可归结为 Ge<sub>x</sub>Si<sub>1-x</sub>/Si 异质结构本身的能级特性和热效应.

关键词: 共振隧道二极管; SiGe/Si; 势垒; 量子阱; 峰谷电流比

PACC: 7300; 7340G; 7340L; 7360

中图分类号: TN386 文献标识码: A 文章编号: 0253-4177(2003)S0-0128-04

## 1 引言

由于基于硅 ULSI 技术随着器件尺寸的不断缩小, 日益接近其物理极限, 促使许多研究者对新型纳米量子器件的研究产生兴趣, 共振隧穿二极管 (RTD)<sup>[1]</sup> 就是其中之一. 多数 RTD 采用 III-V 族材料, 因为此类材料具有高的电子迁移率和小的高质量, 由它们制成的 RTD 器件具有高的性能<sup>[2]</sup>. 但是, 用 III-V 族材料制成的 RTD 存在着造价高、功耗大、漏电流大、空穴迁移率低等的局限性<sup>[2]</sup>, 同时, 又与现在的 Si 半导体平面工艺技术不兼容, 难以将其与模拟及数字电路集成在同一芯片上. GeSi/Si 带间 RTD 和电子 RTD 的研究已取得明显的进展<sup>[2,3]</sup>, 但前者是非对称的结构, 组成电路不如 CMOS 方便; 而后者需要生长很厚的 SiGe 缓冲层作为衬底, 以获得张应变的 Si 层, 这就增加了制作器件及集成电路的难度. 基于 SiGe/Si 的空穴 RTD 的结构比较简单, 在工艺上也易与硅技术兼容, 是一种很有希望的器件结构. 不过目前国际上的研究相对较少<sup>[4]</sup>, 最好的电流峰谷 PVCR 值为 1.20<sup>[5]</sup>, 要提高其性能急需进一步的努力. 近年来, 我们开展了 p-Si/GeSi 的研究工作, 研制出了室温

下可以明显观察到负阻效应 (电流峰谷比为 1.13) 的空穴型 RTD.

## 2 空穴型共振隧穿二极管结构设计

当在 Si 衬底上外延生长的 SiGe 应变层的厚度小于其临界厚度时<sup>[6]</sup>, 弛豫 Si 和应变 SiGe 之间的能带不连续出现在价带, 导带近似连续. 我们正是利用这种价带的不连续性构造空穴型共振隧穿二极管所需的双势垒单量子阱结构 (如图 1 所示). 因为体 Si 禁带比应变 SiGe 的禁带宽, 所以 Si 层做势垒, 应变 SiGe 层做量子阱. 我们设计的 RTD 材料的结构如图 2 所示, 其中 spacer 层是对称的, 用作空穴的入射或出射区.



图 1 双势垒单量子阱结构

Fig. 1 Double-barrier single quantum well structure

\* 国家自然科学基金资助项目 (批准号: 69836020, 10075029)

熊晨荣 男, 1979 年出生, 硕士研究生, 现从事硅基量子器件研究.

100nm	p <sup>+</sup> Si	掺杂浓度 $2 \times 10^{18} \text{cm}^{-3}$	
15nm	p <sup>+</sup> GeSi	buffer	$x=0.05 \rightarrow 0.25$
10nm	i-GeSi	spacer	$x=0.25$
5nm	i-Si	barrier	
5nm	i-GeSi	quantum well	$x=0.25$
5nm	i-Si	barrier	
10nm	i-GeSi	spacer	$x=0.25$
15nm	p <sup>+</sup> GeSi	buffer	$x=0.25 \rightarrow 0.05$
200nm	p <sup>+</sup> Si	掺杂浓度 $2 \times 10^{18} \text{cm}^{-3}$	
	p <sup>+</sup> Si 衬底		

图 2 空穴共振隧穿二极管材料结构

Fig. 2 Material structure of p-type RTDs

### 3 材料生长及工艺过程

GeSi 异质结构 RTD 材料用清华大学微电子学研究所自行研制的高真空外延设备 GS400 制备, 生长温度为 550 °C, 气体源采用高纯硅烷和氢稀释的镉烷. 材料的喇曼测试图谱和双晶衍射谱如图 3 所示.

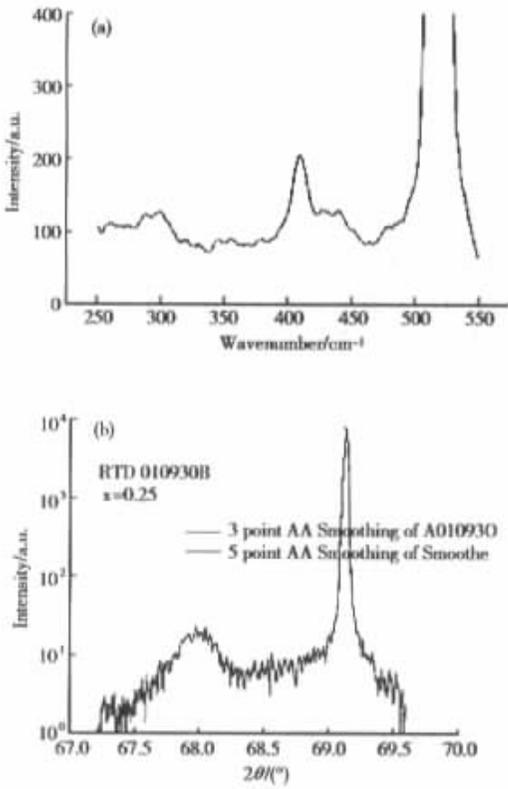


图 3 RTD 材料喇曼测试图谱(a)和双晶衍射谱(b)

Fig. 3 Raman spectrum (a) and double-crystal diffraction spectrum (b) of RTD material

由图 3(a)、(b)两图可计算出材料实际的 Ge 组分  $x=0.23$ . GeSi/Si 空穴型共振隧穿二极管的主要

工艺流程如表 1 所示.

表 1 空穴型共振隧穿二极管工艺流程

Table 1 Process flow of p-type RTDs

序号	工艺名称	作用	参数要求	工艺条件
01	备片		2+1(陪片)	
02	清洗			
03	光刻 1	光刻台面图形		负胶
04	干法刻蚀	刻台面	250nm	RIE
05	去胶			
06	LPCVD	生长 SiO <sub>2</sub>	400nm	
07	光刻 2	光刻接触孔		负胶
08	溅铝		1μm	
09	光刻 3	刻 Al		负胶
10	合金	形成电极		
11	钝化	PECVD 生长 SiO <sub>2</sub>		

由于工艺误差, 实测数据与设计数据有一定的差别:

台阶高度: 243.0nm, 247.5nm, 252.5nm;

台面面积:  $30\mu\text{m} \times 30\mu\text{m}$ ;

第 6 步中的 SiO<sub>2</sub> 层厚度: 393.6nm.

图 4 是按上述工艺流程完成后的管芯 ( $30\mu\text{m} \times 30\mu\text{m}$ ) 照片.

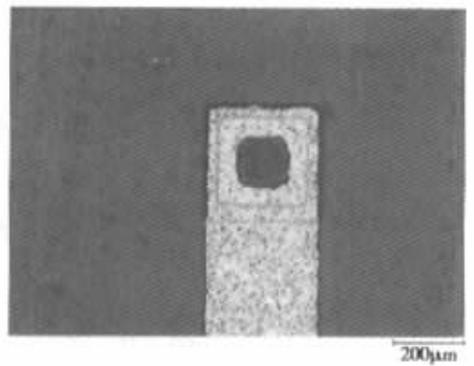
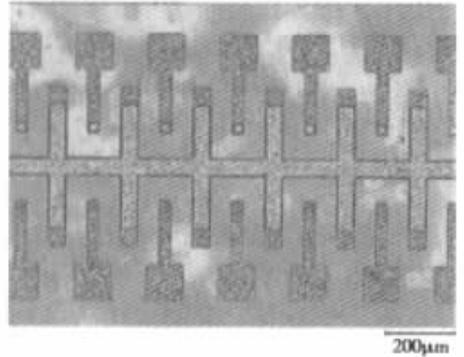


图 4 管芯照片

Fig. 4 Photograph of devices

## 4 测试结果及分析

以下的测试数据及测试图形,均来自惠普 Keithley4200 半导体参数测试仪.

### 4.1 室温测试

测试条件为室温  $20^{\circ}\text{C}$ , 直流测试, 电压扫描, 面积 ( $A$ ) 为  $30\mu\text{m}\times 30\mu\text{m}$ .

由图 5 可得出:  $J_p = I_p/A = 1.589\text{kA}/\text{cm}^2$ ;  $I_p = 1.403\times 10^{-2}\text{A}$ ;  $I_v = 1.241\times 10^{-2}\text{A}$ ;  $\text{PVCR} = I_p/I_v = 1.13$ ;  $V_p = 1.49\text{V}$ ;  $R = 61.408\Omega$ .

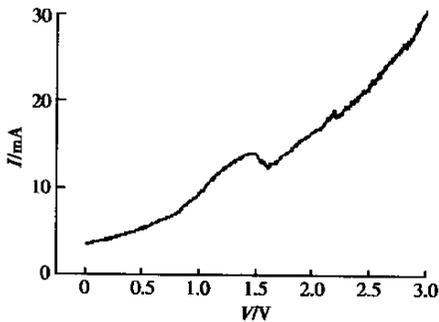


图 5 RTD 的室温  $I$ - $V$  特性

Fig. 5  $I$ - $V$  characteristics of RTD at room temperature

### 4.2 低温测试

测试条件为液氮温度  $77\text{K}$ , 脉冲测试, 电压扫描, 面积为  $30\mu\text{m}\times 30\mu\text{m}$ .

由图 6 可得:  $J_p = 1086\text{A}/\text{cm}^2$ ;  $I_p = 9.7783\text{mA}$ ;  $I_v = 7.8818\text{mA}$ ;  $\text{PVCR} = 1.24$ ;  $V_p = 0.89\text{V}$ ;  $R = 114.55\Omega$ .

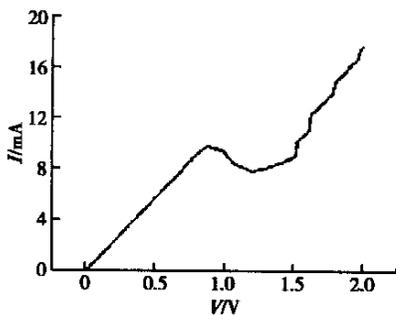


图 6  $77\text{K}$  下的 RTD  $I$ - $V$  特性

Fig. 6  $I$ - $V$  characteristics of RTD at  $77\text{K}$

由以上的数据可以看出:无论在室温还是在低温测量, PVCR 的值都比较小,而且低温下的 PVCR 相对高温下也没有非常明显的增加.主要原因如下:

(1) Si/GeSi 异质结本身的能级特性.按照所设计的结构,由计算<sup>[7]</sup>可以得到,当 Ge 组分为 0.25 时,势阱与势垒的能带高度差为  $\Delta E_v = 0.185\text{eV}$ ,与 III-V 族化合物半导体材料相比较小,所以 PVCR 较小.

(2) Si/GeSi 异质结材料的热效应.对大面积的 Si 材料来说,在室温 ( $300\text{K}$ ) 时,热导率为  $140\text{W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ ,而 GeSi 材料的热导率只有  $10\text{W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$  左右的量级<sup>[8]</sup>.这样的热导率差异造成了 SiGe 层的热量积累,使空穴发射区和量子阱区的温度升高,随之空穴能量也会升高,从而使非隧穿载流子形成的热电流增大,而热电流的值不会随着外加电压的值增大,结果是 PVCR 的值减小,当然同时也增大了峰值电流密度.如果器件的散热效果不好的话,这种热效应还可能会造成器件的损坏.

## 5 总结

本文介绍了清华大学微电子研究所在基于 Si/GeSi 的空穴型共振隧穿二极管的结构设计、工艺流程、参数测量和分析等方面做的一些工作.在国内率先研制成功室温下能够明显观察到负阻效应(电流峰谷比为 1.13)的空穴型共振隧穿二极管,为今后进一步改善基于 Si/GeSi 的共振隧道二极管的性能打下了良好的基础.

### 参考文献

- [1] Chang L L, Esaki L, Tsu R. Resonant tunneling in semiconductor double barriers. *Appl Phys Lett*, 1974, 24: 593
- [2] See P, Paul D J, Holländer B, et al. High performance  $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$  resonant tunneling diodes. *IEEE Electron Device Lett*, 2001, 22(4): 182
- [3] Eberla K, Duschla R, Schmidta O G, et al. Si-based resonant inter and intraband tunneling diodes. *J Cryst Growth*, 2001, 227/228: 770
- [4] Han P, Sakuraba M. Observation of sharp current peaks in resonant tunneling diode with strained  $\text{Si}_{0.6}\text{Ge}_{0.4}/\text{Si}(100)$  grown by low-temperature low-pressure CVD. *J Cryst Growth*, 2000, 209: 315
- [5] Ismail K, Meyerson B S, Wang P J. Electron resonant

tunneling in Si/SiGe double barrier diodes. Appl Phys Lett, 1991, 59: 973

electrical properties of heavily doped Ge-Si alloys up to 1300K. J Appl Phys, 1964, 35: 2889

[ 6 ] People R, Bean J C. Calculation of critical layer thickness versus lattice mismatch for  $\text{Ge}_x\text{Si}_{1-x}$  strained-layer heterostructures. IEEE J Electron, 1986, QE-22(9): 1696

[ 7 ] Dehlingera G, Gennsera U. Investigation of the emitter structure in SiGe/Si resonant tunneling structures. Thin Solid Films, 2000, 369: 390

[ 8 ] Dismukes J P, Ekstrom L, Steigmeier E F, et al. Thermal and

## P-Type Si/SiGe Resonant Tunnelling Diodes \*

Xiong Chenrong, Wang Minsheng, Huang Wentao, Chen Peiyi, Wang Yan and Luo Guangli

(Institution of Microelectronics, Tsinghua University, Beijing 100084, China)

**Abstract:** P-type double-barrier quantum well resonant tunnelling diodes is realized by ultra high vacuum epitaxy tool GS400. A peak to valley current ratio of 1.13 and a peak current density of  $1.589\text{kA}/\text{cm}^2$  at room temperature (293K) from continuous dc current-voltage measurements are recorded, while at 77K with pulsed current-voltage measurements the corresponding values are 1.24 and  $1.086\text{kA}/\text{cm}^2$ . The low PVCR in both cases are attributed to the energy band features and thermal effects of  $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$  heterostructures.

**Key words:** RTDs; SiGe; potential barrier; QW; PVCR

**PACC:** 7300; 7340G; 7340L; 7360

**Article ID:** 0253-4177(2003)S0-0128-04

\* Project supported by National Natural Science Foundation of China (Nos. 69836020 and 10075029)

Xiong Chenrong male, was born in 1979, MS candidate. His research interests focus on Si-based quantum devices.

Received 16 September 2002, revised manuscript received

©2003 The Chinese Institute of Electronics