

nc-Si H/c-Si 量子点二极管中的共振隧穿特性分析

彭英才¹ 刘明² 余明斌^{2,3} 李月霞⁴
奚中和⁵ 何宇亮²

(1 河北大学电子与信息工程系 保定 071002)

(2 北京航空航天大学非晶态物理与光信息研究室 北京 100083)

(3 西安理工大学物理系 西安 710048)

(4 中国科学院半导体研究所 半导体超晶格国家重点实验室 北京 100083)

(5 北京大学无线电电子学系 北京 100871)

摘要 采用常规 PECVD 工艺,在 N 型单晶硅(c-Si)衬底上沉积薄层纳米 Si(nc-Si)膜,并进而制备了 nc-Si H/c-Si 量子点二极管.在 10~100K 温度范围内实验研究了该结构的 σ -V 和 I-V 特性.结果指出,当反向偏压为 -7~-9V 时,无论在 σ -V 还是在 I-V 特性曲线上都观测到了近乎等间距的量子化台阶,此起因于在 nc-Si H 膜中具有无序排布且粒径大小不一的 Si 微晶粒中,由于微晶粒中能级的量子化而导致的共振隧穿现象.如果进一步改进膜层生长工艺,以制备出具有趋于有序排布、尺寸均匀和粒径更小的 Si 微晶粒的 nc-Si H 膜,有可能实现更高温范围内的共振隧穿.

PACC: 7340G; EEACC: 2520F, 2530C, 2560X

1 引言

80 年代中后期以来,随着介观体系物理研究的不断深入和选择外延生长技术的长足进步,关于半导体量子点微结构的输运性质研究引起了人们的浓厚兴趣,其中共振隧穿、库仑阻塞以及电流的量子化就是几个最明显的例证^[1~3].但是迄今为止,这些研究主要集中在采用由选择外延生长或分裂栅技术制备的,其尺寸为几十~几百 nm 的人工量子点阵列结构.而对于直接采用薄膜生长技术制备的 μ c-Si H、nc-Si H 薄膜以及 Si 超微粒子或团簇等纳米 Si 结构所呈现的量子化效应研究相对较少.

* 国家自然科学基金与河北省自然科学基金资助项目

彭英才 男,1948 年出生,教授,主要从事半导体薄膜材料物理与工艺的研究

刘明 女,1964 年出生,博士研究生,主要从事纳米硅薄膜发光和电输运机制的研究

何宇亮 男,1934 年出生,教授,主要从事非晶半导体研究,90 年后开展对纳米硅薄膜结构和物性的研究

1997-05-24 收到,1997-10-24 定稿

1991年, Tsu 等人^[4]首先实验观测了采用高温晶化和氧化方法制备的, 在无序 SiO_2 网络中嵌入 $\mu\text{c-Si H}$ 晶粒的薄膜所具有的共振隧穿现象, 引起了人们的广泛关注. 这一研究的新颖性在于, 对于在膜层中呈无序分布, 且尺寸为几个 nm 的微晶粒, 只要其中的电子受到了量子尺寸限制作用, 同样会在一定条件下呈现出人工量子点结构中的共振隧穿或库仑阻塞现象. 其后, 他们又进一步实验研究了 $\alpha\text{-Si H}/\text{c-Si}$ 量子点二极管的电学特性, 并将该结构所呈现的库仑阻塞效应归因于在 Si 晶粒中两个连续量子态之间大的能量分离^[5]. 1995年, 该研究小组又报导了他们对 $\text{Al}/\alpha\text{-SiO}_2/\mu\text{c-Si}/\alpha\text{-SiO}_2/\text{c-Si}/\text{Al}$ 结构的 I - V 特性的研究结果, 在室温 300K 观测到了 I - V 曲线上由共振隧穿引起的量子化台阶现象^[6]. 最近, Itskovich 等人^[7]采用由自组织生长 InAs 量子点作为单势垒层, 制备了 $\text{GaAs}/\text{InAs}/\text{GaAs}$ 二极管, 并在 4.2K 温度下研究了该结构的 I - V 特性, 证实了在不同磁场强度下的电流峰, 是由在势垒层中的 InAs 单个量子点通过不连续零维态的单电子隧穿所导致.

近几年来, 我们采用 PECVD 工艺成功地生长了 nc-Si H 膜^[8,9]. 通过对膜层中电子的传导机制研究表明, 膜中的 Si 晶粒, 无论在结构形态上, 还是在电学性质上都具有明显的量子点特征^[10-12]. 本文将依据共振隧穿的基本原理, 分析对采用 nc-Si H 膜制备的 $\text{nc-Si H}/\text{c-Si}$ 量子点二极管, 在低温下的 σ - V 和 I - V 特性曲线上所观测到的量子化台阶现象, 并探讨了如何进一步提高共振隧穿温度, 以实现能在室温下工作的新型量子功能器件的可能性.

2 $\text{nc-Si H}/\text{c-Si}$ 量子点二极管的制备

为了实验观测和证实 nc-Si H 膜中的 Si 微晶粒所具有的量子点特征, 我们制备了 $\text{nc-Si H}/\text{c-Si}$ 量子点二极管. 其制备过程大致如下: 首先采用常规热氧化工艺, 在电阻率约为 $0.5\Omega \cdot \text{cm}$ 的 N 型 $\text{c-Si}(100)$ 衬底上, 生长一层厚度约为 200nm 的 SiO_2 膜, 然后在该 SiO_2 层上光刻出面积为 $30 \times 30\mu\text{m}^2$ 的方孔阵列. 经适当清洗处理后, 再按沉积 nc-Si H 膜的工艺条件, 在具有方孔阵列的 SiO_2 膜上生长一层厚度约为 20nm 的 nc-Si H 膜. 使用光刻技术蚀刻掉方孔阵列外面的 nc-Si H 膜层, 仅保留方孔阵列内的 nc-Si H 层. 最后在其上蒸发一层 Al 膜, 并经光刻在每个 nc-Si H 方孔阵列上形成面积为 $60 \times 60\mu\text{m}^2$ 的上电极.

为能使 $\text{nc-Si H}/\text{c-Si}$ 量子点二极管在一定偏压下发生共振隧穿现象, 需要 nc-Si H 膜满足两个基本条件. 一是其中的 Si 微晶粒大小必须在纳米量级范围内, 以使晶粒中的电子具有强量子限制作用, 即 Si 晶粒中的能级是量子化的; 二是作为隧穿势垒的界面区域要足够薄且具有一定高度, 这就要求 nc-Si H 膜中具有足够高的晶态比. 我们采用严格的膜层沉积工艺生长了满足上述条件的 nc-Si H 膜. 采用高分辨率电子显微镜 (HREM) 观测证实, 膜层中具有大量纳米级的 Si 晶粒, 其平均尺寸 d_c 为 3~6nm, 晶态比 $X_c = (53 \pm 5)\%$, 薄膜中包含有高浓度界面区域, 其厚度 $d_i \approx 1\text{nm}$. 在 Si 晶粒与界面之间由于二者的能隙差而构成的隧穿势垒高度 $\Delta E_g^{\text{opt}} \approx 0.32\text{eV}$ ^[11]. 图 1(a) 和 (b) 分别示出了一个典型的 $\text{nc-Si H}/\text{c-Si}$ 量子点结构和 nc-Si H 膜能带图的上半部分.

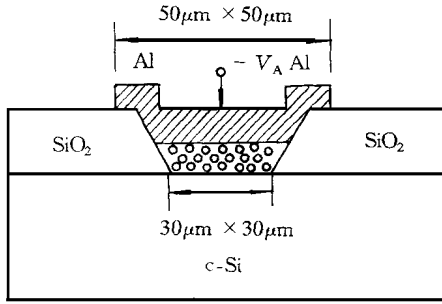


图 1(a) nc-Si H/c-Si 量子点二极管的结构示意图

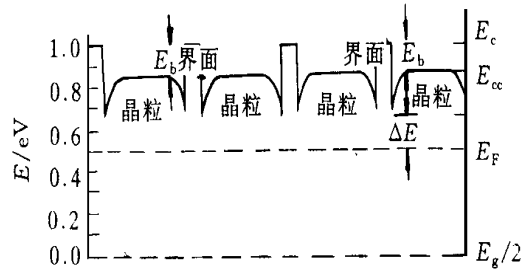


图 1(b) (b) nc-Si H 膜能带的上半部简图

3 共振隧穿特性的观测与分析

将封装好的 nc-Si H/c-Si 量子点二极管样品, 在中国科学院半导体研究所半导体超晶格国家重点实验室, 采用液氮循环致冷系统进行了变温测量, 温度变化范围为 10~ 300K. 图 2(a) 和 (b) 分别是在 10K、77K 和 300K 三个温度和负偏压条件下, 测量的某二极管样品的 σ -V 和 I-V 特性曲线

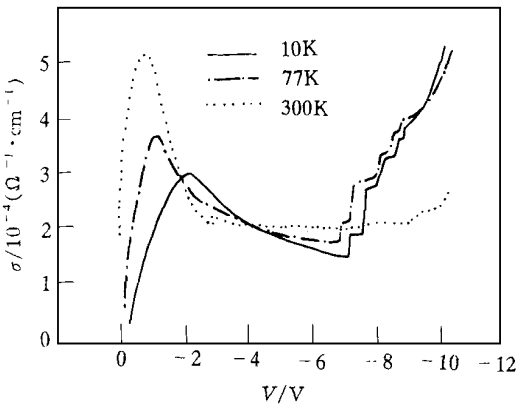


图 2(a) nc-Si H/c-Si 量子点二极管的 σ -V 特性曲线

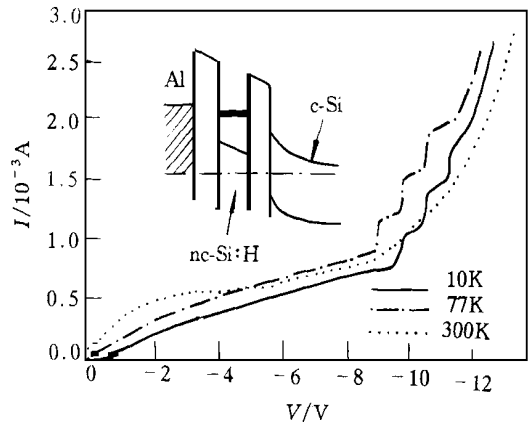


图 2(b) nc-Si H/c-Si 量子点二极管的 I-V 特性曲线

由图 2(a) 可以看出, σ 和 V 的关系按如下规律发生变化 在 0~ - 2V 低偏压范围内的各种温度下, 均在 σ -V 特性曲线上出现了一个电导峰, 且随着温度由 10K 升高其峰值位置向低偏压方向移动, 而且峰值高度也相应增加 在 - 2~ - 7V 的偏压范围内, 随着负偏压继续增加, 则 σ -V 曲线快速下降, 并呈现出一较宽的谷区, 令人感兴趣的是, 当负偏压在 - 7~ - 9V 范围和温度为 10K 和 77K 时, 均在 σ -V 特性曲线上出现了一系列近乎等间距的量子化台阶 有所不同的是两种温度下, 在 σ -V 特性曲线上出现第一次电导跳变的负偏压值不同, 各自分别为 - 7V 和 - 7.5V. 继续增大负偏压, 则量子化台阶消失 从图 2(b) 可以看出,

二极管样品的反向电流 I 随负偏压 V 的变化关系 在 $0 \sim -7V$ 范围内, I 随 V 呈线性关系缓慢增加, 这是在负偏压作用下, $c\text{-Si}$ 衬底耗尽区内载流子产生对电流的贡献 与 $\sigma\text{-}V$ 曲线相同, 当温度为 $10K$ 和 $77K$ 时, 同样在 $-7 \sim -9V$ 范围内的 $I\text{-}V$ 特性曲线上出现了一系列近乎等间距的量子化台阶, 两种温度下的第一次电流跳变负偏压大小也与 $\sigma\text{-}V$ 曲线相同 当负偏压大于 $-9V$ 时, 电流量子化台阶消失 在室温 $300K$ 时, 无论在 $\sigma\text{-}V$ 还是在 $I\text{-}V$ 特性曲线上均未观测到量子化台阶现象 上述的实验现象可重复测量, 这是在 $nc\text{-Si}$ H 膜中首次观测到的量子化共振隧穿现象

对上述的实验观测结果, 我们可以作如下定性分析 在图 2(a) 的 $\sigma\text{-}V$ 特性曲线上, 零偏压附近出现的电导峰起因于在 $nc\text{-Si}$ H 膜和 $c\text{-Si}$ 之间的界面附近, 存在于 $c\text{-Si}$ 表面层和 $nc\text{-Si}$ H 膜层内的 Si 悬挂键、界面缺陷以及载流子陷阱等界面电荷状态^[4]. 由于这些电荷状态在能带中所处的能级位置较浅, 在低偏压作用下便可以迅速产生电子的俘获与发射, 因此会在 $\sigma\text{-}V$ 曲线上出现一电导峰值 换言之, 电导 $\sigma = dI/dV$ 是外加偏压 V 的一个灵敏函数 温度变化会引起界面电荷状态的变化^[13]. 因为随着温度升高, 一方面将会产生一些新的界面电荷状态, 另一方面一些热激发电子也会通过界面态能级迅速发生电子的俘获与发射, 这就是为什么电导峰值会随温度向低偏压方向移动, 和峰值高度迅速增加的关键所在 当在某一温度下, 界面能级附近电子的俘获与发射过程完成之后, 电导 σ 便不在发生变化, 这就是在 $\sigma\text{-}V$ 曲线上所看到的较宽的那个谷区, 也就是说, 到出现量子化台阶之前, 外加负偏压主要是加在 N 型 $c\text{-Si}$ 衬底上的, 它用来使 $c\text{-Si}$ 衬底的耗尽层得以展宽

对于在 $\sigma\text{-}V$ 和 $I\text{-}V$ 特性曲线上, 从 $-7 \sim -9V$ 范围内出现的量子化台阶, 我们可以依据半导体超晶格与微结构的共振隧穿原理进行解释 一般而言, 对于采用现代超薄层外延技术生长的具有均匀势阱层厚和势垒层厚的量子阱结构, 可发生在同一势阱中不同量子化能级之间的双势垒共振隧穿, 和发生在不同势阱内不同量子化能级之间的多势垒顺序共振隧穿^[14]. 但对于我们采用 PECVD 生长的 $nc\text{-Si}$ H 膜而言, 由于其中的 Si 晶粒尺寸大小不同, 且排列混乱无序, 因此其中的量子化能级分布也不一样 所以对于这种无序量子点系统中出现的共振隧穿现象的解释应与前者有所不同

文献[6]初步提出了一个可用于揭示无序量子点系统中共振隧穿的模型 依据这一模型, 我们可以认为, 当负偏压为 $-7 \sim -9V$ 时, 在 $\sigma\text{-}V$ 和 $I\text{-}V$ 特性曲线上所出现的量子化台阶, 是由分布在 $nc\text{-Si}$ H 中一组平行 Si 晶粒内能级的量子化而引起的共振隧穿所导致 图 3(a)、(b)、(c) 和 (d) 分别示出了一组平行的晶粒, 不同大小晶粒中在零偏压下的第一量子化能级、外加偏压下的能带以及 $I\text{-}V$ 特性曲线 由图 3(a) 和 (b) 可以看出, 由于 Si 晶粒大小不同, 各自量子阱中的第一量子化能级位置 E_{1A} 、 E_{1B} 和 E_{1C} 也不同 粒径尺寸越小, 则阱层对电子的量子限制作用就越强, 亦即第一量子化能级的位置也就越高^[15]. 对 $d_c = 5nm$ 的 Si 晶粒中第一量子化能级的计算可知, $E_1 = 0.18eV$. 在对 $nc\text{-Si}$ $H/c\text{-Si}$ 量子点二极管的 $\sigma\text{-}V$ 和 $I\text{-}V$ 特性进行测量时, 随着外加负偏压增大, 以致于使得电子所具有的能量与量子点 A 中的第一量子化能级 E_{1A} 对齐时, 则产生共振隧穿现象 这就是在 $\sigma\text{-}V$ (或 $I\text{-}V$) 曲线中, 当负偏压为 $-7V$ (或 $-7.5V$) 时所出现的第一次电导 (或电流) 跳变 当外加负偏压继续增大, 使得电子所具有的能量与量子点 B 中的第一量子化能级 E_{1B} 对齐, 亦即量子点 A 与 B 同时起传导作用时, 将发生第二次电导 (或电流) 跳变, 依次类推 与 T_{su} 等人的结果有所不同的是, 他们在 $-29V$ 偏压和 $300K$ 温度下, 观测到了量子化台阶现象, 且在 $c\text{-Si}$ 衬底深耗尽层中有载

流子雪崩倍增现象产生 而我们在 -7V 和低温 100K 以下观测到了量子化台阶 因为所加负偏压较低, 在我们的样品中未有雪崩倍增现象产生

4 对提高共振隧穿温度的考虑

上述的 nc-Si H/c-Si 量子点二极管样品中发生的共振隧穿现象, 是在低于 100K 温度下发现的 能否进一步提高共振隧穿温度, 以致于在室温条件下也可以发生这种共振隧穿, 是我们目前正在探讨的一个新课题^[16] 事实上, Matsumoto 等人^[17] 已采用 STM 纳米氧化技术制作了室温单电子晶体管 这使我们认识到, 如果进一步改进 PECVD 工艺或采用新的成膜技术, 以制备出 Si 晶粒趋于有序排布, 且具有更小尺寸的 nc-Si H 膜, 是有可能实现室温共振隧穿的, 这对于未来的量子化功能器件的设计与制作具有潜在的应用前景

我们可以从量子点的库仑阻塞效应角度考虑这一问题 研究指出, 出现库仑阻塞的条件是^[18]

$$\begin{cases} E_c = e^2/2C \gg kT & C = 4\pi\epsilon_0\epsilon d & (1) \\ G_Q \gg G_T & & (2) \end{cases}$$

以上二式中 E_c 是体系的库仑能量; C 是体系的电容值; ϵ 是材料的静电介电常数; d 为量子点结构的尺寸; G_Q 和 G_T 分别为量子电导和隧穿电导 (1) 式要求体系的库仑能 E_c 要远大于热运动能 kT , 借以消除热涨落对库仑阻塞的影响 (2) 式则要求量子电导远大于隧穿电导, 二者均要求 C 值很小 若 C 值小, 则要求 d 较小, 所以进一步减小 nc-Si H 膜中 Si 晶粒的尺寸, 是提高共振隧穿温度的一条可行途径

为了较精确的地估计 nc-Si H 膜中 Si 晶粒呈现量子功能的温度范围, 首先需要准确计算微晶粒的电容 C . 对一个单粒子而言, 其电容值 $C = 4\pi\epsilon_0\epsilon d$, 式中 ϵ_0 为真空电容率, ϵ 为 Si 薄膜的介电常数, d 为 Si 晶粒的半径 然而对于一个介质膜中的 Si 晶粒, 除了考虑晶粒本身之外, 还要考虑利用周围环境因素的影响, 因而不能简单地仅计算单个晶粒的电容值 C .

为了计算方便起见, 对于 nc-Si H 中的微晶粒, 我们可先假定它们是一些均匀的球体, 而且第一近邻和第二近邻 第三近邻……, 皆呈壳层状排列, 如图 4 所示 在此基础上按高斯定理

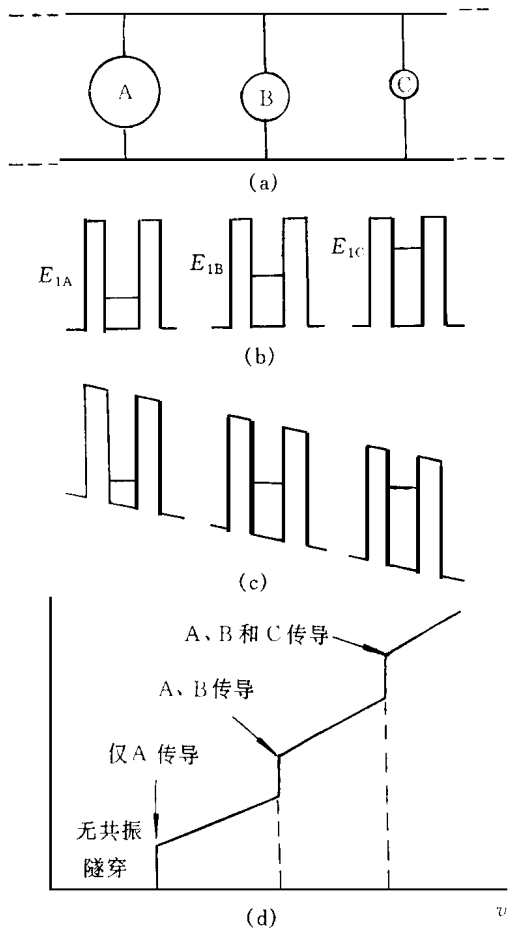


图 3 (a)三个尺寸大小不同且平行连接的 Si 微晶粒; (b) 零偏压时的三个 Si 微晶粒中的第一量子化能级; (c) 外加偏压时的三个 Si 微晶粒中的第一量子化能级; (d) 外加偏压下三个平行排列 Si 微晶粒中的共振隧穿模式

$$Q = \oint \mathbf{E} \cdot d\mathbf{S} \tag{3}$$

可推出整个系统对中心带电小球的总电容表达式为

$$C = \frac{Q}{U} = 4\pi\epsilon_0 \left\{ \frac{1}{\epsilon_0 d} + \frac{1}{\epsilon R_1} - \frac{1}{\epsilon R_2} + \frac{1}{\epsilon R_2} - \frac{1}{\epsilon R_3} + \frac{1}{\epsilon R_3} - \frac{1}{\epsilon R_4} + \frac{1}{\epsilon R_4} - \frac{1}{\epsilon R_5} + \dots \right\}^{-1}$$

$$= 4\pi\epsilon_0 \left\{ \frac{1}{\epsilon_0 d} + \frac{1}{\epsilon R_1 R_2} + \frac{d}{\epsilon R_2 R_3} + \frac{1}{\epsilon R_3 R_4} + \frac{d}{\epsilon R_4 R_5} + \frac{1}{\epsilon R_5 R_6} + \dots \right\}^{-1} \tag{4}$$

将有关数值代入, 可以计算出不同尺寸 Si 晶粒电容的精确值, 如表 1 所示 需要注意的是, 对于尺寸为 nm 量级的量子点, 其介电常数 ϵ , 将会与体材料的值有所不同 另外, 随着量子点尺寸大小的不同, 其介电常数会在静电介电常数 ϵ_0 和 高频介电常数 ϵ 之间变化, 即有 $\epsilon < \epsilon_0 < \epsilon$ 对于 Si 材料而言, 这两个值相差不大, 故选用 $\epsilon = 11.7$ 不会对电容的计算引起较大的误差

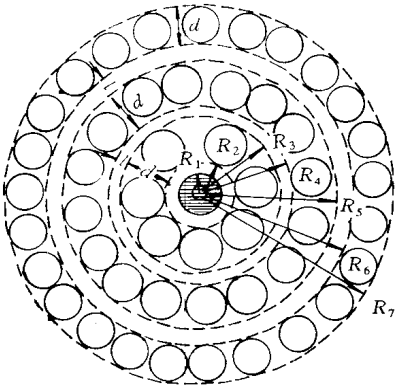


图 4 nc-Si:H 膜中的 Si 微晶粒壳层分布示意图

由表 1 可以看出, 当量子点尺寸为几十 nm 时, 其电容 $C \approx 10^{-17} \text{F}$, 库仑能量 $E_c \approx 1 \sim 3 \text{meV}$, 因此若使其出现库仑阻塞现象, 其温度应为液氦温区 ($\sim 10 \text{K}$). 然而对于具有几个 nm 大小的量子点, 其电容 $C \approx 10^{-18} \text{F}$, 库仑能量 $E_c \approx 30 \sim 50 \text{meV}$, 因此在液氮温区 ($\sim 77 \text{K}$) 可出现库仑阻塞 但当 $d \approx 3 \text{nm}$ 时, 其量子点体系的电容值 C 接近 $\sim 10^{-19} \text{F}$, 相应的库仑能 $E_c > 60 \text{meV}$, 因此发生满

足室温下的 $E_c \gg kT$ (26meV) 的条件, 预计可在室温下实现量子点的共振隧穿, 关于这方面研究的实验探讨正在进行中

表 1 与晶粒大小 d 相对应的体系电容 C 和库仑能量 E_c 一览表

平均晶粒大小 d/nm	界面层厚度 l/nm	C/F		相应的库仑能量 E_c/meV	与 E_c 值对应的温度 T/K	实验观测到库仑振荡的温度/ K
		单粒子模型	精确计算值			
300	75	3.9×10^{-16}	1.43×10^{-16}	0.56	6.5	0.7 ~ 1.7 ^[18,11]
100	25	1.3×10^{-16}	4.68×10^{-17}	1.71	19.8	
50	13	6.5×10^{-17}	2.38×10^{-17}	3.37	39.1	
10	2.5	1.3×10^{-17}	5.63×10^{-17}	14.25	165.3	
5	1.3	6.6×10^{-18}	2.39×10^{-18}	33.56	389.3	~ 77 (本工作)
4	1.0	5.2×10^{-18}	1.80×10^{-18}	44.56	516.9	
3	0.8	3.9×10^{-18}	1.44×10^{-18}	55.69	646.0	~ 300 (预计)
2	0.5	2.6×10^{-18}	7.2×10^{-19}	111.39	1292	

* 按晶态体积百分比 X_c 及界面面积百分比 X_i 各为 $\sim 50\%$, 则有 $(d+l)^3 = 2d^3$ (视晶粒为正方体), 近似给出界面层厚度 $l = (\sqrt[3]{2} - 1)d \approx d/4$

5 结论

nc-Si H 膜以其新颖的结构特征和物理性质正在日益受到人们的广泛重视。对采用由 PECVD 工艺制备的 nc-Si H/c-Si 量子点二极管,在低于 100K 温度下进行的 σ_V 和 $I-V$ 特性的观测证实,当反向偏压为 $-7 \sim -9V$ 时,在以上两种曲线上均呈现出等间距的量子化台阶,起因于 nc-Si H 膜中的一组平行 Si 晶粒中,由于能级的量子化而导致的量子共振隧穿。对小量子点系统的 C 值和 E_C 值进行较为精确的计算结果指出,如果能进一步改进膜层生长工艺,以制备出具有趋于有序排列,且晶粒尺寸能控制在 $d \approx 3nm$ Si 晶粒的 nc-Si H 膜,将会使其在室温下发生共振隧穿,这对新一代量子功能器件的设计与制作具有重要意义。另一方面,目前对于无序体系量子点的物理性质的认识还很肤浅,本文仅对实验中所观测到的量子共振隧穿现象进行了初步分析与解释,更进一步的研究仍在继续进行中。

致谢 作者感谢在第 11 届全国半导体物理会议期间,就本文有关内容与香港科技大学张立纲教授所进行的有益讨论。

参 考 文 献

- [1] 石桥幸治,菅野卓雄,青柳克信,应用物理(日),1994, **63**(2): 164
- [2] Y. Nagamune, H. Sakaki and L. P. Kauwenhoven, Appl Phys Lett , 1994, **64**(18): 2379.
- [3] Y. Wang and S. Y. Chall, Appl Phys Lett , 1993, **63**(16): 22517.
- [4] Qiu-Yi Ye, R. Tsu and E. H. Nicollian, Phys Rev , **1991**, **B(44)**: 1806
- [5] E. H. Nicollian and R. Tsu, J. Appl Phys , **1993**, **74**(6): 4020
- [6] D. W. Boeringer and R. Tsu, Phys Rev , 1995, **B(51)**: 13337.
- [7] I. E. Itskevich, T. Ihn and A. Thornton *et al* , Phys Rev , 1996, **B(54)**: 16401.
- [8] 何宇亮,刘湘娜,王志超,等,中国科学(A 辑),1992, (9): 955
- [9] 何宇亮,褚一鸣,王忠怀,等,半导体学报,1994, **15**(1): 99
- [10] 何宇亮,韦亚一,郑国珍,等,固体电子学研究与进展,1997, **17**(2): 193
- [11] 何宇亮,余明斌,吕燕伍,等,自然科学进展,1996, **6**(6): 700
- [12] 何宇亮,余明斌,胡根友,等,物理学报,1997, **46**(8): 1636
- [13] 刘恩科,朱秉升,罗晋生,半导体物理学(第 4 版),北京:国防工业出版社,1994,第 11 章
- [14] 夏建白,朱邦芬编著,黄昆审订,半导体超晶格物理,上海:上海科学技术出版社,1995,第 11 章
- [15] 彭英才,固体电子学研究与进展,1997, **17**(2): 165
- [16] 彭英才,余明斌,李月霞,等,一种实现室温下工作硅量子功能器件的新途径,第 11 届全国半导体物理学术会议论文集,北京:1997, 15
- [17] K. Matsumoto, M. Ishii and K. Segawa, J. Vac Sci Technol , 1996, **B(14)**: 1331.
- [18] 阎守胜,甘子钊主编,介观物理,北京:北京大学出版社,1995, 149

Analysis of Resonant Tunneling Characteristics in nc-Si H/c-Si Quantum Dot Diode

Peng Yingcai¹, Liu Ming², Yu Mingbin^{2,3}, Li Yuexia⁴,
Xi Zhonghe⁵, He Yuliang²

(1 Department of Electronics and Information Engineering, Hebei University, Baoding 071002)

(2 Research Laboratory of Amorphous Physics and Optical-Information,
Beijing University of Aeronautics and Astronautics, Beijing 100083)

(3 National Laboratory for Superlattices and Microstructures, Institute of
Semiconductors, The Chinese Academy of Sciences, Beijing 100083)

(4 Department of Physics, Xi'an University of Technology, Xi'an 710048)

(5 Department of Radioelectronics, Peking University, Beijing 100871)

Received 24 May 1997, revised manuscript received 24 October 1997

Abstract Nanometer crystalline silicon (nc-Si H) films are grown on the n-type crystal silicon (c-Si) substrate by conventional PECVD, and nc-Si H/c-Si quantum dot diode is also fabricated. The σ -V and I-V properties of this structure are experimentally studied at temperatures ranging from 10~100K. Quantum staircase on both σ -V and I-V characteristics are observed when negative bias voltage is -7~-9V. This results from resonant tunneling phenomenon of nanometer silicon microcrystalline in nc-Si H films. Here, quantization of energy level in Si microcrystalline particle plays an important part in resonant tunneling process. If quality of nc-Si H films is improved, resonant tunneling phenomenon could be achieved at higher temperature, so that nc-Si H films have potential applications in new quantum functional devices.

PACC: 7340G; **EEACC:** 2520F, 2530C, 2560X