

含 F 栅介质的击穿特性研究

张国强 郭 旗 余学锋 任迪远 严荣良

(中国科学院新疆物理研究所 乌鲁木齐 830011)

摘要 本文研究了 MOS 结构击穿电压与极性和栅面积之间的相互依赖关系、栅介质中 F 离子的引入对击穿电压的影响。结果表明, 击穿电压受热电子贯穿方向制约; 栅面积与击穿电压之间无明显依赖关系; 一定量的 F 离子引入栅介质对击穿电压大小不造成多大影响。用一定模型解释了实验结果。

PACC: 7340Q; EEACC: 2560R, 2550E

1 引言

电离辐射、热载流子损伤和栅介质击穿三个主要可靠性问题, 是短沟薄栅 MOS 介质广泛应用中不可避免的难题。如何提高器件电路的可靠性, 已成为当今微电子领域, 特别是航天和军事领域非常关注的课题。

近年来, 已经报道了栅介质中引入适量的 F 离子, 可抑制电离辐射和热载流子对器件电路的损伤^[1~4]。但含 F MOS 结构栅介质的击穿特性却较少报道。栅介质在高场应力和高电流注入作用后, 将出现电子从 Si 衬底或从电极贯穿进栅 SiO₂ 层, 在一系列的碰撞电离或陷阱产生或结构变化作用之后, 出现靠近电极的空穴俘获或电子俘获或低阻抗通道, 最后导致电流很快增加并击穿栅介质。研究这些击穿过程和击穿参数, 包括时间相关的的介质击穿 (Time Dependent Dielectric Breakdown, 简称 TDDDB)、时间零击穿 (Time Zero Breakdown, TZB)、击穿电荷 (Charge to break Q_{bd})、击穿电压 (Voltage to break V_{bd}) 等, 可以考察栅介质的可靠性和稳定性, 从而为高可靠器件电路的制备提供理论指导。本文报道了含 F MOS 薄栅介质的击穿电压特性, 结果显示出, 栅介质中用 O₂+NF₃ 氧化方式引入 F 后, 对击穿电压的影响甚微。

2 样品的制备及实验

实验所用样品为 Al 栅 N 衬底 MOS 电容, 制作在 1.7~2.3 $\Omega \cdot \text{cm}$ 的 Si 衬底上, 900 干 O₂ 栅氧化, 栅氧层厚度为 10nm, 电容面积为三种: $1.824 \times 10^{-4} \text{cm}^2$ 、 $2.408 \times 10^{-3} \text{cm}^2$ 、 $1.33 \times 10^{-2} \text{cm}^2$ 。栅介质中 F 的引入是通过栅干氧过程中同时加 NF₃ 氧化而实现的, 通

张国强 男, 1963 年出生, 副研究员, 主要从事 MOS 新栅场介质抗电离辐射、热电子损伤效应和机理的研究
郭 旗 男, 1964 年出生, 助理研究员, 从事线性电路、运放和 A/D 转换器的辐射效应研究
1997-05-07 收到, 1997-09-25 定稿

过控制 NF_3 气体的流入时间来控制 F 引入的多少, 最终栅氧厚度为 10nm, 栅氧化后在 $900\text{ }^\circ\text{C}$ 、 N_2 中退火 20 分钟

栅介质击穿电压特性研究, 是通过由 HP4140B、PC 机、探针台等组成的自动测试系统来完成的。通过在栅极与衬底间加正电压和负电压 V_g 扫描(扫描间隔为 0.1V), 采集所对应的衬底电流 I_g 。为保护仪器, 电流限设为 10^{-5} A , 定义当电流达到此限时所对应的 V_g 即为击穿电压(理论上是, 当 I_g - V_g 曲线出现垂直于 V_g 方向的变化时所对应的 V_g 即是击穿电压)。

3 实验结果及讨论

3.1 正负击穿电压

图 1 表示的是同一种样品, 不同电压扫描方向对应的 I_g - V_g 特性。由图可见, 无论电压

扫描方向如何, 其 I_g - V_g 曲线都表现出三个区域: (1) 低场区(0~6V 或 0~-8V), 在此区域, 电流 I_g 随 V_g 增加很少。这是因为衬底或栅极中的电子能量较低, 隧道贯穿进入栅 SiO_2 中的电子较少, 从而使电子(非热电子)不能产生碰撞电离, 于是 I_g 变化微弱; (2) Fowler-Nordheim 注入区(6~9V 或 -8~-12V), 此区域里电流 I_g 随 V_g 的变化近似线性关系。这是因为外加电场继续增大以后, 衬底或栅极中的电子能量较高, 大量电子克服界面势垒隧道贯穿进入栅 SiO_2 中, 有大量热电子产生的缘故; (3) I_g 急剧增加最终导致击穿的区域(此图由于电流限定得较低而未出现)。这是因为进一步增大电场后, 衬底电子的碰撞电离造成热电子倍增的缘故。击穿电压的确定即是第二区域与第三区域的交点所对应的 V_g 电压值

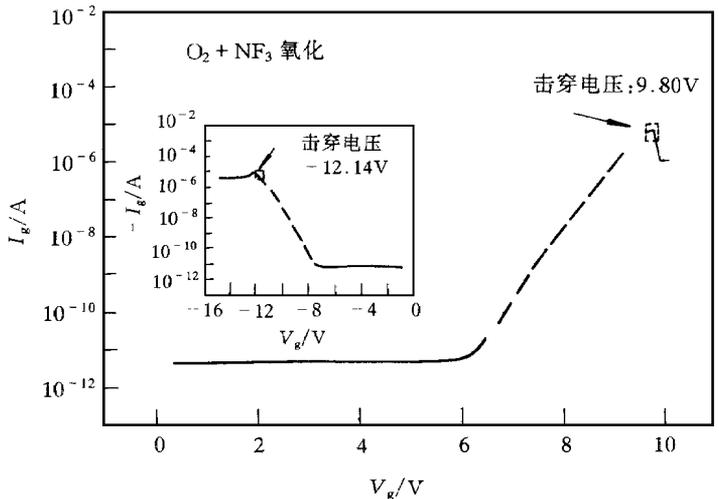


图 1 不同扫描电压方向所对应的 I_g - V_g 曲线

分析图中结果可见, 同一样品的正负击穿电压值存在明显差异

目前关于栅介质的击穿机理主要有三种不同观点, 碰撞电离模型^[5]、陷阱产生/电子俘获模型^[6]和结构修正模型^[7], 碰撞电离模型能很好地解释高场应力所引起的击穿, 但不能解释高电流注入所造成的击穿, 而陷阱产生/电子俘获模型则与其相反, 结构修正模型对高场应力和高电流注入损伤都能解释, 但目前还没有强有力的证据证明

导致 N 衬底 MOS 栅介质正负击穿电压存在差异的原因可能为, 当 $V_g > 0$ 时, 电子克服 Si/SiO_2 界面势垒贯穿到 SiO_2 层后, 被加速获得能量, 并在栅极(阳极)附近由碰撞电离产生电子-空穴对, 产生的空穴在电场作用下移向 Si/SiO_2 界面(阴极), 被工艺过程引入的氧空位等空穴陷阱俘获。因为靠近阴极被俘获的这些空穴将降低 F-N 电子注入的贯穿势

垒,从而导致较高的电子注入流量,它们又将参与电离碰撞过程。一旦碰撞电离在 SiO_2 中出现,正反馈过程就将产生,从而使 I_g 快速增加并最终导致击穿。当 $V_g < 0$ 时,电子克服 Al/SiO_2 界面势垒贯穿进 SiO_2 层后被加速获得能量,在阳极(Si/SiO_2 界面)附近由碰撞电离产生电子-空穴对,产生的空穴在电场作用下移向栅极(阴极),被工艺过程引入的氧空位等空穴陷阱俘获,其后过程与 $V_g > 0$ 时一样。可能 Al/SiO_2 界面附近的空穴陷阱密度比 Si/SiO_2 界面小,使得在 Al/SiO_2 界面附近由F-N热电子导致的空穴俘获相应减少,势垒高度降低幅度和正反馈强度减小,最终导致热电子从 Al/SiO_2 界面贯穿比从 Si/SiO_2 界面贯穿具有更大的击穿电压。

3.2 F对击穿电压的影响

$V_g > 0$ 和 $V_g < 0$ 两种热电子贯穿方式下,含F与未含F样品的击穿电压比较示于图2。横坐标表示试验的电容序号。

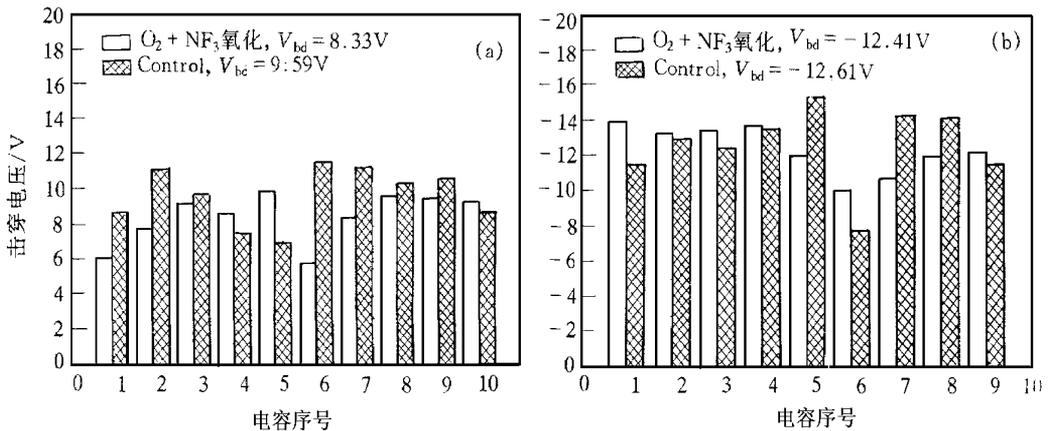


图2 $V_g > 0$ (a)和 $V_g < 0$ (b),两种热电子贯穿方式下,含F与未含F样品击穿电压的比较

分析图中数据可见,无论热电子从 Si/SiO_2 界面进入 SiO_2 还是从 Al/SiO_2 界面进入 SiO_2 ,平均说来,栅介质中F离子的引入对击穿电压没有多大影响。例如:在图2(b)中,未注F的Control样品平均击穿电压 V_{bd} 为-12.61V,而 $\text{O}_2 + \text{NF}_3$ 样品为-12.41V。表明F对改变栅介质的击穿电压,作用甚微。这是因为,F的作用主要是用Si-F键(键能约5.73eV)替换部分Si-H、Si-OH弱键和Si-O-Si应力键(键能3~4eV)^[3]。因此当栅介质在电离辐射和低能电子作用下,Si-F键较Si-H等键不易被打断,F具有抑制电离辐射和低能电子对栅介质损伤的特性。但是当栅介质快处于击穿状态时,热电子的能量远在5.73eV以上,此时包括键能较大的Si-F键亦将被打断,因而F在低能电子和电离辐射下所显示的优势不再存在,此时它对造成栅介质击穿的陷阱俘获没有多大影响,所以栅介质击穿电压不受F离子的影响。

3.3 击穿电压的栅面积依赖关系

为了考察栅面积对击穿电压的影响,对三种相同厚度不同栅面积的MOS电容进行了击穿电压试验,其结果如表1所示。

分析表中数据可知,栅面积对击穿电压的影响不大。比较表中第一、二种面积,后者近

似是前者的 5 倍, 但击穿电压并没有什么变化。这是因为, 在栅面积较大的情况下, 造成栅击穿主要是栅介质电场作用进而由热电子输运所产生的电流引起, 场和电流与栅面积不存在直接的相互制约关系。若栅面积很小, 而且非圆形, 则电场集聚处的边缘效应将表现出来, 这时的面积大小将可能严重影响击穿电压的大小。

表 1 栅面积对击穿电压(单位: V)的影响

$S = 1.824 \times 10^{-4} \text{cm}^2$	- 13.7	- 11.9	- 10.1	- 11.9	- 12.1	- 11.9
$S = 8.32 \times 10^{-4} \text{cm}^2$	- 9.5	- 11.1	- 11.1	- 11.6	- 12.7	- 11.3
$S = 2.408 \times 10^{-3} \text{cm}^2$	- 12.4	- 12.1	- 10.3	- 12.2	- 12.4	- 11.9

4 结语

本文对 MOS 结构栅介质击穿机理、击穿电压极性、F 离子和栅面积对击穿电压的影响等, 进行了实验探讨和理论解释。结果表明, 热电子贯穿方向影响击穿电压值, 栅面积与击穿电压无相互制约的关系, 栅介质中 F 离子的引入对击穿电压的影响甚微。这是因为 F 对电离辐射和低能电子作用时的有益作用, 在高能热电子作用所导致的击穿状态下已不复存在的缘故。

参 考 文 献

- [1] J. Kuehne and C. W. Magee, *Appl Phys Lett*, 1991, **58**(4): 425.
- [2] G. Q. Zhang, R. L. Yan, D. Y. Ren *et al*, *Proceeding of the 4th International Conference on Solid-State and Integrated Circuit Technology*, Beijing, Oct. 1995.
- [3] 张国强, 严荣良, 罗来会, 等, *半导体学报*, 1996, **17**(1): 35.
- [4] W. S. Lu and G. J. Hwu, *IEEE Electron Device Lett*, 1996, **17**(4): 172.
- [5] I. C. Chen, S. E. Holland and C. M. Hu, *IEEE Trans Electron Device*, 1985, **32**: 413.
- [6] E. Harari, *J. Appl Phys*, 1978, **49**: 2478.
- [7] J. Sune, E. Farres, I. Placencia *et al*, *Appl Phys Lett*, 1989, **55**: 128.

Breakdown Characteristics in Fluorinated Gate Oxides

Zhang Guoqiang, Guo Qi, Yu Xuefeng, Ren Diyuan, Yan Rongliang

(*Xinjiang Institute of Physics, The Chinese Academy of Sciences, Urumqi 830011*)

Received 7 May 1997, revised manuscript received 25 September 1997

Abstract The dependencies of polarity, gate area and F ions (introduced into gate oxides) on breakdown voltage have been investigated. The experimental data have shown that the breakdown voltage has an important relationship with the tunneling direction of hot electrons. It has a weak dependencies on the gate area and F ions in gate oxides. The experimental results have been explained by some models.

PACC: 7340Q; EEACC: 2560R, 2550E