

多晶/单晶界面参数对发射区渡越时间影响的解析模型

马平西 张利春 赵宝瑛 王阳元

(北京大学微电子研究所 北京 100871)

摘要 在考虑了多晶/单晶之间界面氧化层的基础上,本文提出了一个新的多晶硅发射区双极晶体管发射区渡越时间的解析模型,用推导出的标志电荷存储机理的 S 因子详细分析了发射区渡越时间与多晶/单晶界面参数之间的关系,区分了支配 RCA 器件和 HF 器件发射区渡越时间的不同电荷存储机理,得到了有关获得高性能多晶硅发射区双极晶体管的结论.

EEACC: 2560B, 2560J, 2530N

1 引言

多晶硅发射极技术已广泛应用于半导体器件与集成电路的工艺之中^[1-3]. 关于多晶硅发射区晶体管(以下简称 PET)电流增益的增强作用,国内外已开展了广泛深入的研究. 少子传输机理可分为以下几种:(1)少子在单晶发射区中的扩散;(2)少子在界面氧化层两边和界面氧化层破裂部分的复合;(3)少子以热发射的方式越过杂质分凝势垒并隧穿界面氧化层;(4)少子向多晶发射区中的注入. 机理(3)中界面氧化层和杂质分凝势垒对少子的阻碍作用是电流增益增强的重要原因之一^[4,5];机理(4)中多晶硅的低迁移率效应是增益增强的另一个重要原因^[6,7]. 综合性的数值模型解释了机理(2)中少子复合对增益增强的影响^[8,9];我们提出的解析综合模型通过特征符号系统着重阐述了以上四种机理对增益增强的作用^[10,11]. 尽管如此,在保持适当电流增益的情况下,人们较为关心的是 PET 的高频参数. 虽然国际上已开展了发射区渡越时间 τ_T 与多晶发射区宽度、发射结结深和基区宽度之间关系的研究,并且得到了这里值得强调的结论:PET 的 τ_T 与基区渡越时间 τ_B 相比较不可忽略^[12]. 然而,多晶/单晶界面参数对 τ_T 的影响目前尚未见到报道. PET 与金属接触的普通晶体管(MET)相比较,其本质的区别来源于多晶/单晶界面多晶发射区与普通发射区的不同,所以有必要深入地研究 PET 的 τ_T 与多晶/单晶界面和多晶硅发射区性质之间的关系. 本文在我们提出的综合解析模型的基础上^[10,11],建立了电流增益 H_{fe} 、界面发射区串联电阻 R_E

马平西 男,1965 年生,博士后,目前主要从事多晶硅发射极双极器件和集成电路的模型、模拟和参数提取工作
张利春 男,1939 年生,教授,博士生导师,主要从事多晶硅发射极晶体管超高速双极电路和砷化镓电路工艺研究
王阳元 男,1935 年生,教授,博士生导师,主要从事多晶硅发射晶体管超高速双极电路、SOI 超高速电路和小尺寸器件物理等方面的研究

1994 年 5 月 23 日收到初稿,1994 年 12 月 5 日收到修改稿

和 τ_T 的解析模型, 定义了标志电荷存储机理的 S 因子, 详细分析了多晶/单晶界面参数对 τ_T 的影响。为了验证所提出理论的正确性, 本文把发射区串联电阻的理论与实验结果进行了比较, 并且同时在均匀掺杂的情况下, 把 MET 的发射区渡越时间 τ_{TC} 和基区渡越时间 τ_B 的解析表达式进行了简化, 得到了熟知的理论结果。本文通过对 H_{fe} 和 τ_T 的讨论, 提出了有关获得高性能 PET 的结论。

2 解析模型

考虑上述四种少子传输机理, 在综合解析模型的基础上^[10,11], 本文提出了关于 H_{fe} 、 R_E 和 τ_T 的解析模型, 它主要适用于多晶硅中掺杂浓度高(例如大于等于 $1 \times 10^{20} \text{ cm}^{-3}$)、发射结浅(例如小于等于 $0.1 \mu\text{m}$)和基区宽度窄(例如小于等于 $0.1 \mu\text{m}$)的先进 PET。

2.1 电流增益 H_{fe} 的解析模型

对于不连续的 PET 界面氧化层^[13,14], 从物理上可以把它分为不同性质的两个部分: 一是厚度为 δ 的界面氧化层, 另一是单晶硅与多晶硅直接接触。对于前者, 少子空穴以热发射的方式越过杂质分凝势垒 Ψ , 并隧穿界面氧化层; 对于后者, 少子空穴只是以扩散的方式向多晶硅中注入。在小注入的情况下, 界面氧化层左右两边的电流连续性条件方程可表示为:

$$j_{pt} = j_{pL} + j_{poly} \quad (1)$$

$$j_{ps} = (1 - b_1)j_{pR} + (1 - b_1)j_{pt} + b_1 j_{pbr} + b_1 j_{poly} \quad (2)$$

式中 $b_1 (0 \leq b_1 \leq 1)$ 为破裂的界面氧化层面积与总的多晶硅接触面积之比。各电流分量的物理含义已在图 1 示出并在下面逐一说明。

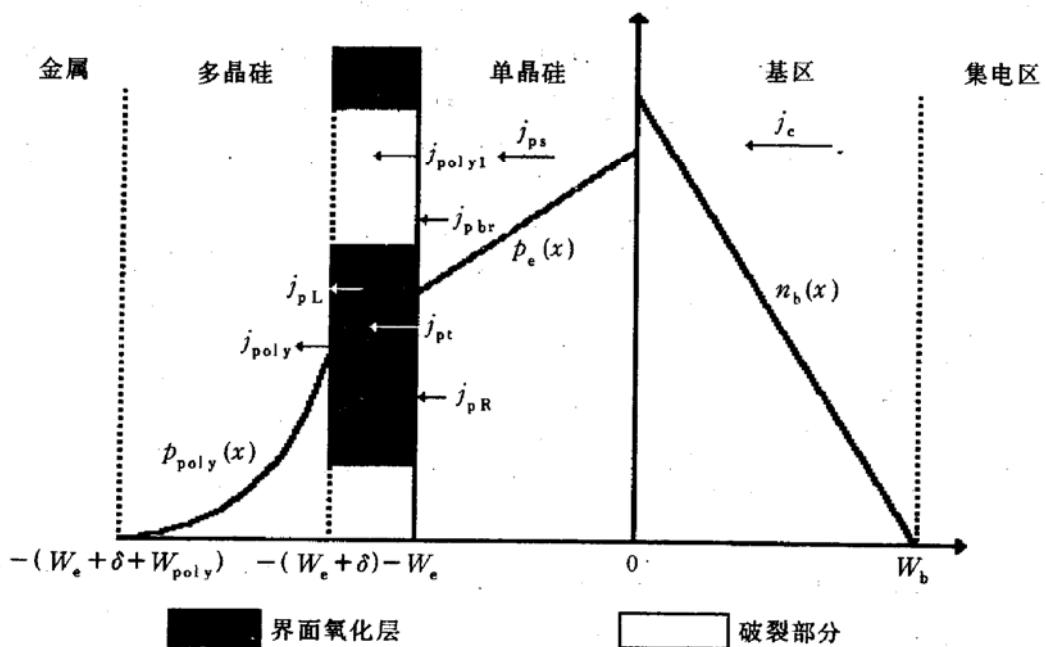


图 1 PET 的一维结构及其电流分量

j_{ps} 和 j_{pS1} 分别为 PET 和 MET 的单晶发射区中扩散电流。在忽略少子复合的情况下, 对于任意的掺杂分布, j_{ps} 可表示为:

$$J_{ps} = q Z(-W_e) [n_{ie}^2(0) C_x - n_{ie}^2(-W_e) B_x] \quad (3)$$

式中 $Z(x)$ 为特征符号^[10,11]; W_e 为发射结结深; $n_{ie}(x)$ 为单晶发射区中的有效本征载流子

浓度; $C_x = \exp(V_{be}/V_T)$, $B_x = \exp(V_2/V_T)$, 其中, V_{be} 为发射结上的电压降, V_2 为界面氧化层右边准费米能级的分开量, $V_T = kT/q$. 同理, j_{ps1} 可以写为:

$$j_{ps1} = q Z(-W_e) n_{ie}^2(0) C_x \quad (4)$$

j_{pt} 为少子以热发射的方式跃过杂质分凝势垒 Ψ , 并隧穿界面氧化层的电流. 其解析表达式为:

$$j_{pt} = q Z_3 n_{ie}^2(-W_e) (B_x - A_x) \quad (5)$$

式中 Z_3 为特征符号^[10,11]; $A_x = \exp(V_1/V_T)$, V_1 为界面氧化层左边准费米能级的分开量. j_{pL} 、 j_{pR} 和 j_{pbr} 分别为界面氧化层左右两边的界面态和界面氧化层破裂部分的界面态复合电流. 它们的解析表达式可统一写为:

$$j_p = q Z_2 n_{ie}^2(-W_e) [\exp(V/V_T) - 1] \quad (6)$$

式中 j_p 代表了上述各复合电流; Z_2 为与其对应的特征符号即 Z_{2L} 、 Z_{2R} 和 Z_{2br} , 其中 Z_{2br} 没有包括杂质分凝势垒 Ψ , V 代表了 V_1 或 V_2 . j_{poly} 和 j_{poly1} 分别为界面氧化层完整和破裂时多晶发射区中的注入电流. 其解析表达式可分别写为:

$$j_{poly} = q Z_{11} n_{ie}^2(-W_e) A_x \quad (7)$$

$$j_{poly1} = q Z_{12} n_{ie}^2(-W_e) B_x \quad (8)$$

式中 Z_{11} 和 Z_{12} 分别为界面氧化层完整和破裂时的特征符号^[10,11]. 把(3)~(8)中相关各式代入(1)和(2)可求得 A_x 和 B_x .

如果忽略电子在基区中的复合, 对于任意的基区杂质分布, 集电极电流 j_c 可表示为:

$$j_c = q Z_c(0) n_{ib}^2(0) C_x \quad (9)$$

式中 $Z_c(x)$ 为特征符号^[10,11]; $n_{ib}(x)$ 为基区中的有效本征载流子浓度. 根据 $H_{fe} = j_c/j_{ps}$ 可求得电流增益为:

$$H_{fe} = G \beta_{nor} \quad (10)$$

式中 G 为 MET 的电流增益; β_{nor} 为归一化电流增益:

$$\beta_{nor} = 1 + \frac{1}{R} \quad (11)$$

R 为倒数增强因子^[10,11].

2.2 界面发射区串联电阻 R_E 的解析模型

界面氧化层一方面阻碍了少子向多晶硅中的注入使器件具有较高的电流增益; 另一方面也阻碍了多子的传输, 产生了较大的界面发射区串联电阻. 由电流连续性原理可得:

$$(1 - b_1) j_{nt} + b_1 \frac{V_0}{R_x} = j_c \quad (12)$$

式中 V_0 为界面层上的电压降, 当界面层完整时, V_0 应为界面氧化层上的电压降. R_x 为界面氧化层破裂部分的界面层电阻率; j_{nt} 为电子热发射并隧穿界面氧化层的电流, 类似于 j_{pt} , j_{nt} 可解为:

$$j_{nt} = Z_{33} V_0 \quad (13)$$

Z_{33} 为特征符号^[10,11], 根据 $R_E = j_c/V_0$ 可得:

$$R_E = \frac{1}{Z_{33}(1 - b_1) + b_1/R_x} \quad (14)$$

2.3 发射区渡越时间 τ_T 的解析模型

2.3.1 少子在发射区和基区中的存储电荷分量

设 Q_E 为 PET 单晶发射区中少子电荷; Q_{E31} 和 Q_{E32} 分别为界面氧化层完整和破裂部分对应的多晶硅中少子电荷; Q_B 为基区中的少子电荷。如图 1 所示, 可求得单晶发射区中的少子浓度分布为:

$$p_e(x) = \frac{j_{ps}}{q N_E(x)} \left[\frac{\beta_{nor}}{Z(-W_e)} - \frac{1}{Z(x)} \right] \quad (15)$$

式中 $N_E(x)$ 为单晶发射区中的杂质分布。 Q_E 的解析表达式可写为:

$$Q_E = q \int_{-W_e}^0 p_e(x) dx = j_{ps} S_E \quad (16)$$

式中 定义 S_E 为标志电荷存储机理的 S 因子:

$$S_E = \frac{\beta_{nor}}{Z(-W_e)} \int_{-W_e}^0 \frac{1}{N_E(x)} dx - \int_{-W_e}^0 \frac{1}{N_E(x) Z(x)} dx \quad (17)$$

同理, MET 发射区中少子电荷 Q_{EC} 和 S 因子 S_{EC} 可求出为:

$$Q_{EC} = j_{ps1} S_{EC} \quad (18)$$

$$S_{EC} = \frac{1}{Z(-W_e)} \int_{-W_e}^0 \frac{1}{N_E(x)} dx - \int_{-W_e}^0 \frac{1}{N_E(x) Z(x)} dx \quad (19)$$

Q_{E31} 和 Q_{E32} 可求出为:

$$Q_{E31} = q \int_{-(W_e + \delta + W_{poly})}^{-(W_e + \delta)} p_{poly}(x) dx = j_{ps} S_{E31} \quad (20)$$

$$Q_{E32} = q \int_{-(W_e + \delta + W_{poly})}^{-W_e} p_{poly}(x) dx = j_{ps} S_{E32} \quad (21)$$

式中 定义 S_{E31} 和 S_{E32} 为标志电荷存储机理的 S 因子:

$$S_{E31} = \frac{L_{poly}^2}{D_{poly}} \cdot \frac{Z_{11} - Z_{poly}}{Z_3 + Z_{2L} + Z_{11}} \cdot \frac{Z_3}{R Z(-W_e)} \quad (22)$$

$$S_{E32} = \frac{L_{poly1}^2}{D_{poly1}} \cdot \frac{Z_{12} - Z_{poly1}}{R Z(-W_e)} \quad (23)$$

L_{poly} 、 L_{poly1} 和 D_{poly} 、 D_{poly1} 分别为界面氧化层完整和破裂时多晶硅中的少子扩散长度和扩散系数; W_{poly} 为多晶硅厚度; Z_{poly} 和 Z_{poly1} 分别可表示为:

$$Z_{poly} = \frac{1}{N_E(x)} \cdot \frac{D_{poly}}{L_{poly}} \operatorname{csch} \left(\frac{W_{poly}}{L_{poly}} \right) \quad (24)$$

$$Z_{poly1} = \frac{1}{N_E(x)} \cdot \frac{D_{poly1}}{L_{poly1}} \operatorname{csch} \left(\frac{W_{poly} + \delta}{L_{poly1}} \right) \approx Z_{poly} \quad (25)$$

Q_B 求出为:

$$Q_B = q \int_0^{W_b} n_b(x) dx = j_c S_B \quad (26)$$

式中 定义 S_B 为标志电荷存储机理的 S 因子:

$$S_B = \int_0^{W_b} \frac{1}{Z_c(x) N_B(x)} dx \quad (27)$$

W_b 为基区宽度; $N_B(x)$ 为基区中的掺杂分布。

2.3.2 发射区和基区中的扩散电容

设 C_E 、 C_{EC} 、 C_{E31} 、 C_{E32} 和 C_B 为分别对应于 Q_E 、 Q_{EC} 、 Q_{E31} 、 Q_{E32} 和 Q_B 引起的电容, 那么它们

可统一表示如下：

$$C_y = \frac{dQ_y}{dV_{be}} = j_y S_y V_T^{-1} \quad (28)$$

式中 C_y 、 Q_y 和 j_y 分别对应于上述各电容、电荷和电流；定义 S_y 为相应标志电荷存储机理的 S 因子。

2.3.3 界面氧化层电容

本节的目的是求导出电压降为 V_{be} 的等效界面氧化层电容 C_{ibe} 。对于电压降为 V_0 的界面氧化层，其电容可表示为：

$$C_{IE} = \frac{\epsilon_1 \epsilon_0}{\delta} \quad (29)$$

式中 ϵ_1 为真空介电常数； ϵ_0 为界面氧化层的相对介电常数。根据发射结电阻 $r_E = [d(j_e + j_{ps})/dV_{be}]^{-1}$ 可得：

$$(30)$$

由此可见，发射结电阻 r_E 上的有效电压降为 V_T ，所以由电荷量相等的原理可求得：

$$C_{ibe} = \frac{V_0}{V_T} C_{IE} = j_e S_{IE} V_T^{-1} \quad (31)$$

式中 定义 S_{IE} 为标志电荷存储机理的 S 因子：

$$C_{IE} = R_E C_{IE} \quad (32)$$

2.3.4 发射区和基区的渡越时间

设 τ_E 、 τ_{EC} 、 τ_{E31} 、 τ_{E32} 和 τ_{IE} 为与上述各电容对应的渡越时间，则它们的解析表达式可写为：

$$\tau_E = r_E C_E = \frac{1}{1 + H_{fe}} S_E \quad (33)$$

$$\tau_{EC} = r_E C_{EC} = \frac{1}{1 + G} S_{EC} \quad (34)$$

$$\tau_{E31} = r_E (1 - b_1) C_{E31} = \frac{1 - b_1}{1 + H_{fe}} S_{E31} \quad (35)$$

$$\tau_{E32} = r_E b_1 C_{E32} = \frac{b_1}{1 + H_{fe}} S_{E32} \quad (36)$$

$$\tau_{IE} = r_E (1 - b_1) C_{ibe} = \frac{(1 - b_1) H_{fe}}{1 + H_{fe}} S_{IE} \quad (37)$$

所以，发射区渡越时间为上述各相关时间分量之和可表示为：

$$\tau_T = \frac{1}{1 + H_{fe}} [S_E + (1 - b_1) S_{E31} + b_1 S_{E32} + (1 - b_1) H_{fe} S_{IE}] \quad (38)$$

基区渡越时间可写为：

$$\tau_B = \frac{H_{fe}}{1 + H_{fe}} S_B \quad (39)$$

在均匀掺杂的情况下， τ_{EC} 和 τ_B 可简化为：

$$\tau_{EC} = \frac{W_e^2}{2 G D_{pe}} \quad (40)$$

$$\tau_B = \frac{W_b^2}{2 D_{nb}} \quad (41)$$

式中 D_{pe} 和 D_{nb} 分别为单晶发射区和基区中的扩散系数。式(40)和(41)是我们熟知的理论结果^[15]。

3 结果与讨论

本节应用上述理论研究了 τ_T 和 β_{nor} 与多晶/单晶界面参数之间的关系，并把发射区串联电阻的理论与实验结果进行了比较。

3.1 计算中物理参数的选取

载流子迁移率和寿命及禁带变窄都是掺杂浓度的函数^[16]。设多晶硅中少子空穴的有效迁移率和寿命分别为对应单晶硅的 R_{UM} 和 R_{UN} 倍。界面氧化层对电子和空穴的有效势垒高度是其厚度的函数^[17,18]。表 1 列出了全文理论计算中所用到的部分常数^[11]。其中， N_D 和 N_A 分别为发射区和基区的掺杂浓度。

表 1 理论计算中所用到的常数

常数	R_{UM}	R_{UN}	W_e	W_b	N_D	N_A
数值	0.05 ^[6]	0.5	$0.05\mu m$	$0.1\mu m$	$1 \times 10^{20} cm^{-3}$	$2 \times 10^{18} cm^{-3}$

3.2 界面发射区串联电阻与界面氧化层厚度及破裂比率的关系

图 2 示出了界面发射区串联电阻 R_E 与界面氧化层厚度 δ 及破裂比率 b_1 之间的关系，其中，发射区串联电阻的理论结果与实验数据进行了比较^[19]。由式(14)和特征符号可知， R_E 主要取决于电子热发射并隧穿界面氧化层和杂质分凝势垒 Ψ_s 。随着 δ 和 Ψ_s 的增大，界面

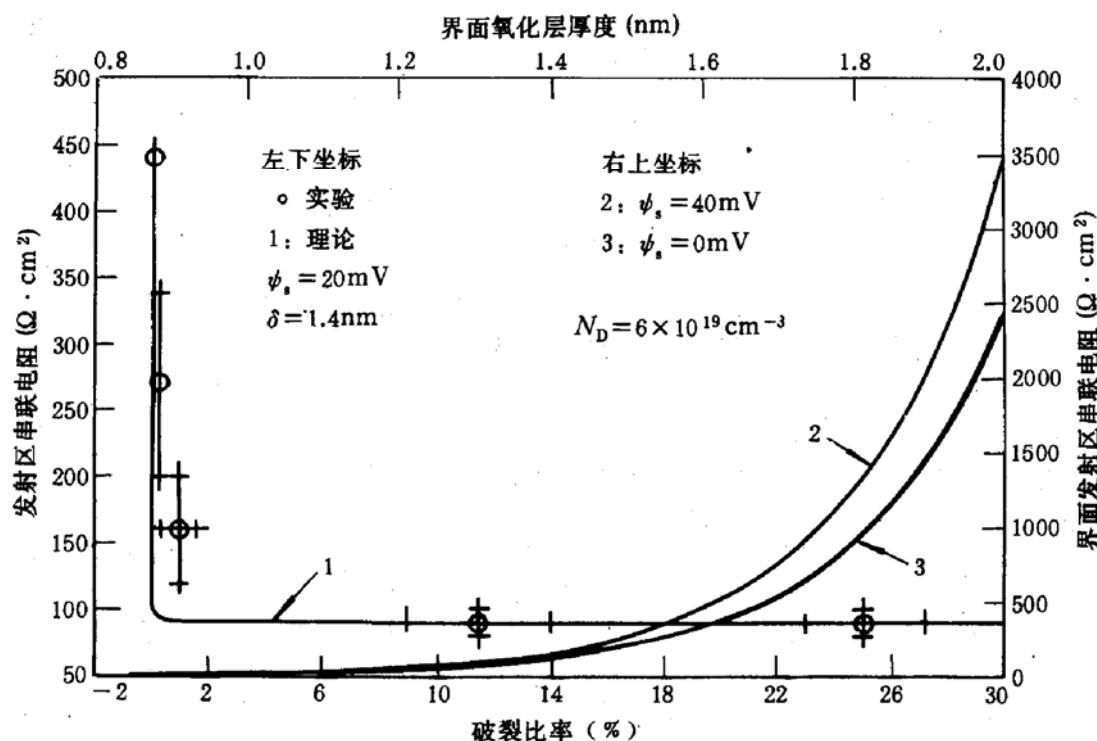


图 2 界面发射区串联电阻与界面氧化层厚度及破裂比率之间的关系曲线
氧化层和杂质分凝势垒对电子的阻碍作用增强， R_E 迅速增加。当界面氧化层破裂时，它对电子的阻碍作用消失，低电阻的发射极电流通路随之产生， R_E 迅速减小。图中的理论结果与

实验数据相符合^[19].由此可见,一般只有形成略有破裂的界面氧化层(例如小于2%),才能获得较小的发射极串联电阻.

3.3 发射区渡越时间与界面氧化层厚度的关系

图3示出了发射区渡越时间 τ_T 与界面氧化层厚度 δ 之间的关系,并把它与归一化电流

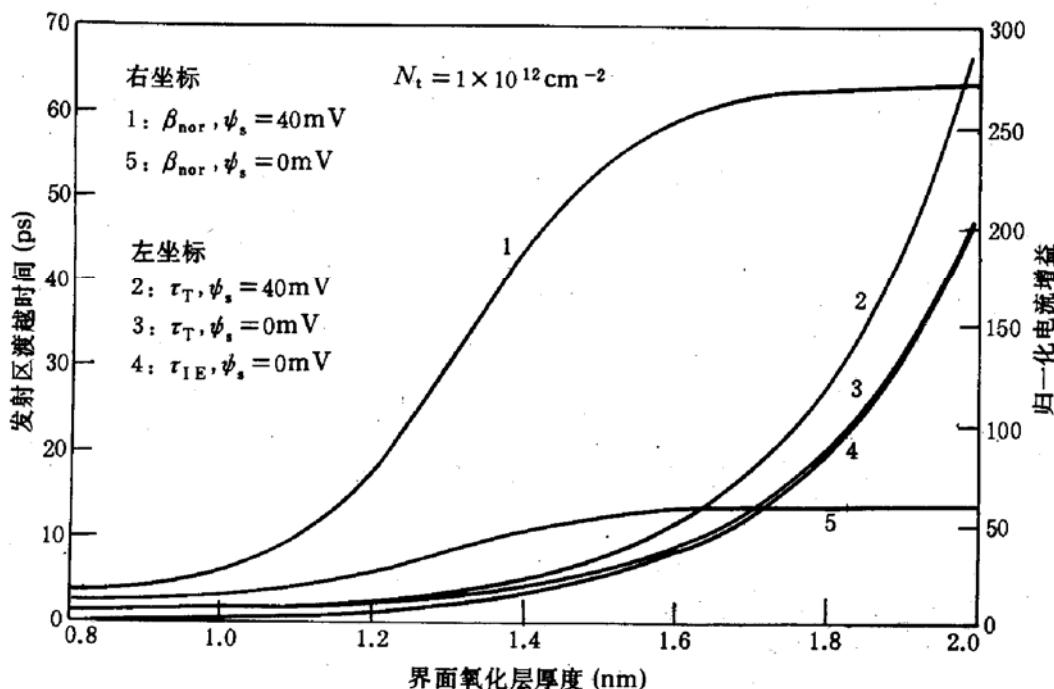


图3 发射区渡越时间与界面氧化层厚度之间的关系曲线

增益 β_{nor} 随 δ 的变化结果进行了比较.当 δ 较小时(例如HF器件 $\delta=0.8\text{nm}$,式(38)可以近似简化为:

$$\tau_T \approx \frac{1}{1 + H_{fe}} (S_E + S_{E31}) \quad (42)$$

由 S 因子可知,这时的发射区渡越时间 τ_T 主要取决于少子电荷在单晶发射区和多晶发射区中的存储.当 δ 较大时(例如RCA器件 $\delta=1.4\text{nm}$),式(38)可简化为:

$$\tau_T \approx \frac{H_{fe}}{1 + H_{fe}} S_{IE} \quad (43)$$

由 S 因子可知,这时的发射区渡越时间 τ_T 主要取决于电荷在界面氧化层电容上的存储.随着 δ 的增大,尽管界面氧化层电容有所减小,但是界面发射区串联电阻增加较大,杂质分凝势垒 Ψ_s 的增加更加剧了这种趋势,从而导致了 τ_T 的较快增大.这种现象在 δ 较大时尤其如此.从图中还可以看出,杂质分凝势垒 Ψ_s 的增加虽然使 τ_T 有所增大,但却使归一化电流增益 β_{nor} 迅速增加.因此,在实际工艺上应努力增加杂质在界面的分凝、提高 β_{nor} 、增大基区掺杂并缩短基区宽度,进而获得较高的速度.

3.4 发射区渡越时间与界面氧化层左右两边界面态密度的关系

图4示出了发射区渡越时间 τ_T 与界面氧化层左右两边界面态密度 N_t 之间的关系,并把它与归一化电流增益 β_{nor} 随 N_t 的变化结果进行了比较.RCA器件的 τ_T 主要取决于电荷在界面氧化层电容上的存储.由于这个机理与 N_t 无关,所以 τ_T 随 N_t 的增加基本保持不变.HF器件的 τ_T 主要取决于少子电荷在单晶发射区和多晶硅中的存储.随着 N_t 的增加, τ_T

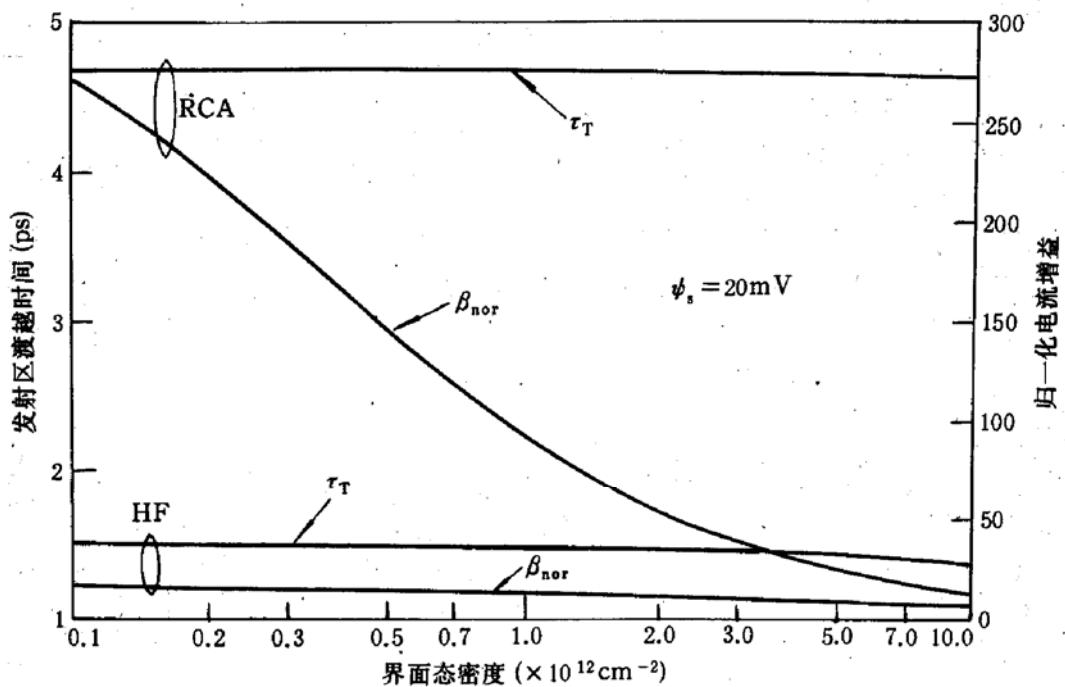


图 4 发射区渡越时间与界面氧化层左右两边界面态密度之间的关系曲线

虽然略有所减小但幅度甚小。 β_{nor} 随 N_t 的增加相对 τ_T 却有较大的减小。因此,与 Ψ_s 相似,在实际工艺中应努力减小界面态密度、提高 β_{nor} 、增大基区掺杂并缩短基区宽度,从而获得较高的速度。

3.5 发射区渡越时间与界面氧化层破裂比率的关系

图 5 示出了发射区渡越时间 τ_T 与界面氧化层破裂比率 b_1 之间的关系,并把它与归一化

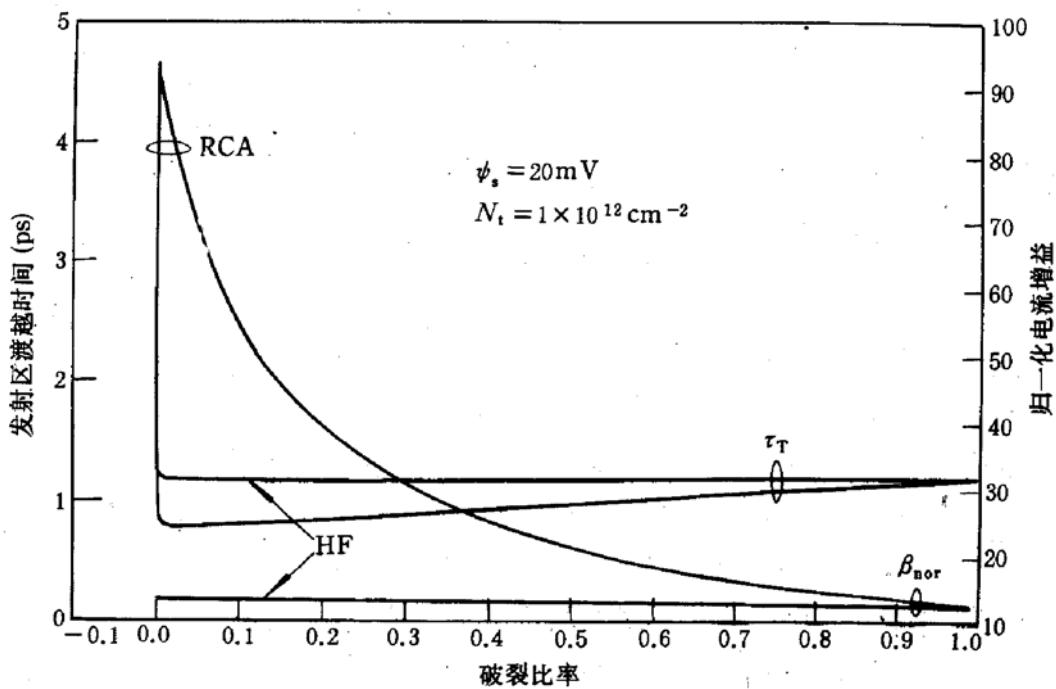


图 5 发射区渡越时间与界面氧化层破裂比率之间的关系曲线

电流增益 β_{nor} 随 b_1 的变化结果进行了比较。RCA 器件的 τ_T 主要取决于电荷在界面氧化层电

容上的存储。当界面氧化层破裂时，界面发射区串联电阻迅速减小， τ_T 随之降低。HF 器件的 τ_T 主要取决于少子电荷在单晶发射区和多晶硅中的存储。界面氧化层破裂时对其影响不大。归一化电流增益 β_{nor} 随 b_1 的增加，RCA 器件的有所降低而 HF 器件的基本保持不变。因此，对于 RCA 器件，保持略有破裂的界面氧化层（例如 2%），一般可获得较高的速度和较大的电流增益。

4 结论

(1) PET 的发射区渡越时间主要取决于(a)少子电荷在单晶发射区中的存储，(b)少子电荷在界面氧化层完整和破裂部分对应的多晶硅中的存储，(c)电荷在界面氧化层电容上的存储。RCA 器件的发射区渡越时间主要取决于机理(c)。HF 器件的发射区渡越时间主要取决于机理(a)和(b)。

(2) 发射区渡越时间和界面发射区串联电阻随界面氧化层厚度的增加而增大。当界面氧化层产生破裂时，RCA 器件的发射区渡越时间和界面发射区串联电阻迅速减小，HF 器件的基本保持不变。

(3) 为了获得具有适当增益的高速器件，对于 HF 器件，在实际工艺中应努力增加杂质在多晶/单晶界面的分凝并减小界面态密度，同时增大基区掺杂缩小基区宽度；对于 RCA 器件，除采取上述措施外，还应保持略有破裂的界面氧化层（例如 2%）。

参 考 文 献

- [1] M. Suzuki, K. Hagimoto, H. Ichino and S. Konaka, IEEE J. Solid-State Circuits, 1984, **SC-19**: 462.
- [2] T. Chen, C. T. Chuang, G. P. Li *et al.*, IEEE Trans. Electron Devices, 1988, **35**: 1322.
- [3] T. Nakamura, K. Nakazato, T. Miyazaki *et al.*, IEEE Trans. Electron Devices, 1985, **32**: 248.
- [4] H. C. Degraff and J. G. Degroot, IEEE Trans. Electron Devices, 1979, **26**: 1771.
- [5] N. G. Tarr, D. L. Pulfrey and D. S. Campporese, IEEE Trans. Electron Devices, 1983, **30**: 1760.
- [6] T. H. Ning and R. D. Issac, IEEE Trans. Electron Devices, 1980, **27**: 2051.
- [7] 马平西, 张利春和王阳元, 电子学报, 1983, **21**: 18.
- [8] A. A. Eltoukhy and D. J. Roulston, IEEE Trans. Electron Devices, 1982, **29**: 1826.
- [9] 魏希文, 李建军, 马平西, 等, 半导体学报, 1992, **13**: 528.
- [10] 马平西, 张利春, 赵宝瑛, 等, 半导体学报, 待发表.
- [11] 马平西, 北京大学博士研究生学位论文, 1993, 12.
- [12] K. Suzuki, IEEE Trans. Electron Devices, 1991, **38**: 2512.
- [13] G. L. Patton, J. C. Bravman and J. D. Plummer, IEEE Trans. Electron Devices, 1986, **33**: 1754.
- [14] J. C. Bravman, G. L. Patton and J. D. Plummer, J. Appl. Phys., 1985, **57**: 2779.
- [15] J. J. H. V. D. Biesen, Solid-State Electron., 1986, **29**: 529.
- [16] L. A. Verhoef and W. C. Sinke, IEEE Trans. Electron Devices, 1990, **37**: 210.
- [17] K. K. Ng and H. C. Card, J. Appl. Phys., 1980, **51**: 2153.
- [18] P. Ashburn and B. Soerowirdjo, IEEE Trans. Electron Devices, 1984, **31**: 853.
- [19] T. M. Liu, Y. O. Kim, K. F. Lee *et al.*, Proc. BCTM, 1991, 263.

Analytical Model for Determining Dependence of Emitter Transit Time on Polysilicon/Silicon Interfacial Parameters

Ma Pingxi, Zhang Lichun, Zhao Baoying and Wang Yangyuan

(Institute of Microelectronics, Peking University, Beijing 100871)

Received 23 May 1994, revised manuscript received 5 December 1994

Abstract Considering polysilicon/silicon interfacial oxide capacitance, a new analytical model of emitter transit time is proposed. Based on the derived S factors symbolizing charge storage mechanisms, dependence of emitter transit time on the interfacial parameters is studied. The charge storage mechanisms governing RCA and HF devices, respectively, are identified. Some conclusions for improving performances of polysilicon emitter bipolar transistors are obtained.

EEACC: 2560B, 2560J, 2530N