

Fowler-Nordheim 高电场应力引起的 MOS 结构损伤研究

高文钰 严荣良

(中国科学院新疆物理研究所 乌鲁木齐 830011)

大西一功

(日本大学理工学部电子工学科 日本 船桥市 274)

摘要 本文研究了 Fowler-Nordheim 高电场应力引起的 MOS 结构损伤及其室温退火。结果表明有四种损伤产生：氧化物正电荷建立、 Si/SiO_2 快界面态增长、慢界面态产生和栅介质电容下降。当终止应力后，前三种损伤在室温下有所恢复，但最后一种损伤没有变化。实验还表明：产生的慢界面态分布在禁带上半部；高电场下栅介质电容呈现无规阶梯型下降。对四种损伤及其室温退火机理进行了讨论，还给出产生的慢界面态对高频电容-电压测量的影响。

PACC: 7340Q, 7220H, 7360H; EEACC: 2530F

1 引言

随着超大规模集成电路的发展，各种应力下 MOS 器件的损伤已成为限制电路性能和可靠性的突出问题。这些应力包括电离辐照^[1]、热载流子雪崩注入^[2,3]、Fowler-Nordheim(F-N)高电场应力(或 F-N 热电子注入)^[4,5]和温偏应力等。许多研究表明，MOS 结构在这些应力使用下产生的主要损伤是氧化物正在电荷建立和 Si/SiO_2 界面态增长，并认为这两种损伤是 MOS 器件性能退化的主要因素。近年来研究表明，除了上述两种损伤外，F-N 高电场应力还会在 MOS 结构中产生慢界面态^[6,7]，但是其特性和产生机理尚未清楚。关于快界面态的产生机理，虽然已建立了一些模型^[1]，但也不十分清楚。本文对 MOS 结构的 F-N 高电场应力效应及其室温退火进行了系统研究，并对实验现象进行了讨论。

* 国家自然科学基金部分资助项目

高文钰 男，1964 年生，副研究员，从事 MOS 器件电离辐照和热载流子损伤研究

严荣良 男，1935 年生，研究员，从事固体辐射物理与微电子器件抗辐射加固技术研究

1994 年 8 月 26 日收到初稿，1994 年 11 月 2 日收到修改稿

2 实验

实验样品为 MOS 电容,是在 n 型 Si 衬底上制成,电阻率为 $2\sim 8\Omega \cdot \text{cm}$. 栅氧化气氛为纯干 O_2 , 温度为 1030°C . 氧化后立即在 N_2 气氛中退火 30 分钟, 温度同上. 氧化层厚度约 45nm. 栅极用钨舟加热蒸发铝形成, 面积为 $7.85 \times 10^{-3}\text{cm}^2$. 最后在温度为 400°C 的 N_2 中进行 30 分钟的金属化后退火(PMA).

F-N 高电场应力是通过在栅极与衬底之间加一正电压完成, 电场约为 $7\text{MV}/\text{cm}$. 这种情况下, 热电子是由 Si 衬底通过 F-N 贯穿进入栅氧化层的. 采用 HP4284A LCR 仪进行了高频电容-电压(C-V)正反向测量. 正反向测量前在电压扫描起点等待足够长的时间, 以便使慢界面态得到充分释放或充电. 实验表明, 测量前 2 分钟的偏置可得到重复的最大 C-V 滞回曲线. 我们采用这一滞回曲线的平带电压差值来估算慢界面态密度(N_{st}). 氧化物电荷增量(ΔN_{ot})和快界面态密度增量(ΔN_{it})常常分别用加应力前后 C-V 曲线的半带电压漂移和平带电压与半带电压差的增量来计算^[8]. 但本文采用正向 C-V 曲线来计算. 这是因为我们发现慢界面态分布在禁带上半部, 负向 C-V 曲线包含慢界面态放电的影响. 这些将在文中给予细致讨论. 测量时的电压扫描速率为 $0.9\text{V}/\text{s}$.

3 实验结果

图 1 给出一组加 F-N 高电场应力前后的高频 C-V 滞回曲线. 十分明显, 加应力后有四种现象出现, 反映了四种损伤产生: (1) C-V 曲线半带电压负向移动, 表明氧化物正电荷积累; (2) C-V 曲线发生畸变, 表明 Si/SiO_2 快界面态增长; (3) 正负向 C-V 曲线相差明显, 反映了慢界面态的形成; (4) 积累区电容减小, 即栅介质电容下降(ΔC_{ox}).

图 2 给出上述四种损伤与应力时间的关系. 它表明, 随着应力时间增加四种损伤加重,

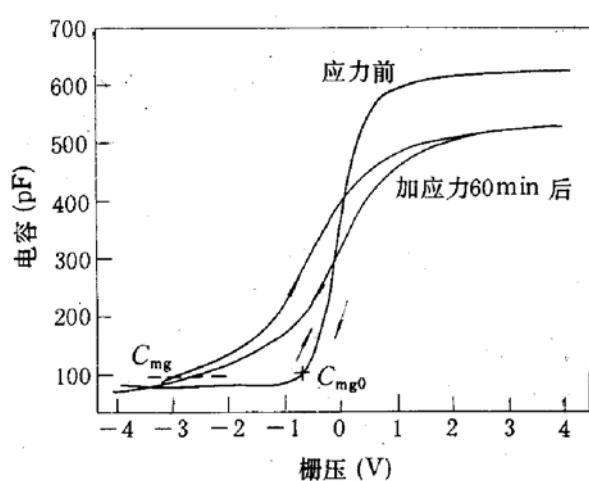


图 1 加应力前后的高频(1MHz)C-V 曲线

C_{mgo} 和 C_{mg0} 分别表示应力前后的半带电容

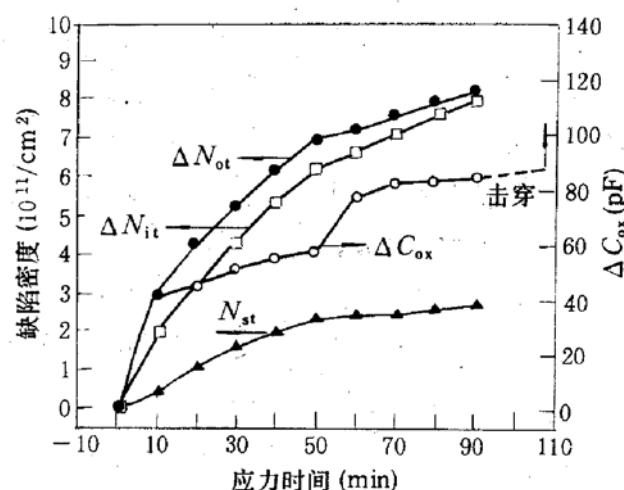


图 2 四种损伤随应力时间的变化

最后栅介质永久击穿. 其中栅介质电容变化不规则, 另外三种损伤的增长速率随应力时间增加而减小. 此外, 在所有的实验样品中, 发现永久击穿前电容下降至少 10%; 慢界面态密度

约为快界面态的 1/3. 可见栅介质电容下降和慢界面态形成是不可忽略的二种损伤.

图 3 给出加应力前后快界面态在禁带的分布(D_{it}), 是用 Terman 法计算得到的^[9]. 可以看出在禁带上半部出现一个峰(约 $E_{mg} + 0.17\text{eV}$), 另外, 应力产生的快界面态大部分分布在禁带上半部.

图 4 给出去掉应力后四种损伤在室温下与时间的变化关系. 它反映了氧化物正电荷、快界面态和慢界面态在室温下有退火效应, 而栅介质电容则不发生任何变化.

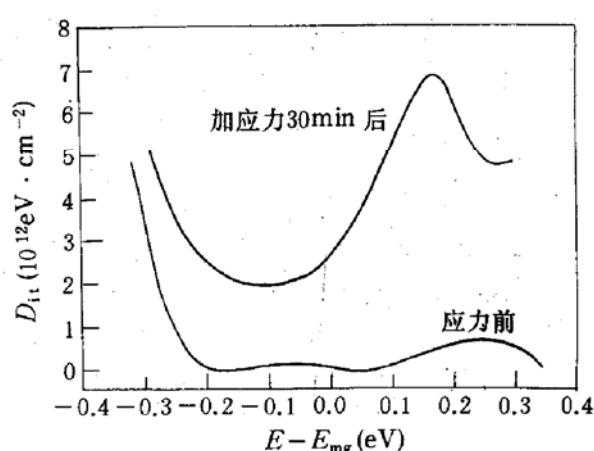


图 3 加应力前后的快界面态分布

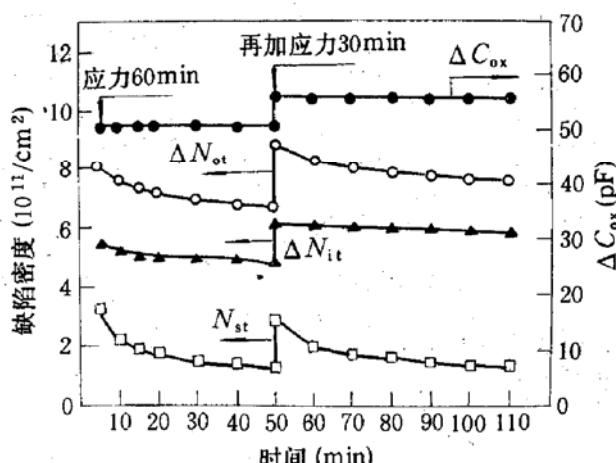


图 4 四种损伤在室温下的退火效应

4 讨论

4.1 氧化物正电荷形成机理

越来越多的实验证明, F-N 高电场应力下氧化物正电荷的形成可用电离碰撞模型来解释^[10]. 在高电场下, 电子从硅衬底贯穿到 SiO_2 层后被加速获得能量. 当场强大于 $7\text{MV}/\text{cm}$ 时, 部分电子会得到大于 9eV 的能量, 并在阳极附近产生空穴-电子对. 产生的空穴在电场作用下移向 SiO_2 界面, 在界面附近被工艺过程引入的氧空位等空穴陷阱俘获形成氧化物正电荷. 它们随着应力时间的增加而增加. 但由于注入电流在长时间应力作用后会减小^[4]和 SiO_2 内空穴陷阱有限, 出现了增长速率随应力时间增加而减小的现象(图 2).

4.2 快界面态形成机理

人们在解释 F-N 高电场应力产生界面态过程中提出二种模型, 氢模型(或 trap creation model)^[5]和应力键(strained bonds)模型^[2]. 按照氢模型: 热电子在 Al/SiO_2 界面释放的氢离子在电场作用下移向 Si/SiO_2 界面, 同界面的 PbH 反应形成 Pb 中心(或 Si 悬挂键). 这种过程只要在外电场大于 $1.5\text{MV}/\text{cm}$ 就会发生^[5]. 在我们的实验中, 即使长时间外加 $6\text{MV}/\text{cm}$ 的电场, 也没有发现界面态有任何增长. 这说明氢模型不能解释快界面态的产生, 很可能是因为本实验样品的 Al/SiO_2 界面含氢少.

应力键模型是 Lai 提出的^[2]. 该模型指出, 界面态的形成是二步过程: 第一步是空穴被 $\text{Si}-\text{O}$ 应力键俘获; 第二步是电子同俘获的空穴复合释放能量, 形成 $\text{Si}-\text{O}$ 弱键或者断裂键. Lai 的实验结果表明, 界面态主要分布在禁带上半部, 与理论计算的 $\text{Si}-\text{O}$ 弱键对应的

界面态能级相一致^[11]. 从而证实了他提出的模型的正确性. 我们的实验结果(图 3)与 Lai 的结果相符合, 这支持了应力键模型, 即快界面态主要是由 Si/SiO₂ 界面的 Si—O 应力键转变为 Si—O 弱键或断裂键引起.

另外, 快界面态峰的位置为 $E_{mg} + 0.17\text{eV}$, 与热空穴注入^[2]、热电子注入^[12]或 X 光辐照^[1]产生界面态峰值相一致, 这一峰值很可能与界面 Si 悬挂键(或 Pb 中心)相对应.

类似于氧化物正电荷, 快界面态在长时间应力作用后, 增长速率随应力时间增加而减小, 这是因为界面 Si—O 应力键有限和注入电流在长时间应力作用后减小的缘故.

4.3 慢界面态形成机理

慢界面态是存在于 Si/SiO₂ 界面附近的一种与 Si 衬底交换载流子时间常数大的缺陷^[13]. 近年来研究表明, 在热载流子雪崩注入^[13]和 F-N 高电场应力^[6,7]后, 会产生慢界面态. 对于慢界面态形成机理, 一直不清楚. 因为它会引起 MOSFET 1/f 噪声增加^[13]和性能不稳定, 所以近年来慢界面态愈来愈受到重视.

为了了解 F-N 高电场应力产生的慢界面态特性, 我们进行了不同扫描范围的 C-V 滞回曲线测量(测量前在起点等待 2 分钟的正反向 C-V 测量), 如图 5 所示. 样品是经过 30 分钟高电场应力和随后 1 小时的室温退火(以消除退火效应的影响). 先以曲线 d 为例解释其滞回原因. 在栅压为 2V 的 2 分钟内, 慢界面态充电; 在 2V 到 0.1V 的测量过程中, 因为扫描速率快, 慢界面态没有来得及响应; 在栅压为 0.1V 的 2 分钟内, 因为 2V 时充电的慢界面态释放电子引起表面势上升, 电容上升. 从图 5 可以看出, 滞回现象只有在测量范围大于半带电压时才会出现(曲线 a~d), 而在低于半带电压时, 无任何滞回现象(曲线 e). 这说明慢界面态只分布在禁带上半部. 这一结论同 Uren 用电导法^[6]和 Kerber 用改进静态电容法^[7]得到的结果相一致.

我们认为慢界面态的形成机理与快界面态形成机理类似, 可用应力键模型来解释, 即由 Si/SiO₂ 附近的 Si—O 应力键断裂或变为弱键引起, 这些缺陷分布在禁带上半部, 但由于其几何分布离界面有一定距离, 导致同 Si 交换载流子时间常数大.

慢界面态随应力时间增加出现了饱和趋势(图 2), 是因为界面附近 Si—O 应力键有限.

4.4 氧化物正电荷、快、慢界面态的退火机理

图 4 表明, 在室温下当应力去掉后, 氧化物正电荷、快、慢界面态均会减少. 反应了这些损伤有一定的恢复. 氧化物正电荷和快界面态的退火同近年来发表的热空穴注入后^[14]和 F-N 高电场应力后^[15]的结果一致. 慢界面态的减少行为同 Uren^[6]和 Kerber^[7]观察到的相同. 氧化物正电荷减少可用隧道放电观点^[14]来解释, 即反复测量过程中和零偏时少量从衬底注入的电子同俘获的空穴相复合导致氧化物正电荷减少. 快、慢界面态的减少可能是由于高电场应力去掉后界面和界面附近的弱键恢复引起^[15].

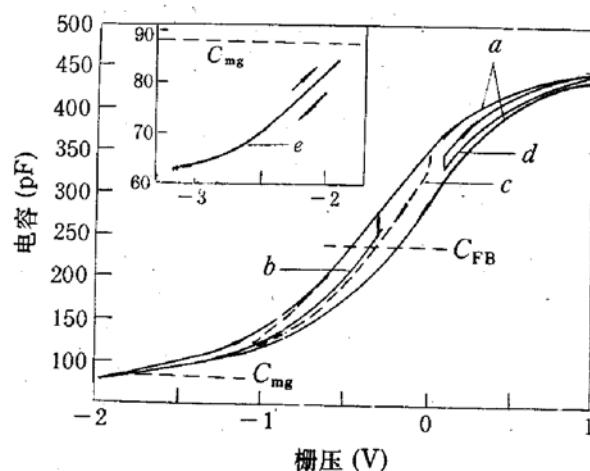


图 5 加应力 30 分钟室温退火 1 小时后
测得的 C-V 曲线

a. -4~4V; b. -1.7~0.3V; c. -1~0V;
d. 0.1~2V; e. -4~1.9V.

然而某些研究表明^[1,16],快界面态的F-N高场应力后或电离辐照后出现增长现象,并认为同氢离子的存在有关。本实验结果与之相反很可能是因为样品中氢含量小。另外,我们也没有发现界面态能级转移现象^[1]。

4.5 栅介质电容下降机理

栅介质电容随应力时间的变化呈现不连续性(图2)。另外,损伤后无任何室温退火现象

(图4)。这表明它不同于另外三种损伤,为了搞清其机理,我们进行了高电场下电容随时间变化的测量,结果如图6所示。十分明显,在永久击穿前,电容呈现无规则阶梯型下降,其中阶梯数超过了56个(其它样品为40~110个)。栅厚为30nm的电容在电场为6~9MV/cm时也有相类似的现象出现。测量的电导也同步无规则阶梯型下降,这时计算表明:栅介质电容近似等于测试的电容。

我们认为栅介质电容下降原因可能有两种:一种是在SiO₂内产生大量Si—O断裂键,导致许多微小裂缝产生,这些缺陷的形成可用Bundenstein提出的Tree growth模型来描述^[17];另一种是SiO₂发生多重微小击穿,击穿处的栅极铝瞬时熔化,部分蒸发,部分再结晶,引起电容面积减小。

根据Tree growth模型,高电场下,获得一定能量的电子会引起一系列过程。如电子碰撞与俘获、空穴产生与俘获、极化、电子空穴复合等,最终可能导致Si—O键断裂。Si—O键的断裂不是连续的,而是在某一区域很短时间内一群群断裂,在SiO₂内形成tree结构的缺陷。每一个tree是由许多Si悬挂键或非桥氧键包围着的真空裂缝,从而引起电容下降。图6所示的每一个小阶梯下降可能对应着一个tree或多个branch的形成。按Budenstein的推论tree的形成时间为纳秒数量级。因此,所观察到的电容下降是突变的阶梯型下降。当某一小面上tree的密度增到一定大的值,电子会沿着tree周围的非桥氧键导电,引起大电流,使这一局部发生热击穿,引起介质发生永久击穿。

图6的实验现象还可用第二种观点来解释,即永久击穿前发生的微小局部击穿使电容面积减小。当某一微小面上工艺引入的或应力引起的缺陷较多时,击穿先在这里发生,产生一个瞬态大电流,引起这一区域上面的铝栅发生熔化,部分蒸发部分再结晶,使电容总面积减小,电容也就减小。由于这一过程很快,电容下降为阶梯的突变型。

关于栅介质电容下降的报道很少,因此这一现象及其机理有待于进一步验证和研究。

4.6 慢界面态对高频C-V测试的影响

如图1所示,慢界面态的存在使高频C-V形成滞回曲线或正反向测量结果不同。计算结果表明,负向C-N曲线得到的快界面态比正向的要大13%。此外,用Terman法从正反向C-V计算的快界面态能级分布曲线也有差异。这是因为负向栅压扫描时分布在禁带上半部的慢界面态放电,加重了C-V曲线畸变。从图中还可看出,正反向两条曲线的半带电压不一致,说明慢界面态对氧化物正电荷测量也有影响。其原因是慢界面态分布在禁带上半部,

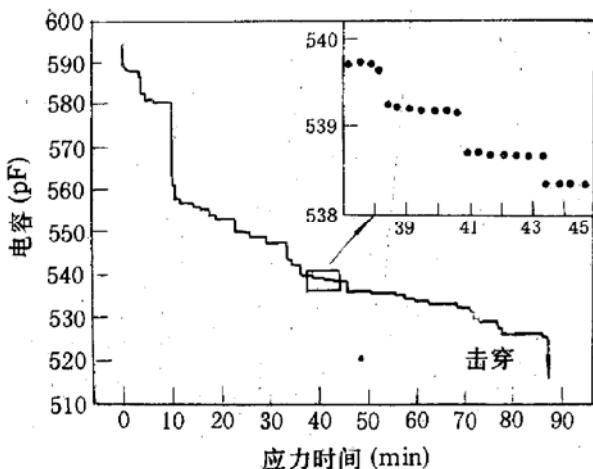


图6 F-N高电场应力下电容随应力时间的变化(实际测量时间间隔为1秒)

反向 C-N 测量到半带点时带电的慢界面态还没有完全放电。

我们还比较了二种扫描速率(10mV/s 和 0.9V/s)测量的正向 C-V 曲线,结果表明,从慢速测量的 C-V 曲线得到的快界面态比从快速测量得到的大 5%. 这是由慢速测量时慢界面态充电引起。可见,快速正向 C-V 测量可得到较为准确的快界面态。

5 总结

(1) 实验表明:MOS 结构在 F-N 高电场应力作用下产生了四种损伤,氧化物正电荷建立、快界面态增长、慢界面态产生和栅介质电容下降;前三种损伤在室温下有不同程度的退火现象,但最后一种损伤不变;产生的慢界面态分布在禁带上半部;栅介质电容在高电场下呈现无规则阶梯下降。

(2) 氧化物正电荷建立可用电离碰撞模型来解释;快、慢界面态分别是因为界面和界面附近 Si—O 应力键断裂或变为弱键,可用应力键模型来描述;栅介质电容下降是由高电场下 SiO_2 内大量 Si—O 键断裂和结构发生变化引起,可用 Tree growth 模型或多重微小击穿模型来解释。

(3) F-N 高电场应力产生的慢界面态约为快界面态的 1/3,应在估评 MOS 结构损伤中予以重视。另外,慢界面态会给高频 C-V 曲线的测量带来不稳定性,引起氧化物正电荷增量和快界面态增量的计算出现误差,在高频 C-V 测量时应给予考虑。

致谢 本文实验工作是第一作者在日本大学理工学部访问进修期间完成的。感谢中国科学院留学回国人员启动基金的资助和美国耶鲁大学 T. P. Ma 教授给予的有益讨论。

参 考 文 献

- [1] T. P. Ma, J. Vac. Sci. and Technol., 1992, A10(10):705~712.
- [2] S. K. Lai, J. Appl. Phys., 1983, 54(5):2540~2546.
- [3] D. D. Xie and D. R. Young, J. Electronchem. Soc., 1992, 139(10):2974~2977.
- [4] T. B. Hook and T. P. Ma, Appl. Phys. Lett., 1986, 48(18):1208~1210.
- [5] D. J. DiMaria and J. W. Stasiak, J. Appl. Phys., 1989, 65:2342~2356.
- [6] M. J. Uren, Insulating Films on Semiconductors, Adam Hilger, Bristol, W. Eccleston and M. J. Uren, 1991, 287~290.
- [7] M. Kerber, J. Appl. Phys., 1993, 74(3):2125~2127.
- [8] J. R. Schwank, P. S. Winokur, F. W. Sexton et al., IEEE Trans. Ncl. Sci., 1986, NS-33:1178~1184.
- [9] L. M. Terman, Solid-State Electron., 1962, 5:285~299.
- [10] D. J. DiMaria, D. Arnold and E. Cartier, Appl. Phys. Lett., 1992, 60(17):2118~2120.
- [11] T. Sakurai and T. Sugano, J. Appl. Phys., 1981, 52(4):2889~2896.
- [12] C. T. Sahb, J. Sun and J. Tzou, J. Appl. Phys., 1983, 54(5):2547~2555.
- [13] D. M. Fleetwood, P. S. Winokur, R. A. Reber, Jr. et al., J. Appl. Phys., 1993, 73(10):5058~5074.
- [14] Q. D. M. Khosru, N. Yasuda, K. Taniguchi and C. Hamaguchi, Appl. Phys. Lett., 1993, 63(18):2537~2539.
- [15] A. El-Hdiy, G. Salace, C. Petit et al., J. Appl. Phys., 1993, 73(7):3569~3570.
- [16] N. S. Saks, R. B. Klein R. E. Stahlbush, et al., IEEE Trans. Nucl. Sci., 1993, NS-40(6):1341~1349.
- [17] P. P. Budenstein, IEEE Trans. Electr. Insul., 1980, EI-15(3):225~240.

Degradation in MOS Structures Under Fowler-Nordheim High Field Stress

Gao Wenyu and Yan Rongliang

(*Xinjiang Institute of Physics, The Chinese Academy of Sciences, Urumqi 830011*)

Kazunori Ohnishi

(*Department of Electronic Engineer, Nihon University, Funabashi-shi, Chiba 274, Japan*)

Received 26 August 1994, revised manuscript received 2 November 1994

Abstract Degradation in MOS Capacitors induced by Fowler-Nordheim high field stress and the annealing effects have been studied. Four kinds of damage have been found : the buildup of oxide positive charge, increase in fast interface traps, formation of slow traps and oxide capacitance reduction, The former three kinds of damage show some recovery at room temperature, but the last one does not at all. It has also been demonstrated that the generated slow traps are located above midgap and the oxide capacitance reduces by steps of different magnitude under F-N stress. The mechanisms for the degradation are discussed. In addition, the influence of the slow traps on C-V measurement is presented.

PACC: 7340Q, 7220H, 7360H; **EEACC:** 2530F