

多晶硅发射区晶体管(PET)温度特性的解析理论分析

马平西 张利春 王阳元

(北京大学微电子研究所 北京 100871)

摘要 本文在已提出的综合解析模型基础上,引入各相关参数特别是多晶-单晶之间的界面态俘获截面与温度关系的实验结果,给出了分析 PET 电流增益与温度关系的解析理论。以此为基础,详细分析了少子在多晶-单晶之间的界面氧化层两边界面上的复合和少子以热发射的方式跃过杂质分凝和界面氧化层电荷形成的势垒并隧穿界面氧化层两种机理对 PET 电流增益随温度变化的影响,首次成功地把 HF 器件电流增益在高温区呈现出比普通金属接触晶体管温度系数大的实验结果归因于少子在界面氧化层两边的复合以及俘获截面与温度的关系 $\sigma_p \propto T^{-2.7}$, 分析预示了界面氧化层破裂对 RCA 器件电流增益温度特性的影响,得到了对获得低温度系数 PET 有益的结论。

EEACC: 2560B, 2560J, 2530N

1 引言

自七十年代多晶硅发射区技术出现以来,它已成为超高速双极电路的主流工艺^[1]。关于多晶硅发射区晶体管(以下简称 PET)的交直流特性,国内外都已进行了广泛深入的研究^[2,3]。然而,对于 PET 温度特性中人们最为关心的电流增益对温度的依赖关系,尽管国外已有研究报道^[4,5],但是仍然存在着下列问题有待于进一步解决。(1)对于界面氧化层较厚(约 1.4nm)的 RCA 器件,电流增益对温度倒数的依赖关系,在高温区呈现出比普通金属接触晶体管(MET)小的甚至负的温度系数如图 1 所示^[5]。虽然用界面氧化层隧穿理论可以给予成功的解释,但是界面氧化层破裂对此的影响目前尚未见到报道。(2)对于界面氧化层较薄(约 0.8nm)的 HF 器件,电流增益对温度倒数的依赖关系,在高温区呈现出比 MET 大的温度系数如图 2 所示^[5]。虽然用膺晶粒间界迁移率模型已对此进行了解释,但是其中必须假设膺晶粒间界中的少子空穴迁移率 $\mu_i = AT^{-n}$, 式中 A 为与温度无关的常数, T 为温度^[5]。由于这个迁移率与温度的关系缺乏实验证,所以这个实验结果并未得到合理的解释。(3)无论是 RCA 器件还是 HF 器件,都需要进一步弄清楚控制其电流增益随温度变化的主要少数载流子传输机理。

马平西 男, 1965 年生, 博士后, 目前主要从事高速双极器件和电路的模型、模拟和参数提取工作

张利春 男, 1939 年生, 教授, 博士生导师, 主要从事多晶硅发射极超高速双极集成电路研究

1994 年 9 月 18 日收到初稿, 1995 年 3 月 13 日收到修改稿

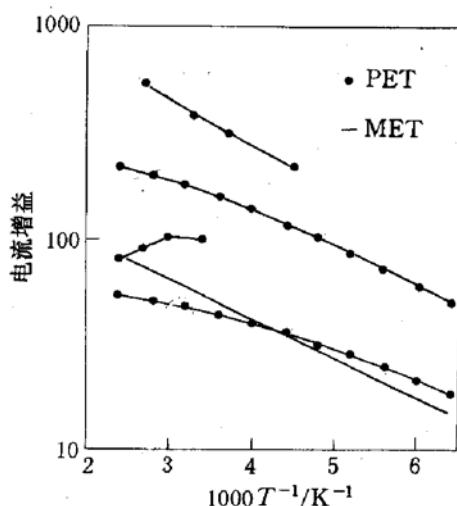


图 1 由 I.R.C. Post 等人总结, 已发表的
RCA 器件电流增益与温度倒数的实验
关系曲线^[5]同 MET 实验结果的比较

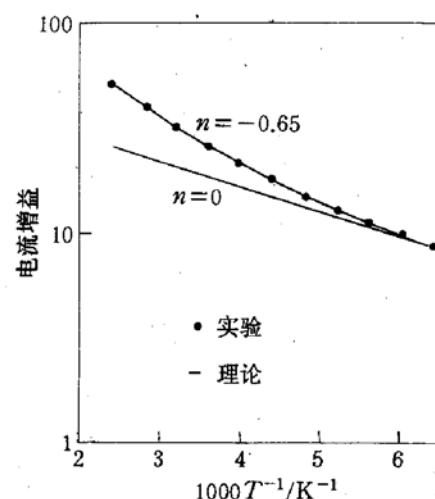


图 2 薄晶粒间界理论对 HF 器件电流增益
与温度倒数的实验关系的解释^[5]
 $n=0$ 代表了 MET 的理论结果

本文在我们已提出的综合解析模型的基础上^[3,6], 引入各相关参数特别是多晶-单晶之间的界面态俘获截面与温度关系的实验结果^[7], 给出了分析 PET 电流增益与温度关系的解析理论, 进一步澄清了其主要少数载流子控制机理, 成功地解释了 HF 器件电流增益在高温区呈现出比 MET 温度系数大的实验结果, 分析预示了界面氧化层破裂对 RCA 器件电流增益随温度变化的影响, 得到了对获得低温度系数 PET 有益的结论.

2 解析理论

在我们所提出的综合解析模型中^[3,6], 共包括了四种少子传输机理: (1) 少子空穴在界面氧化层两边和界面氧化层破裂部分界面态上的复合; (2) 少子空穴以热发射的方式跃过杂质分凝和界面氧化层电荷形成的势垒并隧穿界面氧化层; (3) 少子空穴向多晶硅中的注入; (4) 少子空穴在单晶发射区中的扩散. PET 与 MET 最大的区别在于 PET 中存在着多晶-单晶界面和多晶发射区, 在上述四种机理中, 最能体现 PET 特点的是头三种机理特别是机理(1)和(2). 本文将重点阐述机理(1)和(2)对 PET 温度特性的影响.

图 3 示出了 PET 的一维结构和界面氧化层完整时其附近的能带图. PET 的电流增益 H_{fe} 可以写为:

$$H_{fe} = G \beta_{nor} \quad (1)$$

式中 G 为 MET 的电流增益; β_{nor} 为归一化电流增益. G 可以表示为:

$$G = \frac{C_c}{C} \exp \left[-\frac{\Delta E_{gE}(0) - \Delta E_{gB}(0)}{V_T} \right] \quad (2)$$

式中 C_c 和 C 为特征符号; $E_{gE}(x)$ 和 $E_{gB}(x)$ 分别为单晶发射区和基区中的禁带变窄; $V_T = kT/q$, k 为玻尔兹曼常数, T 为温度, q 为电子电量. β_{nor} 可表示为:

$$\beta_{nor} = 1 + \frac{1}{R} \quad (3)$$

式中 R 为电流增益的倒数增强因子, 可以写为:

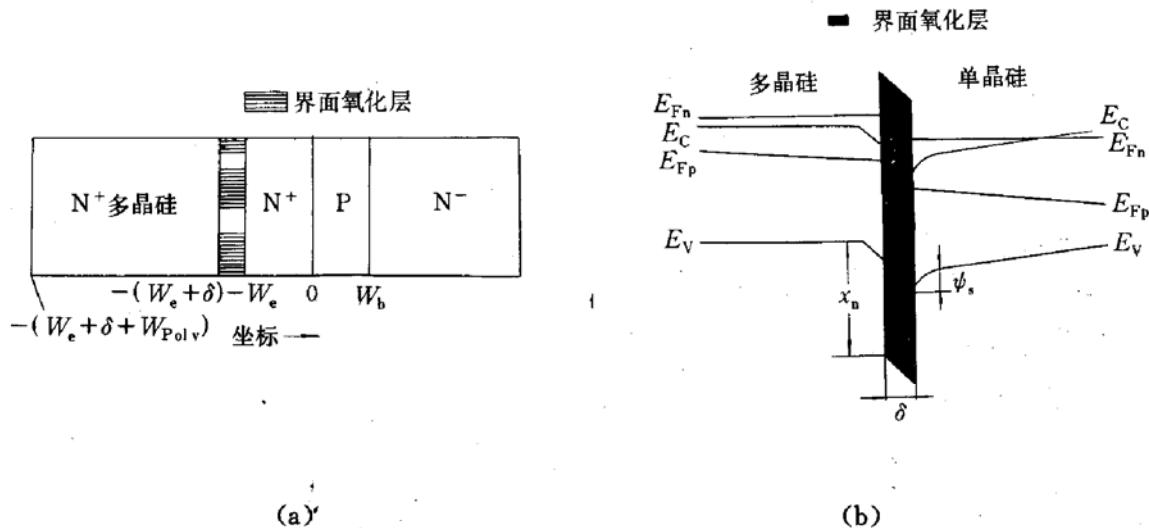


图3 PET 的一维结构(a)和界面氧化层完整时其附近的能带图(b)
界面氧化层两边的 Ψ_s 值相同.

$$R = (1 - b_1) \frac{C_{2R}}{C} + b_1 \frac{C_{2br}}{C} + b_1 \frac{C_{12}}{C} + (1 - b_1) \frac{C_3}{C} \frac{C_{2L} + C_{11}}{C_3 + C_{2L} + C_{11}} \quad (4)$$

式中 $b_1 (0 \leq b_1 \leq 1)$ 为破裂的界面氧化层面积与总的多晶硅接触面积之比, 当 $b_1 = 0$ 时, 界面氧化层保持完整, 当 $b_1 = 1$ 时, 界面氧化层完全破裂; $C_3, C_{11}, C_{12}, C_{2br}$ 和 C_{2L} 为特征符号. 本文引入特征符号中相关参数与温度的关系, 特别是界面态俘获截面与温度关系 $\sigma_p \propto T^{-2.7}$ 的实验结果^[7], 在特征符号表示系统中加入特征符号对温度的依赖关系, 如表1所示.

表1 改进的载流子传输机理的特征符号系统

特征符号	传输机理	关键参数	公式
C_{2L}	空穴在界面氧化层多晶一边的复合	N_{tL}, δ	(5)
C_{2R}	空穴在界面氧化层单晶一边的复合	N_{tR}, δ	(6)
C_{2br}	空穴在界面氧化层破裂部分的复合	N_{thr}	(7)
C_3	空穴以热发射的方式跃过杂质分凝和界面氧化层电荷形成的势垒并隧穿界面氧化层	δ, Ψ_s	(8)
C_{11}	空穴向界面氧化层完整部分对应的多晶硅中注入	W_{poly}	(9)
C_{12}	空穴向界面氧化层破裂部分对应的多晶硅中注入	W_{poly}	(10)
$C(x)$	空穴在单晶发射区中的传输	W_e	(11)
$C_c(x)$	空穴在基区中的传输	W_b	(12)

其中, (5)~(12)式可分别表示为:

$$C_{2L} = \frac{1}{N_E^+ (-W_e)} \sigma_{p300} N_{tL} T^{-2.7} \left(\frac{3kT}{m_p}\right)^{1/2} \exp\left(-\frac{\Psi_s}{V_T}\right) \quad (5)$$

式中 W_e 为单晶发射区宽度; $N_E^+(x)$ 为发射区中离化的施主浓度; $\sigma_{p300} = \sigma_{300}/(300)^{-2.7}$, σ_{300} 为 $T = 300K$ 时界面态俘获截面; N_{tL} 为与其对应的界面态密度; m_p 为空穴在半导体中的有效质量; Ψ_s 为杂质分凝和界面氧化层电荷形成的势垒高度.

$$C_{2R} = \frac{1}{N_E^+ (-W_e)} \sigma_{p300} N_{tR} T^{-2.7} \left(\frac{3kT}{m_p}\right)^{1/2} \exp\left(-\frac{\Psi_s}{V_T}\right) \quad (6)$$

式中 N_{tR} 为与其对应的界面态密度.

$$C_{2br} = \frac{1}{N_E^+(-W_e)} \sigma_{300} N_{tbr} T^{-2.7} \left(\frac{3kT}{m_p}\right)^{1/2} \quad (7)$$

式中 N_{tbr} 为与其对应的界面态密度.

$$C_3 = \frac{1}{N_E^+(-W_e)} \left(\frac{kT}{2\pi m_p}\right)^{1/2} \frac{\exp(-b_h)}{1 - C_h V_T} \exp\left(\frac{1 - C_h V_T}{V_T} \Psi_s\right) \quad (8)$$

式中 $b_h = \frac{4\pi\delta}{h} (2m_{pi} q V_h)^{1/2}$, δ 为界面氧化层厚度, h 为普朗克常数, m_{pi} 为空穴在绝缘层中的有效质量, $V_h = \chi_h - \Psi_s$. 为界面氧化层对空穴的有效势垒高度, χ_h 的物理意义如图 3(b) 所示; $C_h = \frac{2\pi\delta}{h} \left(\frac{2m_{pi} q}{V_h}\right)^{1/2}$. 这里, 特征符号 C_3 代表了少子空穴以热发射的方式跃过杂质分凝和界面氧化层电荷形成的势垒 Ψ_s . 并隧穿界面氧化层对空穴的有效势垒 V_h .

$$C_{11} = (N_D^+)^{-1} \frac{D_{poly}}{L_{poly}} \operatorname{cth}\left(\frac{W_{poly}}{L_{poly}}\right) \quad (9)$$

式中 $N_D^+ = N_E^+(-W_e)$ 即为多晶发射区中均匀离化的施主浓度; D_{poly} 和 L_{poly} 分别为界面氧化层完整部分对应的多晶发射区中空穴有效扩散系数和扩散长度; W_{poly} 为多晶发射区宽度.

$$C_{12} = (N_D^+)^{-1} \frac{D_{poly}}{L_{poly}} \operatorname{cth}\left(\frac{W_{poly} + \delta}{L_{poly}}\right) \approx C_{11} \quad (10)$$

式中 D_{poly} 和 L_{poly} 分别为界面氧化层破裂部分对应的多晶发射区中空穴的有效扩散系数和扩散长度.

$$C(x) = \left[\int_x^0 \frac{N_E^+(x)}{D_{pe}(x)} dx \right]^{-1} \quad (11)$$

式中 $D_{pe}(x)$ 为空穴在单晶发射区中的扩散系数. 在(2)式和(4)式中 $C = C(-W_e)$.

$$C_c(x) = \left[\int_x^{W_b} \frac{N_B^-(x)}{D_{nb}(x)} dx \right]^{-1} \quad (12)$$

式中 W_b 为基区宽度; $N_B^-(x)$ 为基区中离化的受主浓度; $D_{nb}(x)$ 为电子在基区中的扩散系数. 在式(2)中 $C_c = C_c(0)$

由此可见, 通过(1)~(4)式和特征符号系统, 可以详细地分析出上述四种少子传输机理, 特别是机理(1)和(2)对 PET 电流增益随温度变化的影响.

3 结果与讨论

在假设发射区和基区均匀掺杂的情况下, 本文首先通过上面的理论计算了 RCA 器件 ($\delta = 1.4 \text{ nm}$) 和 HF 器件 ($\delta = 0.8 \text{ nm}$) 的电流增益随温度的变化关系, 并与实验结果进行了定量的比较; 其次重点讨论了上述机理(1)和(2)对 PET 温度特性的影响.

3.1 计算中各相关物理参数的选取

载流子迁移率、少子寿命和禁带变窄都是掺杂浓度的函数^[8]. 设多晶硅的空穴有效迁移率和寿命与单晶硅的比分别为 R_{UM} 和 R_{UN} . 界面氧化层对空穴的有效势垒高度 V_h 是其厚度的函数^[9]. 表 2 列出了计算中所选用的部分相关参数值.

表 2 计算中所用的部分参数值

参数	数值	参考文献
R_{UM}	0.05	[10]
R_{UN}	0.5	
m_p	$0.66m_0$	[11]
m_{pi}	$0.42m_0$	[12]
σ_{300}	$2.2 \times 10^{16} \text{ cm}^{-2}$	[13]

3.2 RCA 器件的温度特性

在发射区和基区均匀掺杂的情况下,式(2)可以简化为:

$$G = S \exp\left(-\frac{\Delta E_{gE} - \Delta E_{gB}}{V_T}\right) \quad (13)$$

式中 $S = \frac{\mu_{nb}}{\mu_{pe}} \frac{N_D^+}{N_A^-} \frac{W_e}{W_b}$, N_D^+ , N_A^- 分别为发射区和基区中均匀掺杂离化的施主和受主浓度。如果发射区和基区的掺杂浓度大于等于 $3.8 \times 10^{18} \text{ cm}^{-3}$, 则杂质离化将不受冻析效应的影响^[14], 并且载流子迁移率和寿命可近似看作与温度无关的函数^[15~17]. 由此(13)式中的 S 因子将变为与温度无关的常数. 根据工艺实验数据^[4], 选取 $W_{poly} = 0.4 \mu\text{m}$, $N_D^+ = 5 \times 10^{19} \text{ cm}^{-3}$ 和 $N_A^- = 5 \times 10^{18} \text{ cm}^{-3}$, 由式(1)和(13)计算得到了 RCA 器件电流增益与温度倒数的关系, 如图 4 所示. 理论计算与实验结果相符合^[4].

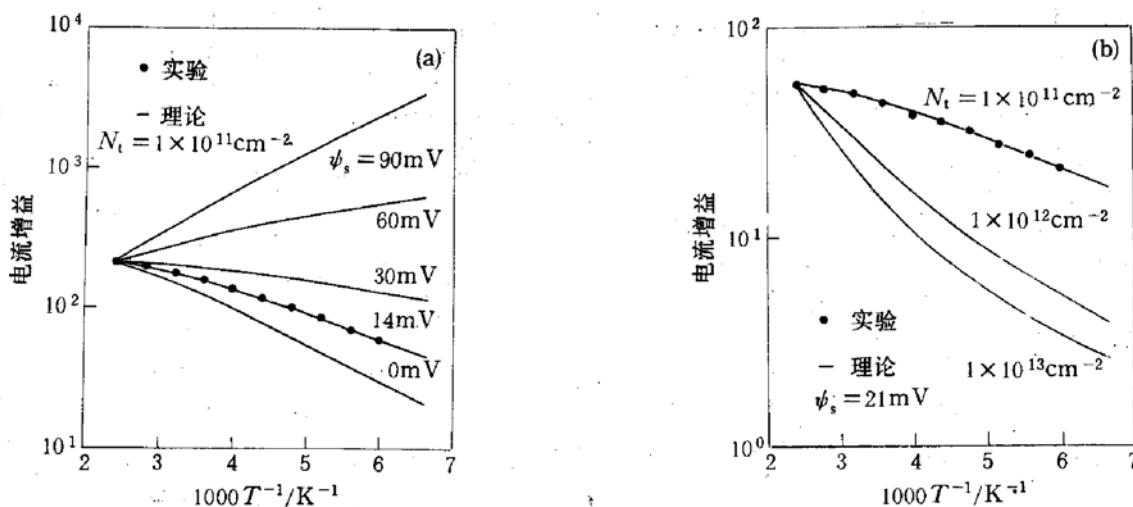


图 4 RCA 器件的电流增益与温度倒数的函数关系曲线

(a) 以杂质分凝和界面氧化层电荷形成的势垒高度 ψ_s 为参变量, 其值的范围参考文献[18]

(b) 以界面氧化层两边相等的界面态密度 N_t 为参变量.

由式(13)可知, MET 电流增益温度特性主要取决于发射区和基区的禁带变窄之差. 与此线性温度关系相比较由图 4 可见, 随着温度的升高和杂质分凝界面氧化层电荷势垒的增大, 电流增益可在全温区取得较小的甚至负的温度系数(图 4(a)). 随着温度的升高和界面态密度的增大, 电流增益将在高温区呈现较大的温度系数(图 4(b)). 实际上, 对于 RCA 器件, $C_3 \ll C_{2L} + C_{11}$, 式(4)可以简化为:

$$R = \frac{C_{2R}}{C} + \frac{C_3}{C} \quad (14)$$

由特征符号系统可知, 这时 RCA 器件的电流增益主要取决于少子空穴在界面氧化层单晶一边界面态上的复合和少子空穴以热发射的方式跃过杂质分凝和界面氧化层电荷形成的势垒并隧穿界面氧化层. 对于前者机理, 由(6)式可知, 随着温度的升高, 一方面有更多的少子空穴获得能量越过杂质分凝和界面氧化层电荷形成的势垒取得在界面态上复合的机会使电流增益降低; 另一方面界面态俘获截面按 $\sigma_p \propto T^{-2.7}$ 减小, 使电流增益增大. 在一开始的低温阶段, 虽然这时的俘获截面尚且较大, 但获得复合机会的少子空穴较少, 电流增益主要取决于前一方面; 在后面的高温阶段, 虽然有更多的少子空穴获得了复合的机会, 但这时的俘获

截面较小,电流增益主要取决于后一方面。对于后者机理,由(8)式可知,随着温度的升高,将有更多的少子空穴获得能量跃过杂质分凝界面氧化层电荷势垒和界面氧化层,使电流增益降低。因此,前者机理可以使电流增益在低温区获得较小的甚至负的温度系数,杂质分凝界面氧化层电荷势垒的增加,使少子空穴在更高的温度获得较大的能量而参与复合,从而有利于电流增益在更高的温度范围内获得较小的甚至负的温度系数;同时这个机理也可以使电流增益在高温区获得较大的温度系数,界面态密度的增大,由式(6)可知,可以从整体上增加此机理对电流增益的贡献比例,进而有利于电流增益在高温区获得较大的温度系数。后者机理可以使电流增益在全温区获得较小的甚至负的温度系数,杂质分凝界面氧化层电荷势垒的提高,有利于电流增益获得更小的温度系数。图4正是展示了这两种机理相互作用的结果。在图4(a)中,界面态密度较小,前者和后者机理在一定的范围内共同起作用,当杂质分凝界面氧化层电荷势垒较低时,RCA器件之所以在高温区可获得比MET小的甚至负的温度系数,其主要原因是后者机理在高温区强于前者机理;随着杂质分凝界面氧化层电荷势垒的提高,前者机理在低温区的作用向高温区扩展,后者机理逐渐在更低温区占据主导地位,从而使电流增益在全温区获得较小的甚至负的温度系数。在图4(b)中,随着界面态密度的提高,前者机理逐渐在高温区起主导作用,电流增益在高温区获得了较大的温度系数。

为了研究界面氧化层破裂对RCA器件电流增益随温度变化的影响,本文由式(1)和(13)计算得到了电流增益与温度倒数的函数关系曲线如图5所示。

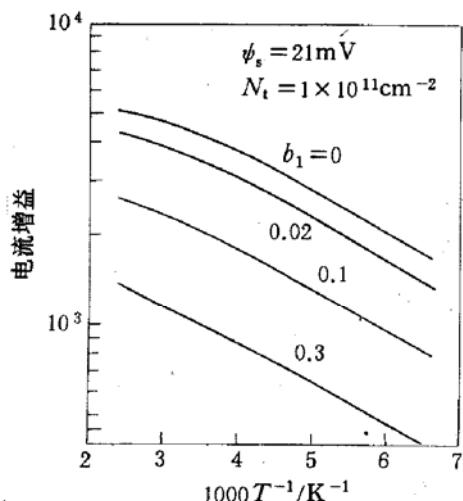
在这里,式(4)可以简化为:

$$R = (1 - b_1) \left(\frac{C_{2R}}{C} + \frac{C_3}{C} \right) + b_1 \left(\frac{C_{2br}}{C} + \frac{C_{12}}{C} \right) \quad (15)$$

根据特征符号系统很容易得出这时的电流增益控制机理。由图5可以看出,当界面氧化层略有破裂时(例如小于2%),式(15)中的第一项起主要作用,电流增益的控制机理与上面对式(14)的分析相同。在这种情况下,RCA器件在高温区可获得比MET小的甚至负的温度系数。由于界面氧化层略有破碎(例如小于2%)还对于RCA器件获得高速和大电流增益有利^[6],所以RCA器件保持略有破碎的界面氧化层是非常必要的。

3.3 HF 器件的温度特性

图5 电流增益随温度倒数的变化关系
 N_t 为界面氧化层两边及
界面氧化层破裂部分的界面态密度



根据与RCA器件相同的工艺实验数据^[4],仍选取 $W_{poly} = 0.4\mu\text{m}$, $N_D^+ = 5 \times 10^{19}\text{cm}^{-3}$ 和 $N_A^- = 5 \times 10^{18}\text{cm}^{-3}$,由式(1)和(13)计算得到了HF器件电流增益与温度倒数的关系如图6所示。理论计算与实验结果相符^[4]。

与式(13)显示的MET正温度系数线性温度关系相比较,由图可见,随着温度的升高和界面态密度的增大,电流增益与温度的关系曲线将在高温区呈现较大的温度系数。对于HF器件,在界面态密度不是很高的情况下(例如 $N_t \leq 1 \times 10^{13}\text{cm}^{-2}$), $C_3 \gg C_{2L} + C_{11}$,式(4)可以简化为:

$$R = \frac{C_{2R} + C_{2L}}{C} + \frac{C_{11}}{C} \quad (16)$$

由特征符号系统可知,这时HF器件的电流增益主要取决于少子空穴在界面氧化层两边的复合和少子空穴向多晶硅中注入。由对RCA器件温度特性的分析可知,HF器件电流增益随温度的变化在高温区呈现比MET大的温度系数是由于少子空穴在界面氧化层两边复合造成的,界面态俘获截面 $\sigma_p \propto T^{-2.7}$ 是其根本原因所在。这样,本文就成功地解释了这个已观察到的但尚未得到合理解释的实验结果。

4 结论

由上面的讨论可知,下面两种机理可分别在全温区和低温区实现零甚至负的电流增益温度系数:

- 1) 少子空穴以热发射的方式跃过杂质分凝和界面氧化层电荷形成的势垒并隧穿界面氧化层;
- 2) 少子空穴在界面氧化层两边的界面态上的复合。

对于RCA器件,电流增益主要取决于少子空穴以热发射的方式跃过杂质分凝界面氧化层电荷势垒并隧穿界面氧化层和少子空穴在界面氧化层单晶一边的复合。当界面氧化层破裂较大时,电流增益将主要取决于少子空穴在多晶-单晶界面的复合和少子向多晶硅中的注入。在工艺上努力提高杂质分凝界面氧化层电荷势垒、减小界面态密度并保持界面氧化层完整或略有破裂(例如小于2%),一般可以在全温区获得较小的甚至负的电流增益温度系数。对于HF器件,在界面态密度不是很高的情况下(例如 $N_t \leq 1 \times 10^{13} \text{ cm}^{-2}$),电流增益主要取决于少子空穴在界面氧化层两边的复合和少子空穴向多晶硅中的注入。在工艺上努力提高杂质分凝界面氧化层电荷势垒并减小界面态密度,一般只能在低温区获得较小的甚至负的电流增益温度系数,但在高温区可以使电流增益温度系数降低。

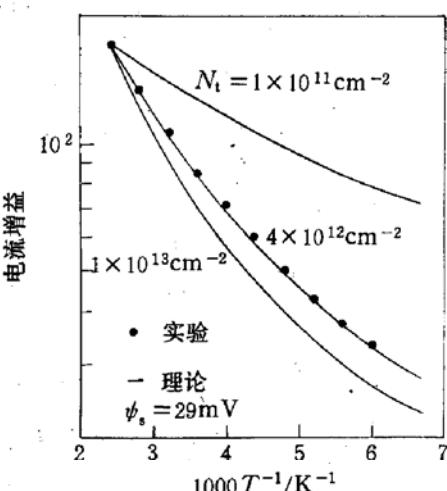


图6 HF器件的电流增益与温度倒数的函数关系曲线

N_t 为界面氧化层两边相等的界面态密度

参 考 文 献

- [1] M. Takagi, K. Nakayama et al., J. Japan. Soc. Appl. phys. (suppl.), 1972, **42**: 101~109.
- [2] Z. Yu, B. Ricco et al., IEEE Trans. Electron Devices, 1984, **31**: 773~784.
- [3] 马平西, 张利春, 赵宝瑛, 等, 半导体学报, 1995, **16**(5): 443.
- [4] P. Ashburn and B. Soerowirdjo, IEEE Trans. Electron Devices, 1984, **31**: 853~860.
- [5] I. R. C. Post, P. Ashburn et al., IEEE Trans. Electron Devices, 1992, **39**: 1717~1730.
- [6] 马平西, 北京大学博士研究生学位论文, 1993, 57~76.
- [7] M. S. Tyahi and R. V. Overstraeten, Solid-State Electron., 1983, **26**: 577.
- [8] L. A. Verhoef and W. C. Sinke, IEEE Trans. Electron Devices, 1990, **37**: 210~221.
- [9] K. K. Ng and H. C. Card, J. Appl. Phys., 1980, **51**: 2153~2157.
- [10] T. H. Ning and P. D. Isaac, IEEE Trans. Electron Devices, 1980, **27**: 2051~2055.
- [11] S. E. Habib and J. G. Simmons, Solid-State Electron., 1979, **23**: 181.
- [12] A. A. Eltoukhy and D. J. Roulston, IEEE Trans. Electron Devices, 1982, **29**: 1862~1869.

- [13] S. M. Sze, Physics of semiconductor devices, New York: Wiley, 1969, 454~468.
- [14] J. M. Ziman, Principles of the theory of solid, New York: Cambridge, 1972, 168~170.
- [15] S. S. Li and W. R. Thurber, Solid-State Electron., 1977, **24**: 609~619.
- [16] S. S. Li, Solid-State Electron., 1978, **25**: 1109~1117.
- [17] J. C. S. Woo and J. D. Plummer, IEEE Trans. Electron Devices, 1988, **35**: 1311~1321.
- [18] H. C. de Groot and H. H. de Groot, IEEE Trans. Electron Devices, 1979, **26**: 1771~1776.

Analytical Theory for Temperature Characteristics of Polysilicon Emitter Transistors (PET)

Ma Pingxi, Zhang Lichun and Wang Yangyuan

(Institute of Microelectronics, Peking University, Beijing 100871)

Received 18 September 1994, revised manuscript received 13 March 1995

Abstract Based on the comprehensive analytical model published, an analytical theory relating PET's current gain to temperature is proposed by introducing concerning parameters, particularly capture cross section of interfacial state at polysilicon-silicon interface, as a function of temperature. By using this theory, the effects of two transport mechanisms of minority carrier recombination at both sides of the interfacial oxide, and minority carrier over impurity segregation and interfacial oxide charge potential barrier by thermionic emission and tunneling through the interfacial oxide on PET's current gain variation in temperature are analyzed deeply. It is explained successfully for the first time that HF device current gain shows more sensitive to temperature than the metal contacted conventional transistor at a higher temperature by the minority carrier recombination at both sides of the interfacial oxide and relation between capture cross section and temperature, $\sigma_p \propto T^{-2.7}$. The influence of the interfacial oxide break on RCA device temperature characteristics of current gain is predicted. Some conclusions advantageous to obtaining PET with the lower temperature sensitivity of current gain are presented.

EEACC: 2560B, 2560J, 2530N