

BiCMOS 倒相器延迟特性的计算与分析*

吴 金 魏 同 立 于 宗 光

(东南大学微电子中心 南京 210096)

摘要 本文对 BiCMOS 倒相器延迟特性进行了系统研究, 在分析比较 MOS 与双极器件及其组成电路不同状态下的工作特点基础上, 得到 BiCMOS 倒相电路在小注入、大注入和集电极寄生电阻等不同限制条件下的延迟时间的解析关系式, 结果表明该模型具有近似于 SPICE 数值模拟精度, 为各类高性能 BiCMOS 电路的优化设计与分析提供了理论依据.

EEACC: 1180, 1280, 1130B

1 引言

随着 BiCOMS 工艺技术与结构的发展, BiCMOS 倒相器单门延迟特性研究也经历了简单到复杂的逐步发展过程, 其中 MOS 管由线性电阻模型过渡到考虑各种二级寄生效应的小尺寸模型, 双极管模型则由简单线性扩散电容发展到包含大注入效应、瞬态特性和寄生串联电阻影响的 Gummel-Pool 模型. 随着采用器件模型的日趋复杂, 并考虑包含基极电位过冲等在内的复杂物理机制的作用, 使得建立简明而精确的延迟时间 τ_d 解析关系式日益困难, 越来越不能满足工程设计中电路模拟和分析的需要, 尤其重要的是, 已有的计算方法大多只适用于特定的工作状态, 运用范围窄, 使用不当还会导致错误的结论. 在满足一定精度下, 本文将采用统一的数学处理方法, 以期获得适用范围广的延迟时间简明关系式.

2 BiCMOS 单元结构与计算方法考虑

本文对如图 1 所示的标准 6 管单元 BiCMOS 倒相器/缓冲器上升延迟进行系统分析, 下降延迟可与之类比. 显然, 电路中各节点电容的大小和驱动电流的高低对延迟有重要影响. 在小尺寸器件中, 与电压相关的 PN 结电容是节点电容的主要部分. 对于 M_1 管栅漏驱

* 国家自然科学基金和博士点基金资助项目

吴 金 男, 1965 年生, 讲师, 攻读微电子技术专业在职博士学位, 目前的主要研究方向为低温 BiCMOS 技术

魏 同 立 男, 1934 年生, 教授, 博士导师, 微电子技术专业, 目前承担自然科学基金重点项目低温半导体器件和电路的研究工作

1994 年 8 月 11 日收到初稿, 1994 年 11 月 15 日收到修改稿

动电流 I_{ds} , 先后提供节点 B 的充电电流、 Q_1 管基区少子存储电流和有效基极电流, 因此延迟可分为 Q_1 管导通 t_1 和 Q_1 管基区少子存储时间与负载驱动时间 $\tau_d - t_1$ 两个阶段。导通延迟通常较小, 求解也十分方便, 而占主要部分的少子存储与负载驱动延迟则复杂得多。经推导, 得到 $t_1 \sim \tau_d - t_1$ 阶段即 Q_1 管放大作用下 I_c 满足的微分方程为^[1]:

$$\frac{d(\tau_f I_c)}{dt} + \frac{I_c}{\beta} + \frac{I_c^2}{\beta_0 I_k} = m I_{ds2} \quad (1)$$

式中 正向有效传输时间为 $\tau_f = \tau_{fo} + R_c C_{bc}$, τ_{fo} 为器件本征正向传输时间, 有效电流增益 $\beta = (1/\beta_0 + 1 - m)^{-1}$, β_0 为小注入下的增益值, 通常为常数, $m = C_e / (C_b + C_e)$, 集电极膝点电流 I_k 为表征大注入效应的物理量, 与具体的器件结构和掺杂有关。因此, 根据该阶段输入驱动电流 I_{ds2} 和方程中的其他参数, 可求出 I_c 的变化规律, 再由 $(C_e + C_b) dV_e / dt = I_c + I_{ds2}$ 的关系求得节点电位 V_e 的表达式, 最后由 $V_e(\tau_d) = kV_{cc}$ 的延迟电压定义, 得到 τ_d 的关系式, 通常 k 可取 50% 或 90%, V_{cc} 为电源电压。因此原则上讲, 只要求出 I_c 和 V_e , 任何复杂问题都可解决, 但实际上由于 τ_f 、 I_{ds2} 、 m 和结电容等参数都不为常量, 与电流电压相关, 同时方程中还存在表征大注入效应的 $I_c^2 / (\beta_0 I_k)$ 项, 不但造成方程求解的困难, 而且由于所采用的近似和假设不同, 解的结果和形式也千变万化, 由于不同方法的局限性以及相互间比较与选择的困难, 直接限制了各种已有方法的推广与应用。此外, 对于非本征双极器件, 当集电极电阻 R_c 满足一定条件后将进入 R_c 限制的饱和区, 即 I_c 不再满足方程(1), 而是受到 $I_{cr}(t) = [V_{cc} - V_{ces} - V_e(t)] / R_c$ 条件的制约, 造成最终结果的变化, 其中 V_{ces} 为 Q_1 管集电结与发射结间的饱和电压。

因此, 获得延迟时间简明且统一的解析解, 对于方法的实际应用具有重要意义。为达此目的, 本文特采用以下两种策略, 即:

(A) 将方程中与工作状态相关的输入激励 I_{ds2} 以及其他模型参数如 β 、 τ_f 、 m 和结电容等均取其平均, 如最简单的算术平均, 为提高精度还可采用比较复杂的积分平均。这样可使电流微分方程的求解得到简化。

(B) 采用与极限小注入条件下类比的求解方法。 $I_k \rightarrow \infty$ 对应于小注入的极限情况, 此时方程(1)中的大注入因子项消失, 可以很容易得到电流与电压的简明解析式。这样, 假设其他注入条件下的电流电压具有与此完全一致的表达形式, 只是对应的相关系数发生了变化, 因此所得到的延迟时间表达式也应是一致的。

本文建立的统一模型中还考虑了寄生串联的集电极电阻 R_c 的限制作用。

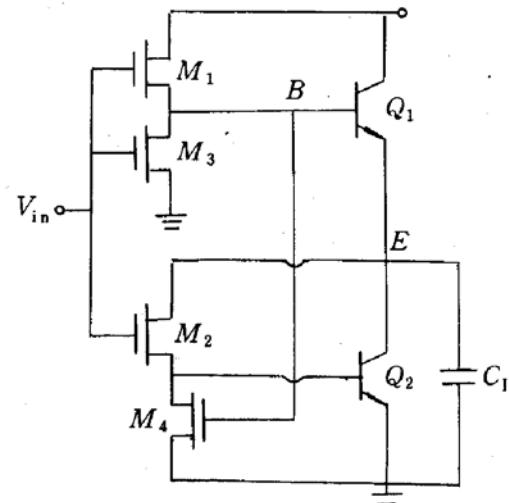


图 1 BiCMOS 倒相器单元电路示意图

3 上升延迟的模型建立

3.1 双极晶体管的导通延迟, $0 \leq t \leq t_1$

上升延迟的等效电路如图 2 所示, Q_1 管由截止到导通($V_{be(on)} \approx 0.7V$)。若考虑 R_c 的

寄生作用，则导通延迟时间 t_1 可表示为：

$$t_1 = C_1 \frac{V_{be(on)} - V_{be(0)}}{I_{ds1}} - \frac{C_{bc}^2 R_c}{C_{bc} + C_{be}'} \quad (2)$$

式中 I_{ds1} 为 $0 \sim t_1$ 阶段的平均驱动电流， $C_1 = C_{be} + (1 + C_{be}/C_e)C_b$ 为等效节点充电电容，由于 $C_1 \ll C_e$ ，因此导通延迟一般很小，并且基本上与负载电容无关， $C_{be}' = C_{be}C_e/(C_{be} + C_e)$ ，初始 $t = 0$ 时刻的 $V_{be}(0)$ 值与输入信号完成由高电平 V_{ih} 到低电平 V_{il} 转换所需的时间有关^[1]，为简化可取 $V_{be}(0) \approx -V_{be(on)}$ 。

3.2 双极晶体管基区少子存储和负载驱动延迟 $t_1 < t \leq \tau_d$

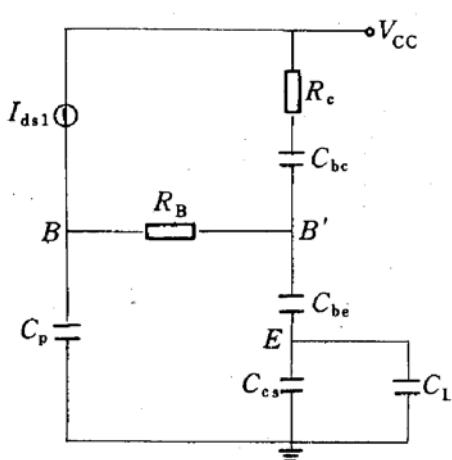


图 2 导通延迟阶段的等效电路

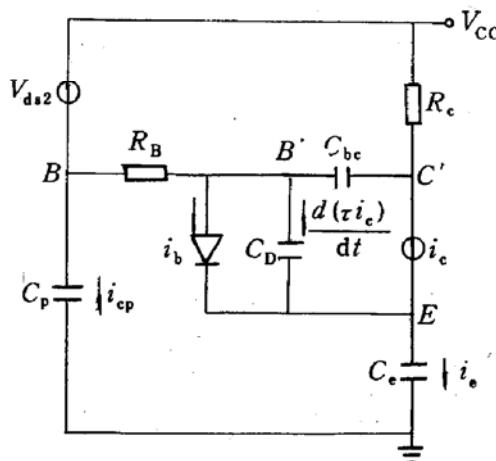


图 3 双极器件导通后的等效电路

该阶段等效电路如图 3 所示。 $t > t_1$ 后， Q_1 开始导通， M_1 驱动电流 I_{ds2} 除继续对节点 B 充电外，还提供基区少子电荷的存储，即对 E 结扩散电容充电，同时形成有效基极电流 I_b ，产生 $I_c = \beta I_b$ 的集电极电流，以 $I_c(l)$ 、 $I_c(h)$ 和 I_{cr} 分别表示小注入、大注入和 R_c 限制的不同状态下集电极电流，输出电位在此电流驱动下迅速提高。特此分三类不同的工作状态进行讨论：

(1) 小电流注入区 这对应于此阶段任一时刻 $I_c(l) < I_c(h)$ 与 $I_c(l) < I_{cr}$ 的条件成立。考虑小注入下的特例，即 $I_k \rightarrow \infty$ ，方程(1)中 $I_c^2/\beta_0 I_k$ 项趋于零，同时假定 τ_f 为常数（通常成立），因此电流解的形式为 $I_c = I_{cmax}(l)[1 - \exp(-t - t_1)/\tau_{bf}]$ ，其中集电极电流极值 $I_{cmax}(l) = m\beta I_{ds2}$ ，基区少子存储时间 $\tau_{bf} = \beta\tau_f$ ， τ_{bf} 表示了 I_c 达到极值时所需的少子存储时间。由此得到延迟时间 τ_d 满足的非线性关系式为：

$$\tau_d - t_1 = \frac{m\beta}{1 + m\beta} \left\{ \tau_0 + \tau_{bf} [1 - \exp(-\frac{\tau_d - t_1}{\tau_{bf}})] \right\} \quad (3)$$

式中 $\tau_0 = (C_e + C_b)(kV_{cc} - V_e(t_1))/I_{cmax}(l)$ ，这相当于 $I_{cmax}(l)$ 驱动下的负载延迟。当 $\tau_d - t_1 \ll \tau_{bf}$ 即 $\tau_0 \ll \tau_f$ 的小负载条件；或对于 $\tau_d - t_1 \gg \tau_{bf}$ 的大负载条件，均可由(3)式简化得到[1]给出的解析模型结果。

(2) 大电流注入区^[1] 同样，这对应于 $I_c(h) < I_c(l)$ 和 $I_c(h) < I_{cr}$ 条件成立的工作区域。采用前文阐述的策略，即大注入与小注入具有相同形式的延迟表达式，这只需以 $I_{cmax}(h)$ 值取代以上关系中的 $I_{cmax}(l)$ 同时有效电流增益相应地变为 $\beta = I_{cmax}(h)/(m \times I_{ds2})$ 即可。

当 $I_c = I_{cmax}(h)$ 时，导数 $dI_{cmax}(h)/dt = 0$ ，将此关系代入方程(1)中即可求得 $I_{cmax}(h)$ 。显然 $I_{cmax}(h)$ 的解将与 τ_f 所采用的模型有关。若 τ_f 为常数，则 $I_{cmax}(h) = [(I_k(1 + (1 - m)\beta_0))^2$

$+4mI_{ds2}\beta_0 I_k]^{1/2} - I_k(1 + (1-m)\beta_0)\}/2$, 当 $I_k \rightarrow \infty$ 时, $I_{cmax}(h)$ 自然退化为 $I_{cmax}(l)$. 若 τ_f 为工作状态的函数, 由于 $d\tau/dt \neq 0$, $I_{cmax}(h)$ 将与 τ_f 有关且更为复杂.

(3) R_c 饱和限制区^[4] 设 t_s 为 $I_{cr} < I_c$ 条件成立的临界时刻, 若 $t_1 < t_s < \tau_d$, 则在延迟时间的计算中必须考虑 R_c 限制的影响. 根据 $I_c(t_s) = I_{cr}(t_s)$ 的临界条件和 $t_1 \sim t_s$ 内的积分关系, 得到 $t_s = t_1 + \tau_r [I_{crmax} + (\tau_{bf}/\tau_r - l)I_{cmax}[1 - \exp((t_s - t_1)/\tau_{bf})]]/(I_{cmax} + I_{ds2})$, 其中 $\tau_r = R_c(C_e + C_b)$, 若假设 $I_{cr}(t) = I_{cr}(t_s)\exp[-(t - t_s)/\tau_r]$ 关系成立, 则由相应的积分条件, 同样得到 τ_d 满足的非线性关系为:

$$\begin{aligned} \tau_d = & (1 + m\beta)t_1 + m\beta(\tau_0 - t_s) + m\beta\tau_{bf}[1 - \exp(-\frac{\tau_d - t_1}{\tau_{bf}})] \\ & - \frac{I_c(t_s)}{I_{ds2}}\tau_r[1 - \exp(-\frac{\tau_d - t_s}{\tau_r})] \end{aligned} \quad (4)$$

对于以上类型的非线性方程, 可通过数值迭代方法进行求解.

4 模拟结果与比较

表 1 给出了本文结果与 SPICE 模型模拟和 C. H. Diaz 解析模型计算结果的比较, 模拟中采用相同的器件参数^[2]. 与 SPICE 的数值模拟结果比较, 本文统一分析模型的模拟结果与之误差在 10% 以内, 并与 Diaz 精确解析模型模拟的结果精度基本一致, 完全可以满足电路工程计算和模拟的需要. 但与 Diaz 不同的是, 本文模型使用非常简便, 而且不需 Diaz 所采用的在模拟电路前必须先进行关键参数 τ_{bf} 的拟合. 本文模型的一级近似还可得到 P. A. Raje 所建立的精确解析模型^[1], 更为重要的是, 本模型还具备模拟集电极电阻 R 对电路延迟特性影响的功能, 这一点是包含 Raje 和 Diaz 等在内的其他解析模型所不具备的, 而且理论上将比 Z. X. Yan 等人^[3, 4]的结果有更高的精度. 图 4 给出了相同参数条件下 R 对延迟作用的计算结果. 可见, 本文模型适用范围很宽, 精度较高, 计算简单, 将在电路分析和设计中起到指导作用.

表 1 50% V_{cc} 延迟时间与 SPICE 和 C. H. Diaz 结果的比较

负载/pF	$L_e/\mu m$	SPICE/ns	C. H. Diaz/ns	误差/%	本文模型/ns	误差/%
1	4	0.61	0.56	-8.1	0.62	1.7
5	4	1.40	1.49	6.4	1.44	2.9
20	4	4.22	4.68	10.9	3.98	-5.7
100	20	10.55	11.75	1.4	10.08	-4.5

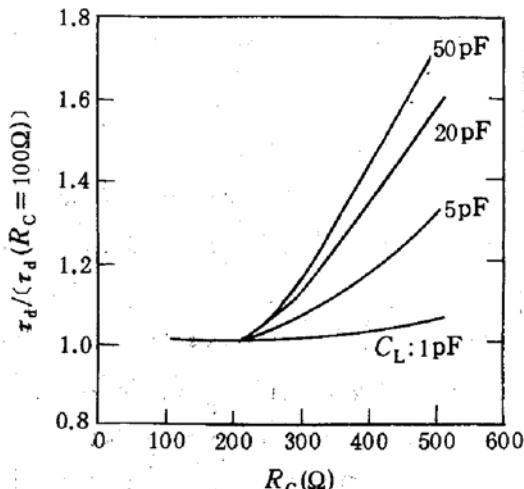


图 4 延迟时间与集电极电阻 R_c 的关系

5 结论

本文在已有工作基础上,针对 BiCMOS 电路的特点,建立起统一的数学分析模型,并通过最大极电集电流 I_{cmax} 、有效电流增益 β 和集电极电阻 R_c 限制电流 I_a 等参数,建立起不同工作状态下的区别与联系,因此具有物理概念明确、数学关系简洁统一的显著特点,不但可以完成对已知、假设或预测的特定工作状态进行延迟时间计算和分析,而且能够根据电路所要求的最佳工作条件,选取器件结构和工艺参数,达到优化设计高速 BiCMOS 电路的目的.

参 考 文 献

- [1] P. A. Raje, K. C. Saraswat and K. M. Cham, IEEE Trans. Electron Devices, 1992, 39(6):1456~1464.
- [2] C. H. Diaz, S. M. Kang and Y. Leblebici, IEEE Trans. Computer-Aided Design, 1991, 10(5):577~588.
- [3] M. J. Deen and Z. X. Yan. Solid-State Electron., 1992, 35(1):9~14.
- [4] Z. X. Yan and M. J. Deen. Solid-State Electron., 1993, 36(11):1523~1528.

Analysis and Calculation of Delay Time for BiCMOS Inverter

Wu Jin, Wei Tongli and Yu Zongguang

(Microelectronic Center, Southeast University, Nanjing 210096)

Received 11 August 1994, revised manuscript received 15 November 1994

Abstract A system research of delay properties for BiCMOS inverter is presented. Based on the analysis and comparison of the characters of MOSFET and BJT in the circuits under different operation conditions, the analytical relations of BiCMOS delay time under different restrict conditions, such as in low or high injection and in collector parasitic resistor limited region, are given. The calculation results show that the new model has a similar precision with that of SPICE numerical model, and will give a guidelines in theory in high performance BiCMOS circuits design and analysis.

EEACC: 1180, 1280, 1130B