

# 异质结电荷注入晶体管

李桂荣 郑厚植 李月霞 郭纯英 李承芳 张鹏华 杨小平

(半导体超晶格国家实验室 中国科学院半导体研究所 北京 100083)

**摘要** 通过对 GaAs/AlGaAs 异质结电荷注入晶体管结构和工艺的探索研究, 以及对器件工作特性的测量分析, 在理论上给出了器件过程的物理机制, 并对器件结果提出了进一步的改进措施。

EEACC: 2506Z; PACC: 7145G, 7340L

## 1 引言

电荷注入器件是一种基于实空间热电子转移的三端器件, 其三端分别为源、漏和收集极。其基本工作原理是通过施加于源与漏极之间的电场使得 GaAs 阵中的二维电子温度升高, 从而能够越过 AlGaAs 势垒到达收集极, 在源漏之间形成负的微分电阻。

电荷注入器件是 Serge Luryi<sup>[1]</sup> 等人 1984 年首先提出的。它的一个重要应用是实空间输运激光器<sup>[2]</sup>, 也可以用作高速工作的光电子逻辑器件<sup>[3]</sup>。采用电荷注入原理, 已经能实现二个或二个以上电输入与光输出相关的“异-或”逻辑<sup>[4]</sup>。因此具有诱人的应用前景。

我们从器件工艺探索入手, 制作了 GaAs/AlGaAs 异质结电荷注入晶体管, 测量了不同偏置下的器件特性, 并对结果进行了详细的物理分析, 深化了对器件物理过程的认识。相信我们的结果会有助于今后该器件的研制和应用工作。

## 2 器件结构与工艺

样品用分子束外延设备生长, 衬底为(100) $n^+$  GaAs(Si:  $10^{18} \text{ cm}^{-3}$ )。先生长  $1\mu\text{m}$  掺 Si( $10^{18} \text{ cm}^{-3}$ ) 的 GaAs 缓冲层, 然后是 145nm 不掺杂的  $\text{Al}_x\text{Ga}_{1-x}\text{As}$ , 其中 Al 的组分由  $x=0.11$  渐变到  $x=0.34$ 。在上面直接生长不掺杂 GaAs 量子阱, 其厚度为 19nm。其后的层次结构为: 8nm 不掺杂的  $\text{Al}_{0.34}\text{Ga}_{0.66}\text{As}$ , 39nm 掺 Si( $2 \times 10^{18} \text{ cm}^{-3}$ ) 的  $\text{Al}_{0.34}\text{Ga}_{0.66}\text{As}$ , 最后是 140nm 掺 Si 的 GaAs 覆盖层。10K 下光致发光谱线峰值所对应的能量为 1.59eV, 对应于 GaAs 阵中第一电子能带上的电子与价带重空穴第一子带的复合发光。由于二维电子能量

李桂荣 女, 1966 年生, 研究实习员, 目前主要从事新型固态量子器件原型探索方面的工作  
1994 年 9 月 19 日收到初稿, 1995 年 2 月 27 日收到修改稿

态密度呈台阶状,与此相应的光电流谱也应呈台阶状。室温下样品的光电流谱在吸收边 1.46eV 和 1.50eV 处出现了二级台阶,分别对应于 GaAs 阵中重空穴子带上的电子跃迁到第一、第二电子子带上的光吸收。二者之间的能量差为 40meV 左右,与 19nm 阵中估算的子能带间隔 32meV 相接近。从上面的光谱测量可知,器件的基本结构是完好的。

样品制作过程首先是用快腐蚀剂除去器件单元之间的导电层,然后在每个分立台面上蒸发 AuGeNi 并合金做源、漏电极。为提高 GaAs 阵中二维电子的加热效率,我们在源、漏电极之间用选择腐蚀 n-GaAs 顶层的办法形成栅沟道,然后在沟道内蒸 Au,利用 Au 电极与 n-Al<sub>0.34</sub>Ga<sub>0.66</sub>As 层的肖特基势垒中内建电场,使栅以下的阵中形成弱电子耗尽。这样源-漏间电场主要集中在这狭窄的区域内。

由于受光刻条件的限制,我们稍许放宽器件的尺寸。器件的源与漏之间距离为 25μm,栅长度为 5μm,栅宽度约为 1500μm。

### 3 器件特性与结果分析

电荷注入器件作为一种三端器件,它与双极型晶体管有相似之处,其中源、漏和栅极分别相当于双极型晶体管的发射极、基极和集电极。以下采用晶体管的术语来描述器件特性。

图 1(图 1~3 见图版 I)是共基极接法,以发射极电流为参数的收集极电流-电压特性。当 V<sub>c</sub>=0 时,由于 AlGaAs 势垒的阻挡作用,I<sub>c</sub>=0;当 V<sub>c</sub>>0 时,收集极相对发射极为正偏,GaAs 阵中有二维电子积累,阵中电子有可能通过热辅助隧穿到达收集极,形成收集极电流。而且 V<sub>c</sub> 越大,电子的隧穿几率越大,收集极电流也越大。当 V<sub>c</sub> 增大到一定值时,由发射极注入的电流,除很小部分流向基极以外,大部分通过隧穿到达收集极。因而受恒流条件的限制,流向收集极的电流亦将达到饱和。和室温 300K 下的特性相比,随 V<sub>c</sub> 增加,77K 的收集极电流 I<sub>c</sub> 达到饱和较晚,而且 I<sub>c</sub> 在饱和区部分也不如室温下那么平坦。这是由于随温度由 300K 降至 77K,通过渐变势垒的热辅助隧穿受到很大的抑制,需要外加更大的 V<sub>c</sub> 才能将恒定的发射极偏流拉向收集极。仔细观察图 1 中 77K 的特性可以发现,在高 V<sub>c</sub> 偏压下,I<sub>c</sub> 呈现出一个台阶状的增加。我们认为该台阶的出现标志着量子阵中第二个子带开始被占据,为阵中电子提供了新的隧穿逃逸通道。I<sub>c</sub> 上的台阶反映了二维态密度( $m^*/\pi\hbar^2$ )台阶状态密度的特性。

图 2 是共基极接法,以发射极电压为参数的收集极电流-电压特性。和图 1 相比,I<sub>c</sub> 没有呈现明显的饱和状态。这主要是由于随 V<sub>c</sub> 增加,栅沟道的电导率随之增加,在恒定发射极电压偏置下,发射极电流也随之增加,因此 I<sub>c</sub> 不会出现饱和。

图 3 是共发射极接法,以收集极电压为参数的基极电流-电压特性。从图中可以看到,在基极偏压零点附近,电流首先为负,然后在零附近趋于饱和,后又迅速增大,并且随温度降低,负电流绝对值减小。出现上述特性的原因是不难理解的。如图 4 所示,对于恒定的收集极偏压 V<sub>c</sub>,当基极偏压 V<sub>D</sub>=0 时,电流从收集极分别流向发射极和基极,即 I<sub>cs</sub> 和 I<sub>cd</sub>。以从基极流入电流为正, I<sub>cd</sub><0。随着 V<sub>D</sub> 的增大,发射极与基极之间又形成由基极到发射极的正电流 I<sub>ds</sub>,使得基极负电流绝对值减小,直到 I<sub>cd</sub> 与 I<sub>ds</sub> 相消,基极电流达到饱和。进一步增加 V<sub>D</sub>, I<sub>ds</sub> 随之增大,这时阵中二维电子对电流贡献起主导作用。

前面已经提到过,从理论上说,电荷注入器件基本原理就是通过施加于源与漏极之间的

电压使二维电子温度升高,从而获得足够动能越过势垒到达收集极,在源、漏之间形成负的微分电阻。实验上,在图3中继续增加基极偏压,没有看到负阻效应。分析原因有以下二个:一是栅以下的沟道长度仍太大,使得栅电极下沟道中电场仍不够强,大部分电子仍无法获得足够能量以越过势垒到达收集极。继续加大基极偏压,会导致材料的击穿。文献[1]上报道的CHINT器件,源漏距离为 $4\mu\text{m}$ ,栅以下的沟道为 $1\mu\text{m}$ ,这是我们器件的沟道长度的 $1/5$ 。另外一个原因就是源与漏电极接触面积较大。随 $V_{DS}$ 增加到大于 $V_C$ ,有相当一部分漏电流通过由衬底向漏电极的直接隧穿而流入收集极。它很可能湮没了由沟道向衬底注入的电子流。因此,使我们无法看到由于沟道中电子实空间转移引起的负微分电阻现象。

## 4 结论

我们对GaAs/AlGaAs异质结电荷注入晶体管的制作工艺及器件的工作特性、物理过程进行了详细研究,在300K和77K下,测量了共基极接法下,分别以发射极电流和电压为参数的收集极电流电压特性,结果与双极型晶体管特性相吻合。同时还测量了共发射极接法下,以收集极电压为参数的基极电流电压特性,并在理论上分析和解释了其中出现小电流饱和效应的原因。根据实验分析指出,为了要获得负微分电阻效应,需要同时从缩短沟道长度以及减小电极接触面积这两方面入手。

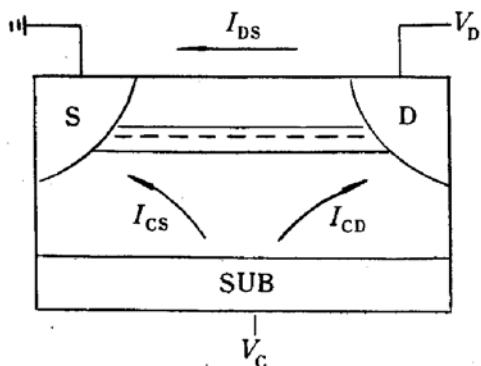


图4 源、漏与收集极之间电流方向简图  
( $V_D < V_C = \text{Const.}$ )

## 参 考 文 献

- [1] S. Luryi, A. Kastalsky, A. C. Gossard *et al.*, IEEE Trans. Electron. Devices, 1984, **31**:832.
- [2] S. Luryi, Appl. Phys. Lett., 1991, **58**(16):1727.
- [3] S. Luryi, P. M. Mensz, M. R. Pinto *et al.*, Appl. Phys. Lett., 1990, **58**(17):1787.
- [4] M. Mastrapusqua, S. Luryi, F. Capasso *et al.*, IEEE Trans. Electron. Devices, 1993, **40**:250.

# Heterostructure Charge Injection Transistor

Li Guirong, Zheng Houzhi, Li Yuexia, Guo Chunying,  
Li Chengfang, Zhang Penghua and Yang Xiaoping

(National Laboratory for Superlattices and Microstructures, Institute of Semiconductors,  
The Chinese Academy of Sciences, Beijing 100083)

Received 19 September 1994, revised manuscript received 27 February 1995

**Abstract** By investigating the structure and processing of GaAs/AlGaAs heterostructure charge injection transistor, and analyzing the operation characteristic, the physical process of the device is presented theoretically, and further improvement is also discussed.

**EEACC:** 2506Z; **PACC:** 7145G, 7340L