

真空微电子器件的栅极制造技术*

朱长纯 关 辉 李天英

(西安交通大学真空微电子与微电子机械研究所 西安 710049)

摘要 本文详细地介绍了真空微电子栅极工艺制造的自剥离与无版光刻技术，并用这两种方法分别制造出了符合要求的栅极结构。在现有的条件下进行了栅控场致发射特性的测试，并通过实验曲线计算出了栅控场致发射的三个参数。

EEACC: 2560S, 2550G, 2340

1 引言

真空微电子的栅极孔洞与硅锥的配合及制造，是真空微电子器件的一个关键性技术。制造栅极时芯片上已有硅锥阵列而形成凹凸不平的表面，要在这样的表面上光刻形成直径 $3\mu\text{m}$ 或更小的栅孔，又要求与硅锥逐个对应套准，利用常规的半导体制造技术，几乎无法完成。尽管光刻版图可以做得很小，每一孔对应一个孤立的直径为 $2\mu\text{m}$ 的图形，曝光显影后很难将图形保留下，加上硅衬底表面不平整，就更难以保留下图形。如果将光刻版图做得较大（如 $4\mu\text{m}$ ），虽然图形得以保留，但由于金属腐蚀的各向同性，侧向腐蚀很大，所形成的孔径很大（约 $10\mu\text{m}$ ），而且边缘状况极差，在栅极和阳极间高压作用下，很容易引起栅孔边缘毛刺的场致发射，致使器件失效。鉴于这个原因，我们探索出两种栅极制造技术，利用线度为 $4\mu\text{m}$ 的光刻图形制作 $3\mu\text{m}$ 左右的栅孔，获得成功。

2 自剥离技术

2.1 自剥离原理

自剥离技术的特点是用较大图形制作微小栅孔，其中巧妙地运用了有机膜各向同性的特点，首先平化表面，在已形成硅锥阵列的芯片上涂敷一层一定厚度有机膜，平化一层平坦的光滑表面，然后在有机膜上匀一层光刻胶，经曝光显影坚膜后，在光刻胶的保护下对有机膜进行各向同性腐蚀，腐蚀过程中旋转硅片，增大纵向腐蚀深度，随后蒸发一层铝膜，最后溶去有机膜以剥离掉尖锥上面的金属，如图1所示。这里的关键是有机膜的腐蚀，如果控制不当，将不可能制成有效的栅极。

* 国家自然科学基金委与国家教委资助课题

朱长纯 男，1936年生，教授，博士导师，从事真空微电子的研究

关 辉 男，1957年生，硕士，高级工程师，从事真空微电子的研究

1994年10月11日收到初稿，1995年4月4日收到修改稿

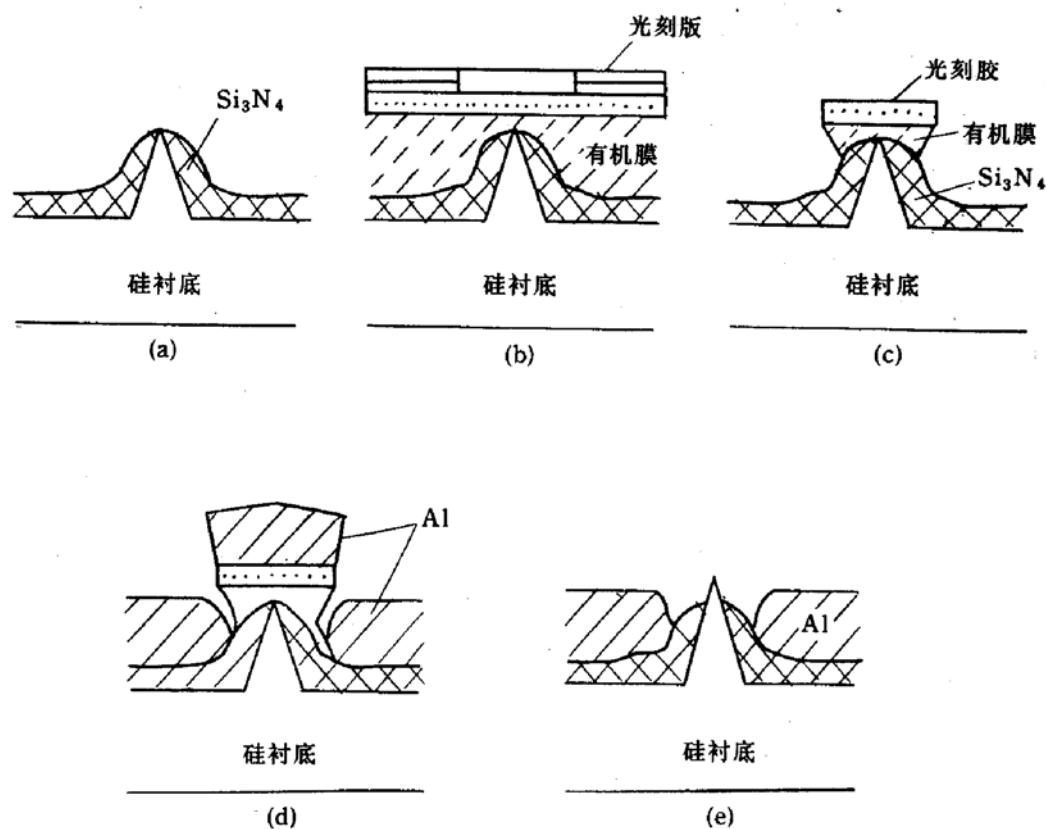


图 1 自剥离栅极工艺过程

2.2 自剥离栅极工艺过程

硅片准备 将已形成硅锥阵列的芯片清洗后,采用 LPCVD 淀积一层氮化硅绝缘层,厚度约 $0.3\sim0.4\mu\text{m}$. (这个厚度主要是考虑绝缘层耐压不低于 100 伏),如图 1(a)所示.

涂胶 对已形成氮化硅绝缘层的芯片先匀一层厚度约 $1.5\mu\text{m}$ 左右的有机膜,固化后再匀一层 $0.1\mu\text{m}$ 的光刻胶, 进行光刻. 如图 1(b)所示.

刻蚀 将光刻显影后的芯片坚膜后进行有机膜的旋转腐蚀, 旋转速率为 50 转/分, 时间为 50 ± 5 秒, 腐蚀后的形状如图 1(c)所示. 这是自剥离技术的关键.

蒸铝 利用电子束蒸发 $1.4\mu\text{m}$ 的铝. 如图 1(d).

自剥离 将芯片浸入发烟硝酸约 2 分钟, 剥离掉硅锥顶的有机膜及其上的铝层, 清洗烘干后, 在等离子刻蚀机上对硅锥尖端的氮化硅轻微刻蚀, 形成的栅结构如图 1(e)所示. 至此完成全部栅极自剥离工艺.

2.3 自剥离工艺结果及讨论

图 2(见图版 I)为一组自剥离工艺过程的 SEM 照片. 图 2(a)为硅锥阵列的芯片; 图 2(b)为剥离后的照片. 从这一组照片来看, 自剥离的栅极孔洞, 边缘整齐, 均匀一致, 孔径在 $2.5\sim3\mu\text{m}$ 之间, 比光刻图形尺寸小 $1\mu\text{m}$ 以上, 达到了预期的效果.

3 无版光刻技术

3.1 无版光刻原理

无版光刻栅极技术是在考虑到芯片表面由于硅锥阵列形成的凹凸不平的特点而提出的一种新颖的栅极技术。该技术的特点是利用了芯片表面凹凸不平这一特征，用光刻胶涂平表面，采用层剥光刻胶的办法制作栅孔，从而避免了凹凸表面难以光刻及孔、尖套准的难点。

在已有硅锥阵列的芯片上采用 LPCVD 淀积一层 Si_3N_4 绝缘层，然后直接蒸发一层栅金属铝，如图 3(a)所示；由于芯片表面硅锥的存在，使得铝层也按硅锥形貌呈现凹凸不平的特点。在芯片上涂一层约 $1.5\mu\text{m}$ 以上的光刻胶，使表面光滑平整，彻底将凸起的铝埋入，整片曝光，如图 3(b)所示；由于铝的凸起部分距离胶的上平面比其他部位的铝要近得多，显然只要能够均匀地一层层剥离光刻胶，凸起的铝层就会首先暴露出来，只要适当控制层剥速率，就可控制铝的暴露部分达到要求的程度，如图 3(c)所示；然后对铝进行腐蚀，待露出硅锥以后，去胶即可完成无版光刻的栅极制造，如图 3(d)所示。

3.2 无版光刻栅极工艺过程

无版光刻栅极工艺主要包括在已有硅锥阵列的芯片上淀积 Si_3N_4 ，蒸栅金属铝，涂胶，无版光刻，层剥光刻胶，栅孔腐蚀，绝缘层腐蚀等。无版光刻的名称就是由于光刻时不使用光刻掩膜版而得来的。

3.3 结果与讨论

图 4(见图版 I)是无版光刻技术制造的栅极 SEM 照片。从这组照片来看，栅孔边缘整齐，均匀一致，达到了设计要求，证明该技术是完全可行的。

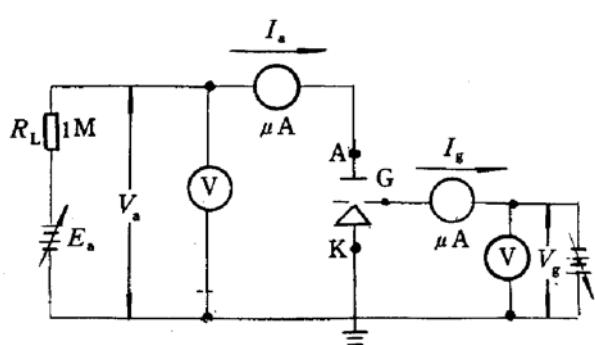


图 5(a) 栅控特性测试原理电路

4 栅极特性的测试与讨论

4.1 测试曲线

图 5(a)为本实验的测试电路， R_L 为限流电阻。我们首先对栅极阴极间的场致发射进行了测试。该栅极覆盖 8 个单元的硅锥，共计 $8 \times 361 = 2888$ 个硅锥。栅极正向特性曲线及 F-N 曲线如图 5(b)和(c)所示。样品的栅控特性及 F-N 曲线如图 5(d)和(e)所示。图 5(c)和(e)中的电流单位为 A，电压单位为 V。

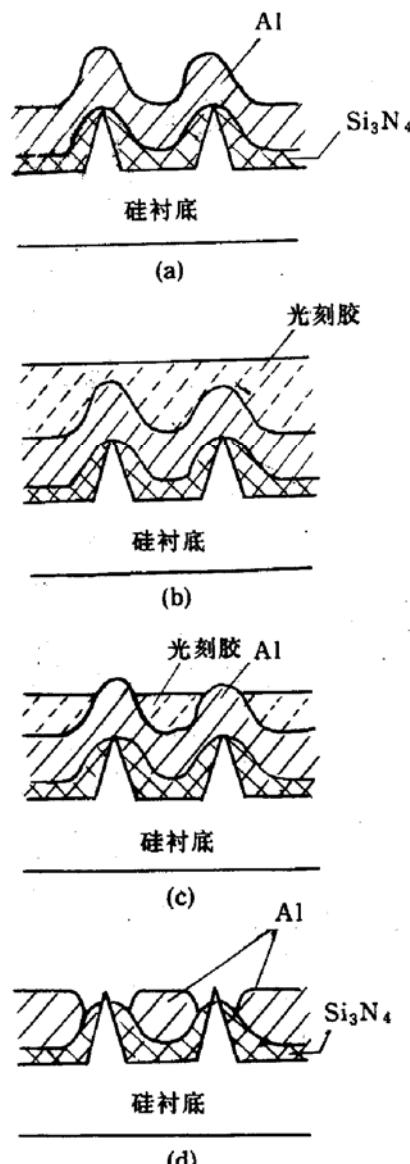


图 3 无版光刻栅极原理

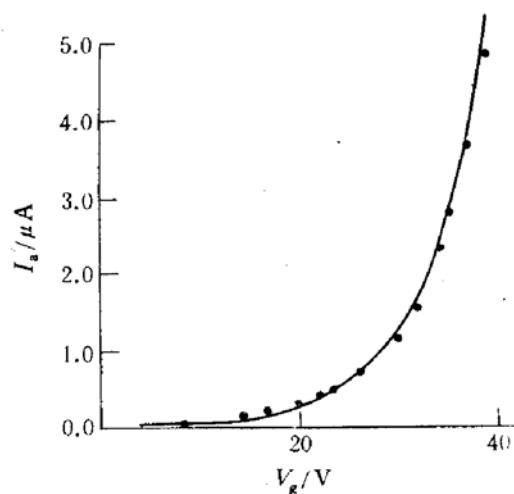


图 5(b) 棚极正向 I-V 特性

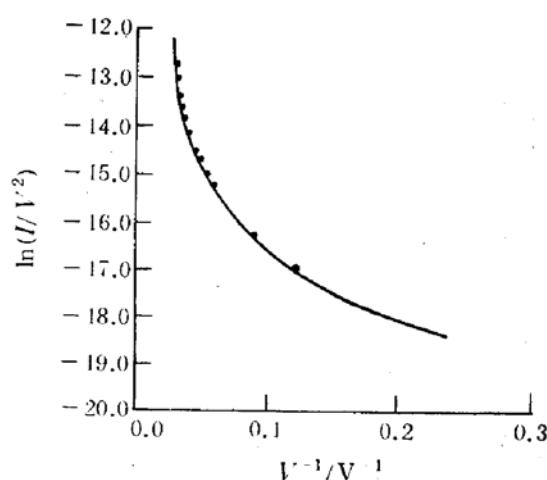


图 5(c) 棚极正向特性的 Forster-Nordheim 曲线

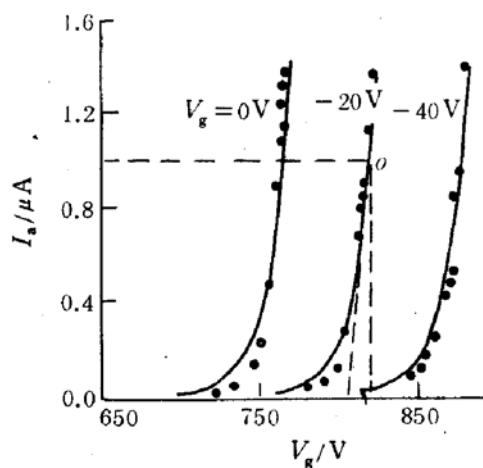


图 5(d) 棚极特性 I-V 曲线

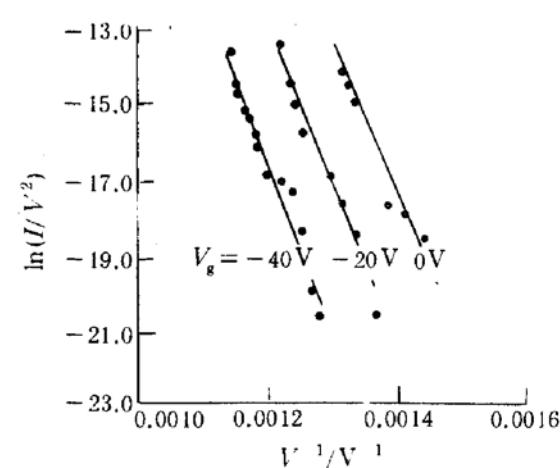


图 5(e) 棚极特性的 Forster-Nordheim 曲线

同时, 我们发现这种器件也可以工作在负栅压状态。当阳极电压高到一定程度后, 阴极电子会被阳极电场拉出来, 这时如果栅极为负电压, 栅极电场就会阻止阴极电子逸出, 阳极电流将随着栅极电压越负而变小或终止。我们将阳极电压固定在 750V, 在负栅压工作状态下测得的阳极电流随栅极电压变化的阳棚特性如图 5(f) 所示。

从上面的测试可以看出, 用以上技术制造的栅极获得了良好的栅控特性。

4.2 参量计算

利用以上实验曲线可以获得真空微电子器件的几个主要参量值: 跨导、内阻和放大倍数。由栅控特性曲线的一般形式 $I_a = f(V_a, V_g)$ 全微分得:

$$dI_a = \frac{\partial I_a}{\partial V_g} dV_g + \frac{\partial I_a}{\partial V_a} dV_a \quad (1)$$

图 5(f) 负栅压状态下阳极电流与栅极电压特性曲线

由上式可定义该器件的三个主要参量:

(1) 跨导 跨导表征了栅压对阳极电流的控制能力,其值为阳极特性曲线的斜率. 从图 5(f)的 o 点得到:

$$S = \frac{\partial I_a}{\partial V_g} |_{V_a} = 0.21 \mu A/V \quad (2)$$

(2) 内阻 内阻表征了阳极电压对阳极电流的控制能力,阳极电流越大,内阻越小. 从图 5(d)的 o 点可以得到样品的内阻为:

$$R_i = \frac{1}{\partial I_a / \partial V_a} |_{V_g} = 15 M\Omega \quad (3)$$

(3) 放大倍数 定义为 $u=S R_i$, 我们从(2)式(3)式可以直接求出 o 点的放大倍数: $u=3.15$.

5 结论

从上面的实测栅控特性曲线可以看出,我们提出和使用的无版光刻技术、自剥离技术是完全可行的,具有良好的栅极控制特性. 在现有的工艺条件下,这一套特殊的设计方案完全可以制成较为理想的真空微电子器件.

参 考 文 献

- [1] R. B. Thomas *et al.*, Solid-State Electron., 1974, **17**:155~163.
- [2] C. E. Hunt *et al.*, IEEE Trans. Electron Devices, 1991, **38**(10):2309~2311.
- [3] R. B. Marcus *et al.*, Appl. Phys. Lett., 1990, **56**(3):236~238.
- [4] N. A. Cade *et al.*, IEEE Trans. Electron Devices, 1989, **36**(11):2709~2714.

Gate Fabrication Techniques for Vacuum Microelectronic Devices

Zhu Changchun, Guan Hui and Li Tianying

(Institute of VME & MEMS, Xi'an Jiaotong University, Xi'an 710049)

Received 11 October 1994, revised manuscript received 4 April 1995

Abstract In this paper, two kinds of techniques fabricating the gate of the vacuum microelectronics (VME) device, the self-align lift-off and mask-free photolithography, are introduced in detail. The gate-control field emission characteristics are tested. Three main parameters are calculated.

EEACC: 2560S, 2550G, 2340