

(Pt 及其硅化物)/硅界面的深能级研究

丁 孙 安 许 振 嘉

(中国科学院半导体研究所 北京 100083, 表面物理国家重点实验室 北京 100080)

摘要 本文利用深能级瞬态谱 (DLTS), 详细研究了 (Pt 及其硅化物)/Si 界面上存在的各种深能级缺陷中心, 并分析了引起这些缺陷的原因及与界面原子结构的关系。

PACC: 7155, 7340S

1 引言

Pt 及其硅化物作为门电路或互联电路在半导体器件中有着广泛而重要的应用。但是 (Pt 及其硅化物)/硅界面的(杂质/缺陷)态往往对器件的性能和寿命有重要的影响, 例如由于界面互混或 O、C 等杂质的存在, 在制备 Pt/Si 接触时很容易在界面引入浓度很高的(杂质/缺陷)态, 从而得不到较好的 Schottky 势垒^[1]。因此研究界面的(杂质/缺陷)中心对于提高和改善器件性能将很有意义。

关于 Si 中 Pt 杂质行为的研究已有很多工作^[2-4], 但基本上都是利用热扩散法将 Pt 扩散到 Si 中, 然后用不同的方法(深能级瞬态谱 (DLTS), Hall 效应法, 电导与热光导法, 以及电子回旋共振法)研究 Si 衬底中 Pt 杂质的物理行为。事实上, 这种研究方法并不能真正反映界面的(杂质/缺陷)态, 而主要是体内的杂质行为。

DLTS 是目前研究深能级最理想的方法之一。本工作将直接以 Pt 或 Pt 硅化物薄膜作为 Schottky 势垒的金属极, 利用 DLTS 直接探测 (Pt 及其硅化物)/硅界面的深能级中心, 并分析所对应的杂质、缺陷态。

2 实验

实验选用两种类型的硅衬底: n-Si(100), $\rho \sim 2-4\Omega\text{cm}$; p-Si(111), $\rho \sim 8-13\Omega\text{cm}$ 。硅衬底经常规化学清洗, 氧化, 光刻, 腐蚀后制备出直径为 1mm 的圆形窗口, 在超高真空 (10^{-7}Pa) 及室温下, 电子束蒸发 200 Å 的高纯金属 Pt(99.9%) 于窗口内的 Si 衬底上。

分别采用真空炉退火 (VFA) 和快速退火 (RTA) 两种方式对样品进行处理。真空退火的真空中度为 10^{-3}Pa , 时间为 60min; 快速退火是在 N₂ 气氛下进行的, 时间为 20s。

两种退火的温度都分别为 300°C, 400°C, 500°C 和 600°C。退火后，样品形成（硅化物/硅）接触的二极管。详细情况可参考文献[1]。

实验用仪器为匈牙利 Semitrap 公司的高灵敏度锁相深能级瞬态谱仪 DLS-82E，并配有 IBM-PC 计算机进行数据采集和处理。DLS-82E 是一种多功能的综合测试系统，可进行温度扫描或频率扫描的微分 DLTS 测量；可测量陷阱的俘获截面和深度分布。主要参数如下：(1) DLTS 灵敏度，当 $S/N = 1$ 时， $\Delta C = 2 \times 10^{-5} \text{ pF}$ ，或浓度大于 10^{16} cm^{-3} 的电活性杂质缺陷都能探测到；(2) 电容桥，最大可测电容为 1000 pF，最小为 1 pF，恢复时间为 5 μs；(3) 锁相放大器，灵敏度范围是 1mV—1V，重复频率为 0.25Hz—2.5kHz（相应的陷阱发射率为 $0.5 \text{ s}^{-1} \leq e_n \leq 5 \times 10^3 \text{ s}^{-1}$ ）；(4) 温度扫描范围是 77—450K，变化速率小于 1K/s，典型的扫描时间为 20min。

对所有样品都进行了固定重复频率下的温度扫描 DLTS 测量。其中，n-Si 衬底样品的温度扫描范围为 77—340K；p-Si 衬底样品的扫描范围是 77—200K。升温速率都小于 0.5K/s。改变率窗，可使同一陷阱的 DLTS 峰出现在不同温度下，利用下面的 Arrhenius 关系（公式 1）求出深能级的位置。

$$T^{-2} e_n = C \sigma_n \exp(-\Delta E / kT), \quad (1)$$

其中， T 为瞬态峰对应的温度； e_n 为电子发射率； C 为常数； σ_n 为电子的俘获截面，且随温度的变化不明显，可作常数处理； $\Delta E = E_c - E_T$ ，为导带与缺陷能级之间的差； k 为玻尔兹曼常数。

将温度固定在某一峰对应的值上，改变所加脉冲宽度，通过频率扫描可求出这个缺陷中心的俘获截面。在同样脉冲高度下，改变所加负偏压，可得深能级浓度在深度上的分布^[5]。

3 结果

3.1 n-Si 衬底样品界面

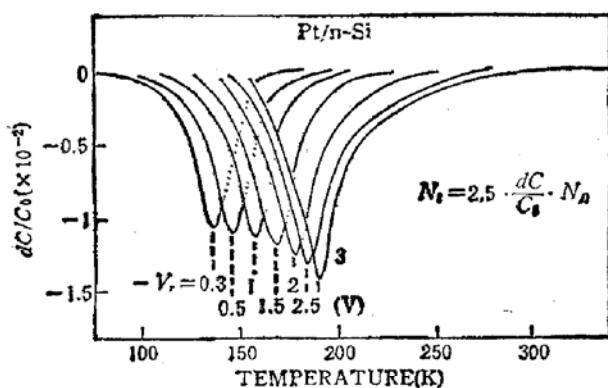


图 1 Pt/n-Si 界面的深能级中心 E_0 ，其能级位置随反向偏压而变化

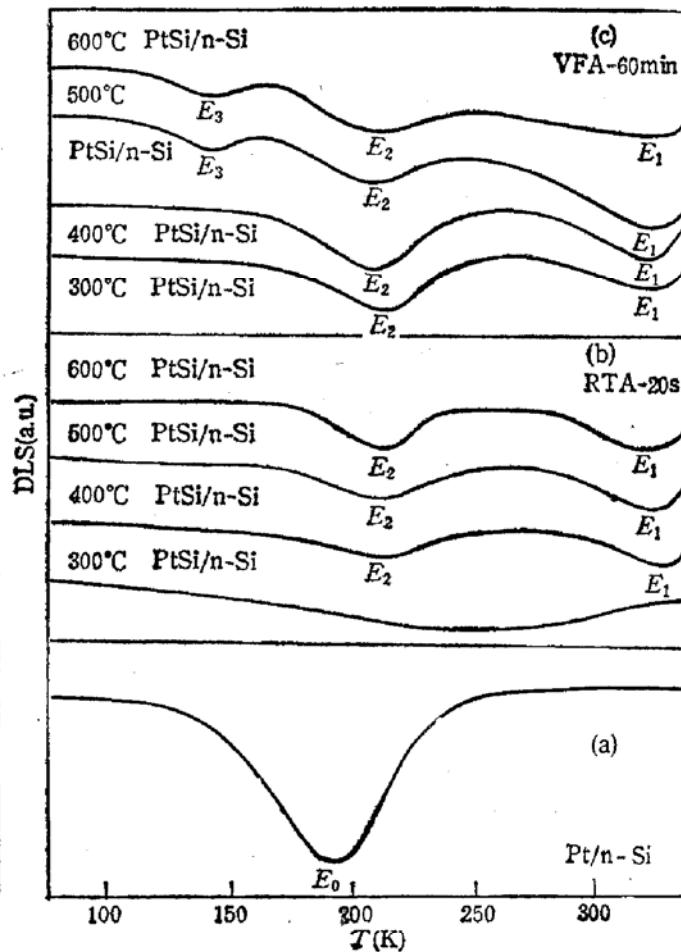


图 2 n-Si 衬底样品各种界面典型的 DLTS 谱
(a) Pt/n-Si (b) RTA (c) VFA

令 Pt/n-Si 界面的深能级为 E_0 , E_0 的能级位置随界面下的深度(或反向偏压)发生变化, 如图 1 所示。 E_0 由 $V_r = -0.3V$ 的 $E_0 - 0.22\text{eV}$ 变化到 $V_r = -3V$ 的 $E_0 - 0.30\text{eV}$ 。 E_0 的俘获截面约为: $\sigma_s = 1.7 \times 10^{-17}\text{cm}^{-2}$, 浓度大约是 $5 \times 10^{13}\text{cm}^{-3}$ 。

在 (Pt 硅化物/n-Si) 界面上共有三个深能级存在, 记为 E_1, E_2, E_3 , 具体参数见表 1, 其中 A 表示类受主缺陷。

表 1 (PtSi/n-Si) 界面深能级参数

深能级	类型	峰位 (K)	能级 (eV)	$\sigma_s (\text{cm}^2)$
E_1	A	323.7	$E_c - 0.508$	9.25×10^{-19}
E_2	A	208.1	$E_c - 0.256$	4.38×10^{-17}
E_3		144.3	$E_c - 0.227$	4.89×10^{-15}

图 2 所示为 n-Si 衬底各种样品界面典型的 DLTS 谱。图 3 为 E_1, E_2, E_3 三个深能级浓度 (N_i) 随界面下深度的变化。以上两图中各参数对应的测试条件为: 率窗 $f = 1208\text{Hz}$, 脉冲宽度 $t = 50\mu\text{s}$, 反偏电压 $V_r = -0.5\text{V}$ (对应的耗尽区宽度约为 $0.97\mu\text{m}$)。

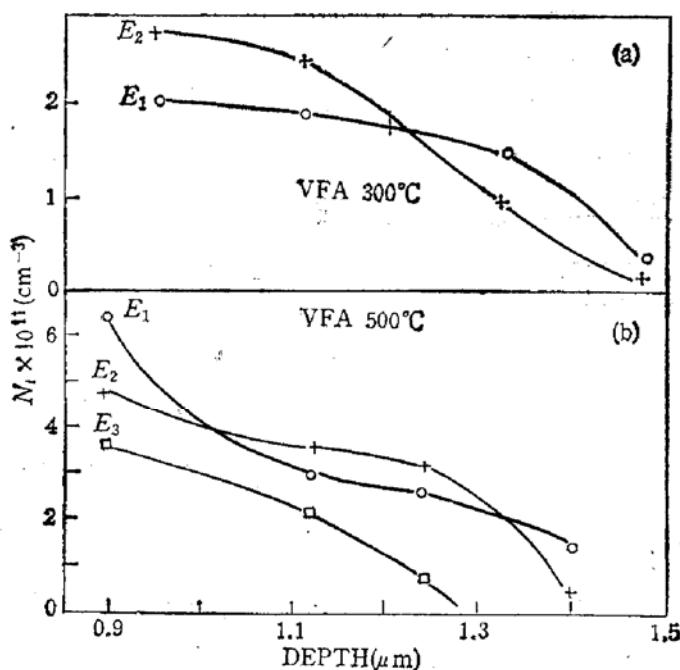


图 3 PtSi/n-Si 界面深能级浓度随界面下深度的变化

3.2 p-Si 衬底样品界面

Pt/p-Si 界面有一个浓度很高, 能级位置靠近价带顶的深能级 H_0 。 $H_0 = E_v + 0.148(\text{eV})$, $\sigma_s = 1.5 \times 10^{-16}\text{cm}^2$, H_0 的浓度 N_i 随深度下降很快, 如图 5(a) 所示。

在 (Pt 硅化物/p-Si) 界面上, 除了 Pt/p-Si 界面上就存在的 H_0 仍然存在以外(浓度下降约一个数量级), 还有浓度较低而能级位置较深的缺陷 H_2 , 以及一个浓度很高但靠近价带顶的连续能带 H_s 。 H_s 的能级范围大致在 $(E_v + 0.08\text{eV}) - (E_v + 0.12\text{eV})$ 的范围内。因此, 将其中心定义为 $(E_v + 0.10\text{eV})$ 。表 2 给出这些深能级的参数。其中 A, D 分别表示类受主和类施主。

表 2 Pt 硅化物/p-Si 界面深能级参数

深能级	类型	峰位(K)	能级位置(eV)	$\sigma_p(\text{cm}^2)$
H_x		100 ± 15	$E_\nu + (.10 \pm .02)$	1.3×10^{-17}
H_0	D	125	$E_\nu + 0.148$	1.4×10^{-16}
H_2	D/A	190	$E_\nu + 0.350$	6.4×10^{-14}

图 4 为 p-Si 衬底各种样品界面上典型的 DLTS 谱。图 5(a)、(b) 分别给出 (Pt/p-Si) 和 (Pt 硅化物/p-Si) 界面上的深能级 (H_x, H_0, H_2) 浓度随界面下深度的分布。在以上两图中, 各曲线与数据对应的测试条件为: 率窗 $f = 262\text{Hz}$, 脉冲宽度 $t = 10\mu\text{s}$, 反偏电压 $V_r = -0.5\text{V}$ (对应耗尽区宽度约为 $0.9\mu\text{m}$)。

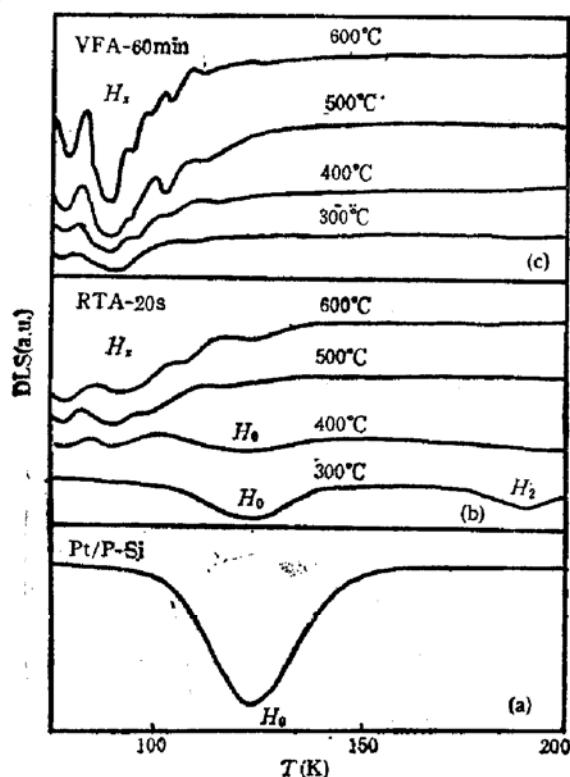


图 4 p-Si 衬底样品界面典型的 DLTS 谱
(a) Pt/p-Si (b) RTA (c) VFA

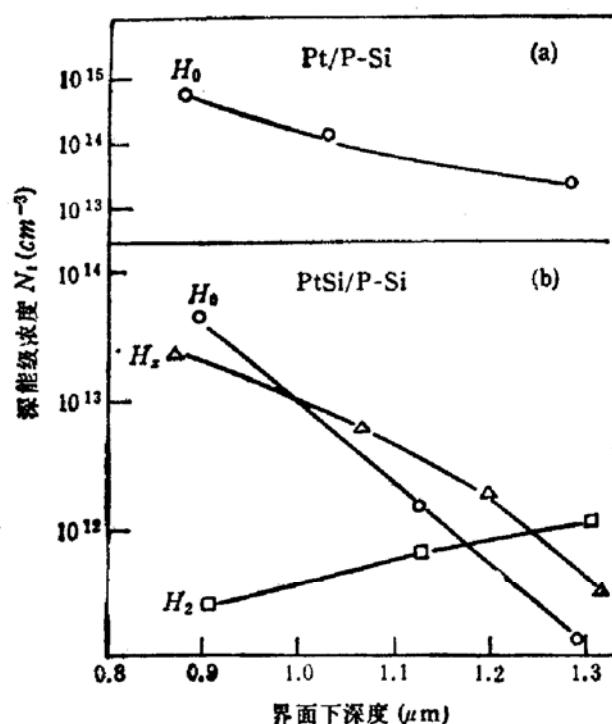


图 5 p-Si 衬底样品界面的深能级浓度随界面下深度的分布

4 讨论

4.1 E_0

Pt/n-Si 界面上的深能级 E_0 不是一个简单的缺陷中心, 其能级位置随反向偏压增加而远离导带, 即峰位向高温端移动 (图 1)。如果认为缺陷中心的电子发射率与电场有关, 那么对于 N 型样品, 当反偏电压增加时, 会使导带底与缺陷能级之间的直接距离变小, 从而提高电子发射率。根据公式(1), 在同样的率窗下 (即相同的脉冲频率), 对应高电子发射率的瞬态峰应向低温移动。但实验结果却相反, 这说明缺陷中心的电子发射率与电场无关, 而只能认为与其本身结构有关。也就是说, 引起 E_0 的缺陷中心结构随界面下的深

度而变化。

许多关于 Si 中扩散 Pt 的深能级研究结果表明^[2-4], 导带下 0.20eV 到 0.26eV 之间的能级都可能是与 Pt 有关的深能级。这一范围基本上与 E_∞ 的变化范围相当。再考虑到室温下 Pt/Si 界面严重的互扩散现象^[6], 可以认为 E_∞ 至少与 Pt 原子有关。此外, E_∞ 的浓度很高 (10^{13} cm^{-3}) 而且随反偏压的增加不下降反而有所上升。这说明 E_∞ 不仅与 Pt 杂质有关, 也许与扩散的 Si 原子有关, 只有这样才能解释 E_∞ 浓度的反常变化。由文献^[1]的详细讨论可知, Pt/Si 界面除了严重的互混, 还有相当数量的 C,O 杂质, 以及 Si 表面的原始缺陷, 这些因素都使得界面复杂化。一方面不难理解在这样的界面上会出现 E_∞ 这样一个特别的能级; 另一方面又很难对 E_∞ 有更清楚的解释。因此, 把 E_∞ 看作是 Pt,Si 原子以及其他界面(杂质/缺陷)等的络合物。所以, 由于 Pt,Si 原子浓度在界面层的较大变化, 会引起缺陷中心结构的变化, 从而有电子发射率随界面下深度的变化。此外, 缺陷中心还与 Si 原子有关, 可以理解在界面下较深的地方仍有较高的缺陷浓度。

由以上讨论可知, E_∞ 显然与界面情况很有关系, 也应与样品的制备过程有关系。这样, 不同方法或不同条件下得到的样品, 其界面的深能级情况也会有所不同。

4.2 E_1, E_2, E_3

样品退火后形成 (Pt 硅化物/n-Si) 界面, 深能级发生明显变化。一方面, 浓度大大下降 (10^{13} cm^{-3} 下降到 10^{11} cm^{-3}), 另一方面, 不同的退火条件产生了三个新的深能级 (E_1, E_2, E_3)。这种变化的主要原因是界面的原子结构发生明显改变^[4], 首先是金/半界面向衬底 Si 一侧有较大的移动, 形成较完整、陡变的界面; 其次是杂质/缺陷浓度大大下降, 少量的 Pt 原子以杂质形式存在于衬底 Si 中; 另外, 两种界面的 C-V 特性差别很大, 结果表明 Pt/Si 直接接触没有形成理想的 Schottky 势垒, 而 PtSi/Si 接触则形成比较理想的 Schottky 势垒。

$E_1 (=E_\epsilon - 0.508 \text{ eV})$ 是一个很深的能级, 靠近禁带中间, 出现在 300—600°C 各种不同退火条件下形成的 PtSi/n-Si 界面上, 如图 2 所示。图 3 清楚表明, 与 E_2 相比, E_1 总是在界面下较深的地方, 浓度超过 E_2 , 这说明引起 E_1 的陷阱在硅中的分布深一些。这一点符合 Kwon 等^[4]的研究结果。他们在研究扩散在 Si 中的 Pt 原子产生的深能级时, 发现一个很深的受主能级: ($E_\epsilon - 0.52 \text{ eV}$), 与 E_1 的位置接近。这个能级被指认为处于 Si 晶格间隙的 Pt 原子与 O 或其它 (杂质/缺陷) 络合而产生, 因为间隙位置的 Pt 原子总要比替位的 Pt 原子扩散的快一些。因此, 认为 E_1 是与间隙 Pt 原子有关的一个深能级。

$E_2 (=E_\epsilon - 0.256 \text{ eV})$ 在室温下基本上处在 Fermi 能级附近, 也出现在所有 (PtSi/n-Si) 界面。前已提及, 与 E_1 相比, E_2 的浓度随深度的增加而下降较快, 这说明 E_2 的分布比较靠近界面。关于这一能级已有很多报道^[2-4,7], E_2 被一致指认为与 Si 中替位 Pt 原子有关。

$E_3 (=E_\epsilon - 0.227 \text{ eV})$ 虽然接近 E_2 , 而且也处于替位 Pt 所引起的深能级范围之内, 但 E_2, E_3 是两个来源完全不同的深能级, 因为 E_3 只出现在高温长时间退火形成的样品界面。显然, E_3 是一个与退火过程有关的深能级。比如说 E_3 是由退火过程引入的某种热缺陷所引起, 并在界面附近浓度很高, 随界面下的深度增加, 浓度迅速下降。

4.3 H_0

$H_0 (=E_\nu + 0.148\text{eV})$ 是一个相对较浅的深能级，靠近价带顶。 H_0 不仅出现在 Pt/p-Si 界面，也出现在 (Pt 硅化物/p-Si) 界面上。其浓度很高，在 Pt/p-Si 界面可达 10^{14}cm^{-3} 量级。退火后，浓度降低 2—3 个数量级。如图 5(a) 所示， H_0 集中在界面附近，随负偏压的增加(深度)浓度迅速下降。由图 4 可知，退火后 H_0 主要出现在低温快速退火形成的 $\text{Pt}_2\text{Si}/\text{p-Si}$ 界面上。文献[1]中已详细讨论过，($\text{Pt}_2\text{Si}/\text{Si}$) 界面是相对最为完整的界面，杂质和缺陷较少。因此， H_0 应该主要与 Pt 原子有关。但是还没有看到过 Pt 在 Si 中的这个能级的报道，这一方面可能因为 H_0 很浅，对于某些实验方法(例如 Hall 效应法，光导法和热导法)，如果不是在低温下测量，或由于仪器对浅能级探测的限制，一般不易观察到 H_0 ；另一方面，可能因为 H_0 是一个不稳定的能级，随退火温度的升高，浓度迅速下降，且在一定的条件下能级位置会发生移动(比如 H 等离子体处理^[3])，若样品的制备方法不同时，有可能 H_0 就不存在。这里，我们指认 H_0 与 Si 中替位 Pt 原子有关。

4.4 H_2, H_x

$H_2 (=H_\nu + 0.35\text{eV})$ 是一个较深的能级，与 H_0 不同，它不是集中在界面附近，而在界面下有一定的深度分布(如图 5(b))。关于这一能级以前有很多报道^[2-4]，被认为是一个两性能级，即在一定条件下为类施主；一定条件下又表现为类受主。但 H_2 仍是一个与 Pt 有关的深能级，或是 Pt 原子与浅受主杂质 B 络合而成。

H_x 是一个集中在界面附近，以 ($E_\nu + 0.10(\text{eV})$) 为中心的深能级连续态。由于 H_x 正处于仪器能够探测到的最浅能级的附近，加之没有明确的峰形，因此很难确定其能级位置。图 4 表明，随着退火温度和时间的提高， H_x 的浓度越来越大。也正是由于 H_x 的浓度很高，以至“淹没”了其附近的 H_0 ，以及其它浓度较低的深能级。因此，在 VFA 退火及 RTA 高温退火样品中，DLTS 谱只有明显的 H_x 出现，而看不到其它深能级。显然 H_x 反映了退火过程中在界面上引入的(杂质/缺陷)态。

5 结论

1. 在 (Pt 及其硅化物)/n-Si 样品界面共探测到四个深能级中心：

$E_0 (E_\nu - (0.26 \pm 0.04)\text{eV})$ 只存在于 Pt/n-Si 界面，而且能级位置和浓度随界面下的深度发生变化，浓度较高 ($\sim 10^{13}\text{cm}^{-3}$)，与界面互混层很有关系，指认是 Pt, Si 原子以及界面(杂质/缺陷)的络合物。

$E_1 (E_\nu - 0.508\text{eV})$ 和 $E_2 (E_\nu - 0.256\text{eV})$ 存在于所有 PtSi/Si 界面，浓度很低 ($\sim 10^{11}\text{cm}^{-3}$)。指认它们分别与 Si 中间隙 Pt 和替位 Pt 原子有关。

$E_3 (E_\nu - 0.227\text{eV})$ 只出现在高温长时间退火的样品中，被指认是退火过程中引入的热缺陷和杂质所产生的，或者可归因于 Si 原子在界面的扩散所形成的。

2. 在 (Pt 及其硅化物)/p-Si 样品界面共探测到三个深能级中心：

$H_0 (E_\nu + 0.148\text{eV})$ 在 Pt/p-Si 界面上的浓度很高 ($\sim 10^{14}\text{cm}^{-3}$)，退火后浓度大大下降，且集中分布在界面附近，被认为与替位 Pt 原子有关。 H_0 是一个不稳定的深能级中心。一方面，退火处理可以大大降低其浓度；另一方面，H 等离子体处理可以改变其能级

位置。因此, H_0 与界面的互混情况很有关系。

$H_2(E_v + 0.35\text{eV})$ 浓度很低, 但分布在界面下较深处, 是与间隙 Pt 原子有关的一个深能级。

$H_x(E_v + (0.10 \pm 0.02)\text{eV})$ 主要出现在样品经高温长时间退火后的界面上, 浓度较高 ($\sim 10^{13} \text{ m}^{-3}$)。 H_x 对应能级较浅的连续界面态, 与退火过程有关, 可以归因于一些热缺陷和杂质引起的。

3. 深能级中心与界面情况很有关系, Pt/n-Si 和 Pt/p-Si 界面虽然分别只有一种深能级 (E_0 和 H_0), 但它们浓度很高, 且不稳定。这显然与 Pt/Si 界面的复杂情况有关。

不同的退火条件对应不同的界面情况, 也对应不同的深能级中心。对于 n-Si 衬底样品, 退火温度越高, 时间越长, 界面深能级的个数也越多, 浓度也较大。对于 p-Si 衬底样品, 退火处理除了使原来的 H_0 浓度下降以外, 还在界面引入随退火温度升高而浓度越来越大的 H_x 。

致谢 本实验得到中国科学院上海技术物理研究所的资助及中国科学院半导体研究所卢励吾同志的大力帮助, 在此表示衷心的感谢。

参 考 文 献

- [1] 丁孙安. 中科院半导体所博士论文, 1992.
丁孙安, 许振嘉. 红外与毫米波学报, 1993, 12(5): 385
- [2] S. Broun, H. G. Grimmeiss and K. Spann, J. Appl. Phys., 1977, 48: 3883.
- [3] H. Carchano and C. Jund, Solid State Electron., 1970, 13: 83.
- [4] Y. K. Kwon, T. L. Shikawa and H. Kuwano, J. Appl. Phys., 1987, 61: 1055.
- [5] 卢励吾. 半导体杂志, 1984, No. 1: 39.
- [6] R. Matz *et al.* J. Vac. Sci. Tech., 1984, 2, 253.
- [7] A. A. Lebedev *et al.* Sov. Physics-Semicond., 1981, 16: 880.
- [8] Ding Sun-an, Xu Zhenjia, Lu Liwu and Zhou Jie. Proceeding of ICPS-21. Beijing: 1992.

Study of Deep Level Centers at Pt/Si and Pt-Silicides/Si Interfaces

Ding Sun'an and Xu Zhenjia

(Institute of Semiconductors, The Chinese Academy of Sciences, Beijing 100083)

(Laboratory for Surface Physics, The Chinese Academy of Sciences, Beijing 100080)

Abstract Deep Level Transient Spectroscopy (DLTS) was used to study the deep level centers at the Pt/Si and Pt-silicides/Si interfaces. The results show that various interfaces formed under different conditions have different distribution of various defect/impurity centers.

PACC: 7155, 7340S