

适用于宽温度范围和不同沟道掺杂浓度的 MOSFET 反型层载流子迁移率模型*

黄晓虎 阮 刚

(复旦大学微电子研究所 上海 200433)

摘要 本文基于决定载流子迁移率的晶格散射、电离杂质散射、表面粗糙散射等三种主要散射机制的考虑, 提出了一个有较明确物理意义的精度和实用性兼顾的 MOSFET 反型层中载流子迁移率半经验模型。模型适用的温度范围为 5K~370K, 沟道掺杂浓度范围为 $1 \times 10^{14} \text{ cm}^{-3}$ — $1 \times 10^{18} \text{ cm}^{-3}$ 。模型的计算结果同实验数据符合很好。

EEACC: 2560B, 2520, 2550B

1 引言

MOSFET 反型层迁移率是决定器件特性和影响器件模拟精度的重要参数。人们为建立精度高、物理意义明确而又能适用于器件、电路模拟的载流子迁移率模型曾作了不懈努力, 提出了多种模型^[1-7]。由于影响载流子迁移率的散射机制有晶格散射、电离杂质散射、中性杂质散射、晶格空位散射、载流子之间的散射、界面态散射以及表面粗糙散射等多种, 有些散射机制相当复杂, 至今尚未完全搞清, 所以建立物理意义非常明确的迁移率解析计算模型非常困难。目前在器件和电路模拟中应用的迁移率模型大多是半经验模型, 它们在计算迁移率数值的精确性和物理意义的明确性两方面各有不同。一个兼顾精度和实用性同时有一定物理意义的载流子迁移率模型, 一般通过以载流子受到散射的基本物理机制为框架, 引入尽可能少的经验参数来建立。

近来, 人们发现在低温下 MOSFET 的性能有很大改善: 开关速度加快、亚阈值摆幅减小、可靠性增加等^[8]。MOSFET 的低温应用促进了其低温特性模拟的需要, 这就有必要建立既适用于室温, 又适用于低温的迁移率模型。

此外, 随着集成电路的集成度的不断提高, MOSFET 的沟道长度已进入亚微米和深亚微米量级。为防止沟道穿通, 沟道的掺杂浓度越来越高。在沟道高掺杂情况下, 迁移率随垂直沟道方向有效电场 E_{eff} 的变化与轻掺杂时有明显不同^[9]。另一方面, 沿沟道方向的电场随着沟道长度的减短而增强, 在强电场作用下载流子运动会出现速度饱和^[10]和速度过冲^[11]。应用于器件模拟的迁移率模型必须考虑这些效应。

* 八·五攻关《先进CAD技术》资助项目
1992年7月13日收到本文, 1992年9月15日收到修改稿

但是,现有的迁移率模型往往或应用的温度范围不够,或未能充分考虑沟道掺杂浓度对迁移率的影响。为满足器件和电路模拟的需要,本文提出了一个适用温度范围为 5K—370K, 沟道掺杂浓度范围为 $1 \times 10^{14} \text{ cm}^{-3}$ — $1 \times 10^{18} \text{ cm}^{-3}$ 的反型层载流子迁移率模型, 并用有关实验数据进行了验证。

2 模型和分析

虽然影响 MOSFET 反型层中载流子迁移率的散射机制很多, 但起主要作用的是晶格散射、电离杂质散射和表面粗糙散射^[12]。假设这三种机制单独地起作用, 就有下式:

$$\frac{1}{\mu} = \frac{1}{\mu_{ph}} + \frac{1}{\mu_c} + \frac{1}{\mu_{sr}}. \quad (1)$$

这里, μ 为反型层载流子迁移率, μ_{ph} 、 μ_c 、 μ_{sr} 分别为单独考虑晶格散射、电离杂质散射或表面粗糙散射的迁移率。

不同散射机制在不同温度范围所起的作用是不一样的^[12]。温度为 300K 左右时, 晶格散射对载流子运动起决定作用。在 77K 左右时, 电离杂质散射和表面粗糙散射对载流子运动有非常显著的影响。因此有必要把绝对温度 T 作为迁移率模型中的一个基本变量。

迁移率模型中的另一个基本变量为垂直沟道方向的有效电场 E_{eff} , 它被定义为

$$E_{eff} = q \cdot (N_b + \eta \cdot N_r) / \epsilon_{Si}. \quad (2)$$

这里 N_b 为体电荷密度, N_r 为反型层电荷密度。 η 为常数因子, 对电子和空穴分别取 1/2 和 1/3。对电子, E_{eff} 是反型层内电场对电子分布的平均值^[13], 有明确物理含义。人们发现, μ 随 E_{eff} 的变化曲线不随衬底偏压和沟道掺杂浓度变化^[14], 但在低温(如 77K 左右或更低温度)和高沟道掺杂(大于 $1 \times 10^{17} \text{ cm}^{-3}$) 下, 这一结论不成立。

由于沟道掺杂浓度对迁移率有影响, 故沟道掺杂浓度也为迁移率模型的一个基本变量。

下面以电子为例, 分别讨论基于三种主要散射机制的迁移率建模。

2.1 晶格散射

1) 高温范围 ($77K \leq T \leq 370K$): 在该温度范围, 光学波声子和声学波声子散射共同起作用。

$$1/\mu_{ph} = \alpha_1 \cdot T^n \cdot E_{eff}^{\gamma} + \delta. \quad (3)$$

这里所采用的模型与文献[5]同样采用了余量的表达方式, δ 为 T 的二次多项式。 n 与 γ 是和表面晶向有关的参数。

2) 低温范围 ($5K \leq T \leq 77K$): 在该温度范围, 电子被限制在最低的支能带, 声学波声子散射起主要作用^[15]。

$$1/\mu_{ph} = \alpha_1 \cdot T \cdot E_{eff}^{1/3} + \delta. \quad (4)$$

在(3)(4)两式中 α_1 为待提取常数。

2.2 电离杂质散射

1) 高温范围 ($77K \leq T \leq 370K$): 电离杂质对载流子的散射几率随温度变化有两种截然相反的趋势。一方面随着温度升高, 载流子运动速度加快, 电离杂质散射几率减

小。另一方面，人们发现随着温度升高，反型层载流子对电离杂质散射的屏蔽作用大大减小，载流子受到电离杂质散射的几率也增大^[16]。在较高温度范围，前一方面的趋势起主要作用， μ_{nc} 随 T 增加而增加。

$$1/\mu_{nc} = \alpha_2 \cdot T^{-1} \cdot E_{\text{eff}}^{-\alpha} \cdot N_a. \quad (5)$$

α_2 与 α 是同 Si/SiO₂ 界面电荷密度有关的量， N_a 为沟道受主杂质浓度。

2) 低温范围 ($5K \leq T \leq 77K$)：在该范围，后一方面因素起主要作用， μ_{nc} 随 T 增加而减小。

$$1/\mu_{nc} = \alpha_2 \cdot T^{1/2} \cdot E_{\text{eff}}^{-\alpha} \cdot N_a. \quad (6)$$

2.3 表面粗糙散射

1) 高温范围 ($77K \leq T \leq 370K$)：一般认为表面粗糙散射与温度无关^[17]。表面粗糙散射所单独决定的迁移率的倒数 $1/\mu_{nsr}$ 与 E_{eff}^2 成正比。

$$1/\mu_{nsr} = \alpha_3 \cdot E_{\text{eff}}^2, \quad (7)$$

α_3 为待提取常数。

2) 低温范围 ($5K \leq T \leq 77K$)：在很低温度下，由于 freeze-out 效应，随着温度降低反型层厚度要减小，载流子运动更靠近表面^[18]，受表面粗糙散射的几率增大。因此有必要在表面粗糙散射所决定的迁移率模型中引入一个与此有关的因素。

$$1/\mu_{nsr} = \alpha_3 \cdot e^{-\beta \cdot T} \cdot E_{\text{eff}}^2. \quad (8)$$

$e^{-\beta \cdot T}$ 为引入的与温度有关的因素， α_3 为待提取常数。

综上所述，在低温范围反型层中电子迁移率为

$$\mu_n = \frac{1}{\alpha_1 \cdot T \cdot E_{\text{eff}}^{1/3} + \delta + \alpha_2 \cdot T^{1/2} \cdot E_{\text{eff}}^{-\alpha} \cdot N_a + \alpha_3 \cdot e^{-\beta \cdot T} \cdot E_{\text{eff}}^2}. \quad (9)$$

在高温范围 ($77K \leq T \leq 370K$)，反型层中电子迁移率为

$$\mu_n = \frac{1}{\alpha_1 \cdot T^* \cdot E_{\text{eff}}^{1/7} + \delta + \alpha_2 \cdot T^{-1} \cdot E_{\text{eff}}^{-\alpha} \cdot N_a + \alpha_3 \cdot E_{\text{eff}}^2}. \quad (10)$$

对空穴，除了表面粗糙散射所决定的迁移率模型以外，其他模型和电子完全相同。空穴表面粗糙散射所决定的迁移率的倒数 $1/\mu_{psr}$ 与 E_{eff} 成正比^[9]。

$$1/\mu_{psr} = \alpha_3 \cdot E_{\text{eff}}. \quad (11)$$

在低温范围 ($5K \leq T \leq 77K$) 与高温范围 ($77K \leq T \leq 370K$) 对于表面粗糙散射均采用(11)式。这是因为 PMOS 反型层厚度随温度变化比 NMOS 小得多^[18]。没有必要引入与温度有关的因素。

对空穴，在低温范围 ($5K \leq T \leq 77K$) 其反型层迁移率为

$$\mu_p = \frac{1}{\alpha_1 \cdot T \cdot E_{\text{eff}}^{1/3} + \delta + \alpha_2 \cdot T^{1/2} \cdot E_{\text{eff}}^{-\alpha} \cdot N_d + \alpha_3 \cdot E_{\text{eff}}^2}. \quad (12)$$

在高温范围 ($77K \leq T \leq 370K$)

$$\mu_p = \frac{1}{\alpha_1 \cdot T^* \cdot E_{\text{eff}}^{1/7} + \delta + \alpha_2 \cdot T^{-1} \cdot E_{\text{eff}}^{-\alpha} \cdot N_d + \alpha_3 \cdot E_{\text{eff}}^2}. \quad (13)$$

在(12)(13)式中， N_d 为沟道施主杂质浓度。

3 参数提取

基于实验数据^{[9][12][13][19]}, 采用自动优化方法, 我们用计算机进行模型参数提取。提取得到的模型参数值如表 1、表 2 所示。

表 1

	低温范围 ($5K \leq T \leq 77K$)		高温范围 ($77K \leq T \leq 370K$)	
	电 子	空 穴	电 子	空 穴
α_1	5.159×10^{-8}	2.081×10^{-7}	1.512×10^{-8}	6.991×10^{-9}
α_2	8.182×10^{-11}	7.103×10^{-9}	1.723×10^{-14}	5.707×10^{-9}
α_3	1.513×10^{-15}	4.894×10^{-14}	4.415×10^{-16}	2.561×10^{-14}
α	2.088	5.521	0.919	1.817
β	2.190×10^{-2}			
π			1.639	2.119
γ			5.851	7.478

表 2

低温范围 ($5K \leq T \leq 77K$)	电 子	$\delta = 3.143 \times 10^{-9} - 8.288 \times 10^{-7}T + 6.529 \times 10^{-9}T^2$
	空 穴	$\delta = 6.304 \times 10^{-4} - 4.201 \times 10^{-6}T - 9.801 \times 10^{-9}T^2$
高温范围 ($77K \leq T \leq 370K$)	电 子	$\delta = 7.064 \times 10^{-9} - 1.692 \times 10^{-7}T + 1.073 \times 10^{-9}T^2$
	空 穴	$\delta = -1.081 \times 10^{-3} + 1.977 \times 10^{-7}T - 5.852 \times 10^{-9}T^2$

4 验证和比较

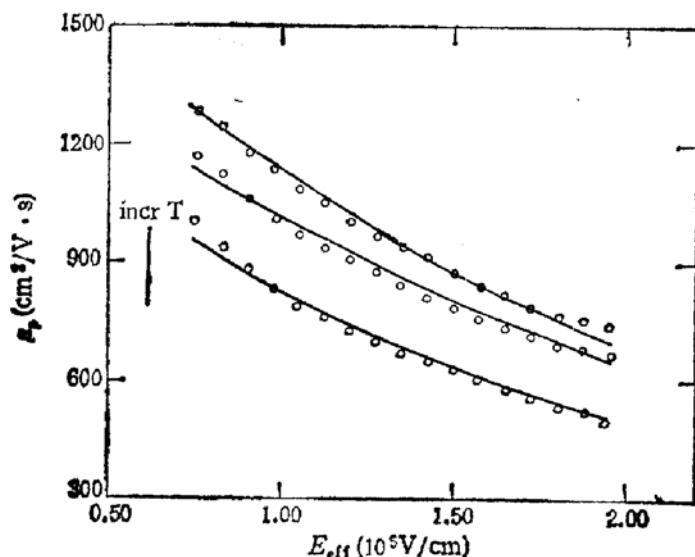


图 1 $T = 5, 25, 77K$ —— 模型计算值 $\circ\circ$ 实验测量值

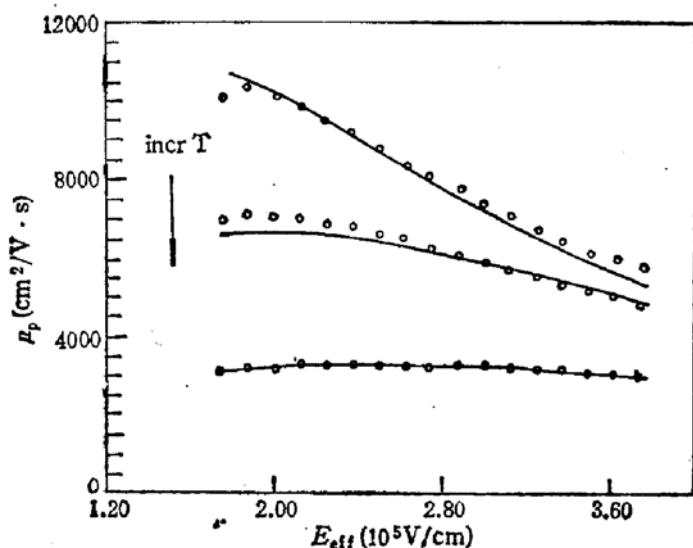
图 2 $T = 5, 25, 77$ K —— 模型计算值 $\circ\circ$ 实验测量值

图 1 和图 2 分别是空穴与电子在 $5 \text{K} \leq T \leq 77 \text{K}$ 温度范围内 $\mu_p, \mu_n \sim E_{\text{eff}}$ 的实验数据^[13]与模型计算值的比较。可以看出，两者符合较好。在图 2 中可以看出 5K 时 μ_n 随 E_{eff} 的变化与 25K 和 77K 时有明显不同，5K 时 μ_n 随 E_{eff} 增加而下降要比 25K 和 77K 时快得多，这可以用表面粗糙散射随温度降低而增强来说明。相应地，在图 1 中， μ_p 随 E_{eff} 的变化快慢在 5K、25K 和 77K 三个温度下差别不大，这体现了空穴受到表面粗糙散射的几率随温度变化不大。

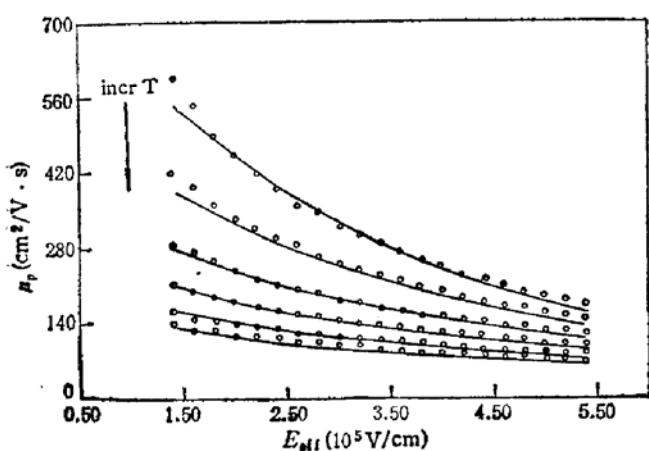


图 3

$T = 100, 150, 200, 250, 300, 350$ K —— 模型计算值
 $\circ\circ$ 实验测量值

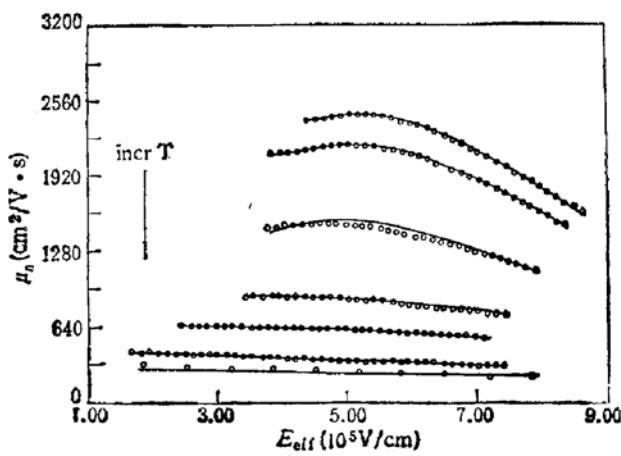


图 4

$T = 77, 90, 120, 170, 220, 296, 370$ K —— 模型计算值
 $\circ\circ$ 实验测量值

图 3 和图 4 分别是空穴与电子在 $77 \text{K} \leq T \leq 370 \text{K}$ 温度范围内 $\mu_p, \mu_n \sim E_{\text{eff}}$ 的实验数据^{[12][19]}与模型计算值的比较。我们提出的模型与文献^[12]中模型计算结果相比，同实验数据有更好的吻合。模型计算值同实验结果的最大相对偏差小于 5%，平均相对偏差小于 2%。

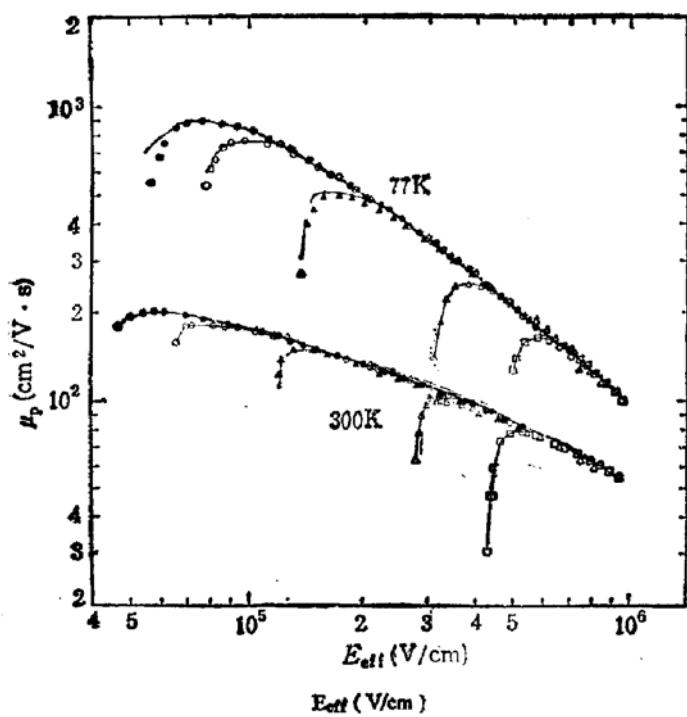


图 5

—— 我们的模型的计算值 --- 实验测量值
 $N_d(\text{cm}^{-3})$ ● 7.8×10^{15} ○ 1.6×10^{16}
 ▲ 5.1×10^{16} △ 2.7×10^{17} □ 6.6×10^{17}

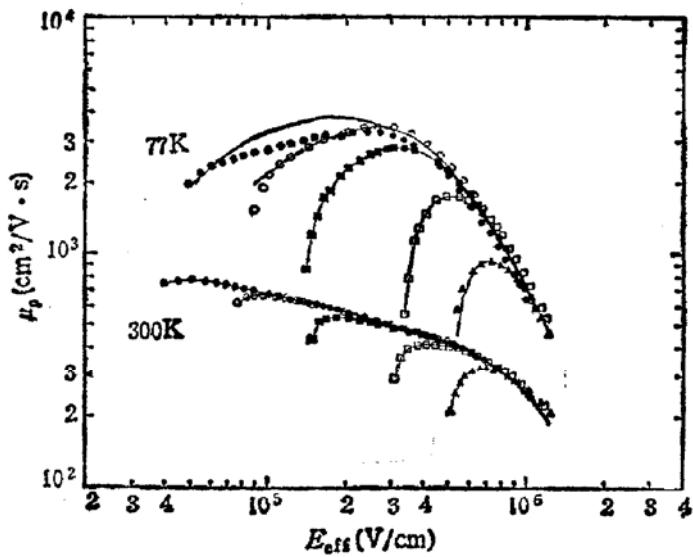


图 6

—— 我们的模型的计算值 --- 实验测量值
 $N_d(\text{cm}^{-3})$ ● 3.9×10^{15} ○ 2.0×10^{16}
 ■ 7.2×10^{16} □ 3.0×10^{17} ▲ 7.7×10^{17}

图 5 和图 6 分别为空穴和电子在不同沟道掺杂情况下 $\mu_p, \mu_n \sim E_{\text{eff}}$ 变化曲线。图 5、6 的实验数据^[9]和模型的计算结果都表明, 随着沟道掺杂浓度的增大, $\mu_p, \mu_n \sim E_{\text{eff}}$ 变化曲线在低有效电场时将发生下弯, 沟道掺杂浓度越大, 弯曲程度越大。人们认为这是反型层中存在载流子对电离杂质散射的屏蔽作用而造成的^[7]。为了模拟这一屏蔽作用我们在 μ_c 的模型中引入了 $E_{\text{eff}}^{-\alpha}$ 这一项, 实验数据和模型计算值能很好地吻合表明这一项的引入是必要和成功的。

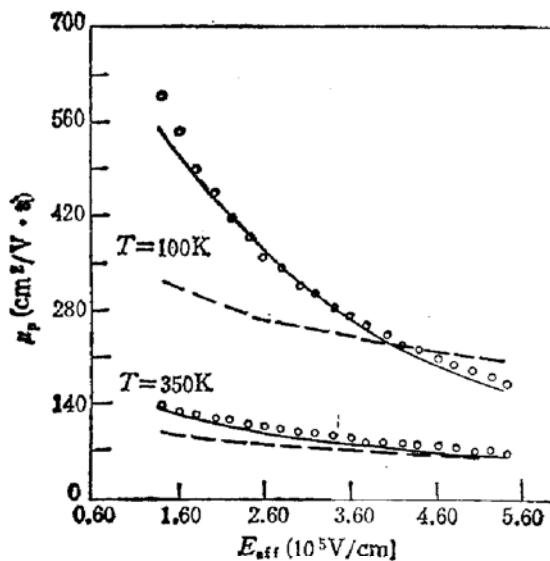


图 7

—— MINIMOS-4 所采用模型的计算值 —— 我们的模型的计算值 ○○○ 实验测量值

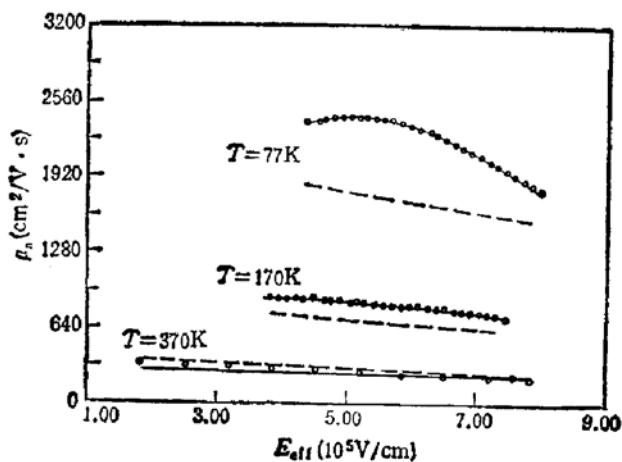


图 8

—— MINIMOS-4 所采用模型的计算值 —— 我们的模型的计算值 ○○○ 实验测量值

图 7 和图 8 给出著名二维 MOSFET 模拟器 MINIMOS-4 中所采用的迁移率模型^[4]与本文所提出的模型以及有关实验数据的比较。可以看出，在较高温度下，MINIMOS-4 模型与实验数据符合较好，但随着温度降低，MINIMOS-4 模型的计算值与实验值的偏差越来越大。

5 结论

本文提出了一个基于充分地考虑了有关物理机制和引入少量经验参数的电子与空穴的迁移率模型。它适用于较宽的温度范围并考虑了沟道掺杂浓度的影响。在用 5K—370K 温度范围、 $1 \times 10^{14} \text{ cm}^{-3}$ — $1 \times 10^{18} \text{ cm}^{-3}$ 沟道掺杂浓度范围的有关电子与空穴的迁移率实验数据进行拟合与验证表明，我们的模型具有物理意义明确、精度和实用性兼顾的特点，且能充分考虑沟道掺杂浓度的影响。比 MINIMOS-4 中所用的模型更适用于 MOSFET 的模拟和电路的 CAD。由于在 5K—370K 范围内还缺乏沿沟道方向高电场下速度饱和与速度过冲对迁移率影响的较系统的实验数据，故本文仅讨论了低电场下迁移率建模，在本模型实际应用于亚微米和深亚微米时可暂时采用已有的速度饱和与速度过冲对迁移率模型的修正^{[4][10]}。

参 考 文 献

- [1] N. D. Arora and G. S. Gildenblat, IEEE Trans. Electron Devices, 1987, ED-34: 89.
- [2] T. Nishida and Chin-Tang Sah, IEEE Trans. Electron Devices, 1987, ED-34: 310.
- [3] H. D. L. Santos and J. L. Gray, IEEE Trans. Electron Devices, 1988, ED-35: 1972.
- [4] S. Selberherr, IEEE Trans. Electron Devices, 1989, ED-36: 1467.
- [5] Cheng-Liang Huang and G. S. Gildenblat, IEEE Trans. Electron Devices, 1990, ED-37: 1289.
- [6] W. M. Soppa and Hans-Gunther Wagemann, IEEE Trans. Electron Devices, 1988, ED-35: 970.
- [7] H. Shin, G. M. Yeric, A. F. Tasch and C. M. Maziar, Solid State Electron., 1991, 34: 545.
- [8] «VLSI Electronics Microstructure Science» Vol 18. Chapter 5. ACADEMIC PRESS, INC.
- [9] S. Takagi, M. Iwase and A. Toriumi, IEDM Tech. Dig., 398 (1988).
- [10] M. Ali Omar and Lino Reggiani, Solid State Electron., 1987, 30: 693.
- [11] G. Baccarani and M. R. Wordeman, Solid State Electron., 1985, 28: 407.
- [12] D. S. Jeon and D. E. Burk, IEEE Trans. Electron Devices, 1989, ED-36: 1456.
- [13] A. Hairapetian, L. Gitlin, and C. R. Viswanathan, IEEE Trans. Electron Devices, 1989, ED-36: 1448.
- [14] A. G. Sabinis and J. T. Clemens, IEDM Tech. Dig., 18(1979).
- [15] S. Kawaji, J. Phys. Soc. Japan, 1969, 27: 906.
- [16] K. M. Cham and R. G. Wheeler, Phys. Rev. Lett., 1980, 44: 1472.
- [17] A. Hartatein, A. B. Fowler and M. Albert, Surface Sci., 1980, 98: 181.
- [18] Z. X. Yan and M. J. Deen, Solid State Electron., 1991, 34: 1065.
- [19] A. T. Wu, S. W. Lee, T. Y. Chan and V. Murali, Solid State Electron., 1992, 35: 27.

A Carrier Mobility Model for Wide Temperature Range and Different Channel Doping in MOSFET Inversion Layer

Huang Xiaohu and Ruan Gang

(Microelectronics Institute, Fudan University, Shanghai 200433)

Abstract A new physically-based semi-empirical carrier mobility model for the MOSFET inversion layer has been developed by accounting for phonon scattering, Coulomb scattering as well as surface roughness scattering. The new model is suitable for use in the temperature range 5K—370K and the channel doping range $1 \times 10^{14} \text{ cm}^{-3}$ — $1 \times 10^{18} \text{ cm}^{-3}$. The calculated results using our model are in good agreement with experimental data.

EEACC: 2560B, 2520, 2550B