

高迁移率 Si/Si_{0.7}Ge_{0.3}/Si 调制掺杂 异质结构的生长和输运性质*

江若琏 刘建林 郑有炓

(南京大学物理系 南京 210008)

李海峰 郑厚植

(半导体超晶格国家重点实验室 中国科学院半导体研究所 北京 100083)

摘要 采用计算机控制的快速辐射加热、超低压 CVD (RRH/VLP-CVD) 方法生长了 Si/Si_{0.7}Ge_{0.3}/Si p-型调制掺杂双异质结构。研究了该结构的输运性质，其空穴霍尔迁移率高达 300cm²/V·s (300K, 薄层载流子浓度 p_s 为 $2.6 \times 10^{13}\text{cm}^{-2}$) 和 8400cm²/V·s (77K, p_s 为 $1.1 \times 10^{13}\text{cm}^{-2}$)。

PACC: 7340L, 7280L, 6855

1 引言

Si/SiGe 异质结、超晶格、量子阱材料易于由人工控制其能带结构，并与成熟的硅工艺兼容，成为发展新一代 Si 基质的高速微电子、光电子器件的重要材料。其中，Si/SiGe 调制掺杂异质结构的基础研究及其在高速器件中的应用研究（例如：调制掺杂场效应器件 MODFET）近年来十分引人注目。高迁移率的 p-型和 n-型调制掺杂异质结构有不少报道，如 P. J. Wang 等报道的空穴霍尔迁移率 μ_H 在 14K 时高达 3700cm²/V·s (室温为 130, 77K 为 1600, 用 UHV/CVD 方法生长)^[1], D. J. Gravesteijn 等报道的在 2K 时 μ_H 为 6000cm²/V·s (室温为 85, 77K 为 1050, 用 MBE 方法生长)^[2,3]; n-型的电子霍尔迁移率 μ_s 在 4.2K 时高达 180 000cm²/V·s^[4]。本文报道了采用 RRH/VLP-CVD (Rapid Radiant Heating/Very Low Pressure-CVD)^[5] 方法生长的 Si/Si_{0.7}Ge_{0.3}/Si p-型调制掺杂双异质结构及其输运性质测量分析的结果。

2 样品生长

Si/Si_{0.7}Ge_{0.3}/Si 调制掺杂样品的结构示意图见图 1(a)。以(100)晶向、 $\rho = 25-50\Omega\text{cm}$ 的 p-Si 单晶片为衬底，依次外延生长 i-Si 缓冲层 (150nm), p⁺-Si 掺杂层 (20nm)、i-Si 间隔层 (15nm)、不掺杂的 Si_{0.7}Ge_{0.3} 应变层 (40nm)、i-Si 间隔层 (15nm)、p⁺-Si 掺杂层 (20nm)。外延生长在计算机控制的 RRH/VLP-CVD 系统中进行，反应气源为硅烷、锗烷，硼烷作为掺杂源。为保证在 Si 衬底上外延出高质量的单晶 Si 层及

* 国家攀登计划、国家八六三高技术计划资助项目

1993年11月7日收到初稿，1994年1月7日收到修改稿

SiGe 应变层, 生长前进行热清洗和氢气预处理。外延生长温度选为 600°C。在样品结构的设计中, Si 间隔层厚度的设计至关重要, 设计恰当可获得高载流子迁移率和高载流子浓度。考虑到 Si 掺杂层中离化杂质的库仑场作用范围(约 10nm) 及 B, Ge 的偏析效应, 也考虑到间隔层过宽将会减小从掺杂层转移到 SiGe 沟道中的载流子数目, 所以, 间隔层的厚度设计为 15nm。由器件应用的实际需要, 硼掺杂层浓度选为 $1-3 \times 10^{19} \text{ cm}^{-3}$ 。

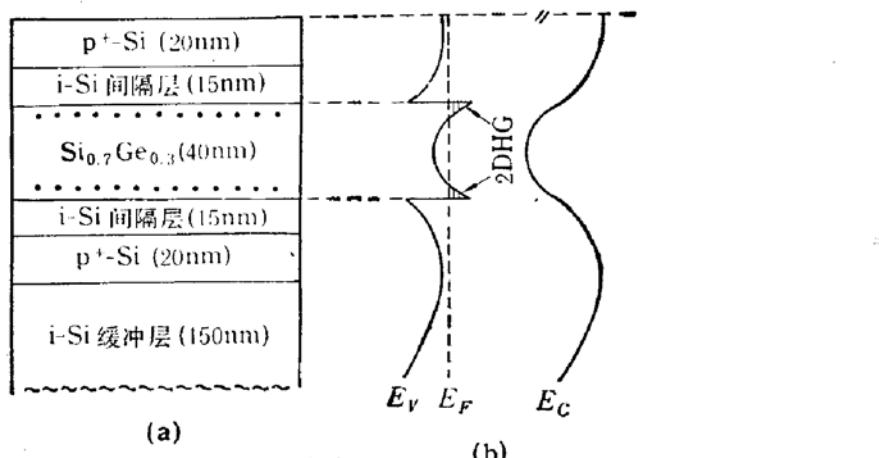


图 1 Si/Si_{0.7}Ge_{0.3}/Si p-型调制掺杂双异质结构示意图 (a) 和相应的能带示意图 (b)

图 1(b) 表示调制掺杂样品的能带结构示意图。由于 Si/SiGe 异质结的带隙偏移主要集中在价带^[6], 因此, 在 SiGe 一边形成空穴势阱, p⁺-Si 层中的载流子空穴将转移到 SiGe 势阱中形成二维空穴气 (2DHG)。

3 结果与讨论

我们用霍尔-范德堡法 (Hall-Van der Pauw) 测量了所生长的 Si/SiGe 调制掺杂异质结构的运输性质。测量采用锁定技术的交流 Hall 测量, 以减少各种副效应。测量温度范围为 77—300K。测量得到的空穴霍尔迁移率 μ_H 、薄层载流子浓度 p_s 与温度 T

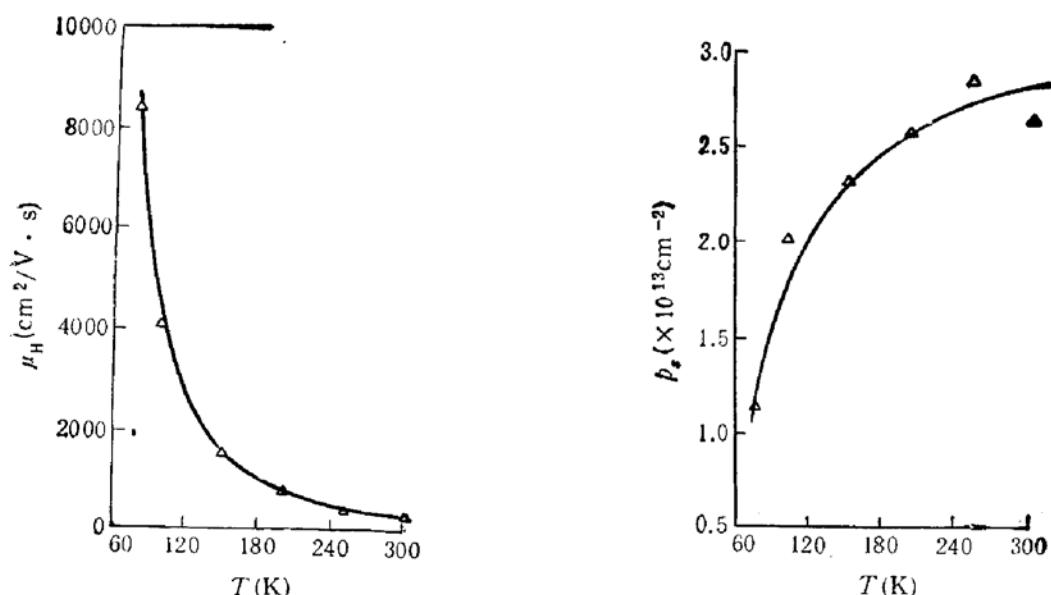


图 2 Si/Si_{0.7}Ge_{0.3}/Si p-型调制掺杂样品的空穴霍尔迁移率与温度的变化关系图

图 3 Si/Si_{0.7}Ge_{0.3}/Si p-型调制掺杂样品的薄层载流子浓度与温度的变化关系图

的变化关系见图 2 和图 3。

为了对比, 对均匀掺杂不含 Ge 的体 Si 材料(其杂质浓度为 $1-3 \times 10^{19} \text{cm}^{-3}$, 与调制掺杂样品的 p⁺-Si 层相同)也进行了霍尔测量。表 1 给出了在 300K 和 77K 温度下两种样品的霍尔数据比较:

表 1

样品	$\mu_H (\text{cm}^2/\text{V} \cdot \text{s})$		$p_s (\text{cm}^{-2})$	
	300K	77K	300K	77K
Si/Si _{0.3} Ge _{0.3} /Si	300	8400	2.6×10^{13}	1.1×10^{13}
体 Si	38	26	$2.1 \times 10^{19} \text{cm}^{-3}$	$3.1 \times 10^{19} \text{cm}^{-3}$

体 Si 样品的测试结果与文献一致^[7], 低温时主要受离化杂质散射作用致使迁移率较室温时下降, 而载流子浓度略有上升(由于掺杂浓度高, 进入简并状态)。调制掺杂样品的空穴霍尔迁移率室温时为 $300 \text{cm}^2/\text{V} \cdot \text{s}$, 比体 Si 样品的 $38 \text{cm}^2/\text{V} \cdot \text{s}$ 高出好几倍, 主要是因为 Si_{0.3}Ge_{0.3} 应变层的空穴有效质量较 Si 小, 虽然在 SiGe 合金中存在的合金无序散射将使迁移率有所下降, 但其影响较小^[8]。在低温下空穴迁移率显著升高, 77K 时高达 $8400 \text{cm}^2/\text{V} \cdot \text{s}$, 这是由调制掺杂效应, 即在不掺杂 SiGe 沟道中运动的载流子与 p⁺-Si 层中的掺杂母体在空间上分离, 使得远离的离化杂质散射大大下降的结果。薄层载流子浓度在低温时下降表明温度低至 77K 时部分空穴已被冻结。

Si/SiGe/Si 调制掺杂异质结构的迁移率大小除与结构、掺杂有关外, 还强烈地依赖于 SiGe 沟道层及 Si/SiGe 界面层的晶体质量。这样高数值的迁移率表明了 SiGe 应变层晶格完整, Si/SiGe 界面没有明显的晶格失配, 界面光滑, 由此而造成的位错散射, 界面不平整散射、背景杂质散射很小。

薄层载流子浓度 p_s 是霍尔测量中另一个重要数据, μ_H 与 p_s 的乘积大小是高速场效应器件优劣的重要参数。 p_s 的值主要取决于掺杂浓度, 间隔层厚度以及结构材料的晶体质量。我们所制备的样品的 p_s 在室温下为 $2.6 \times 10^{13} \text{cm}^{-2}$, 77K 时为 $1 \times 10^{13} \text{cm}^{-2}$, 都高于已有文献所报道的数据^[1-3]。

结论: 在 Si/Si_{0.3}Ge_{0.3}/Si p-型调制掺杂双异质结构获得了空穴霍尔迁移率为 $300 \text{cm}^2/\text{V} \cdot \text{s}$ (300K, p_s 为 $2.6 \times 10^{13} \text{cm}^{-2}$) 和 $8400 \text{cm}^2/\text{V} \cdot \text{s}$ (77K, p_s 为 $1.1 \times 10^{13} \text{cm}^{-2}$)。高空穴迁移率和高薄层载流子浓度的获得表明了该样品的 Si/SiGe 异质结界面和 SiGe 应变层具有很好的晶体质量。为深入开展 SiGe 材料的物理研究提供了有利条件, 也为发展 SiGe 沟道的高速场效应器件打下了良好的基础。

致谢 作者衷心感谢南京电子器件研究所 301 室同志协助进行了霍尔测量, 并感谢高维忠和李联珠同志给予的技术协作和本研究组同事们的有益讨论。

参 考 文 献

- [1] P.J. Wang *et al.*, Appl. Phys. Lett., 1989, **55**(22):2333.
- [2] D.J. Gravesteijn *et al.*, Journal of Crystal Growth, 1991, **111**:916.
- [3] V. Venkataraman *et al.*, Appl. Phys. Lett., 1991, **59**(22):2871.
- [4] Y.H. Xie *et al.*, Proceedings of the 21st International Conference on Physics of Semiconductors, 1992.
- [5] Zheng Youdou *et al.*, Proceedings of 20th International Conference on the Physics of Semiconductors, 1990, **2**:869.
- [6] R. Dingle, H.L. Störmer, A.C. Grossard and W. Weigmann, Inst. Phys. Conf. Ser., 1979, No. 45,248.
- [7] 叶良修编著,半导体物理学,高等教育出版社,北京: 1984,169—181.
- [8] T. Manku and A. Nathan, IEEE Electron Device Letters, 1991, **12**(12):704.

Growth and Transport Property of Si/Si_{0.7}Ge_{0.3}/Si p-Type Modulation Doped Double Heterostructure

Jiang Roulian, Liu Jianlin and Zheng Youdou

(Department of Physics, Nanjing University, Nanjing 210008)

Li Haifeng and Zheng Houzhi

(National Laboratory for Superlattices and Microstructures, Institute of Semiconductors,
Academia Sinica, Beijing 100083)

Abstract Si/Si_{0.7}Ge_{0.3}/Si p-type Modulation Doped Double Heterostructures have been grown by RRH/VLP-CVD (Rapid Radiant Heating/Very Low Pressure-CVD). The transport property is investigated. Hole Hall mobilities as high as 300cm²/V·s (300K) and 8400cm²/V·s(77K) have been obtained. These are the highest values reported so far.

PACC: 7340L, 7280L, 6855