

# GTR 电流增益的二维数值分析

高 勇 赵旭东 陈治明

(陕西机械学院自动化工程系 西安 710048)

**摘要** 在二维数值分析的基础上讨论了引起 GTR 电流增益在大电流工作条件下降低的几个主要因素。认为要保持较高电流增益应以提高发射效率为主。提出了一种改善 GTR 电流增益的多晶硅发射极结构。模拟结果预言了这种结构的有效性。

**EEACC:** 2560J 0290 2570B

## 1 引言

在电力电子技术中得到普遍应用的 GTR (电力晶体管)模块的主器件是高压大电流达林顿晶体管,其阻断电压额定高达数百乃至上千伏,通态电流密度可超过  $100A/cm^2$ 。这种器件在大电流工作状态下的电流集边效应十分严重,电流密度的分布极不均匀。通常采用缩小发射极条的宽度来抑制。因此,对 GTR 进行二维分析是十分必要的。在这种器件的设计和制造中需要特别予以关注的另一个问题是大电流高电压设计带来的电流增益严重下降。尽管采用达林顿结构设计可使之得到明显改善,但是了解电流密度在达林顿结构的各级晶体管中的二维分布,分析每一级晶体管的电流增益与其结构参数和工艺参数的关系,从而实现各级晶体管的高增益优化设计,仍然是设计和制造 GTR 的关键环节。

本文介绍作者在 1200V GTR 模块的设计工作中,针对影响电流增益的各种因素进行二维数值分析所得到的一些结果。这些结果表明: GTR 电流增益在大电流密度条件下的减小,与其发射极电流的严重集边以及基极电流中的电子流成分增加,空穴流成分减少有关;是基区电流传输系数和发射结发射效率同时减小的结果。为了保持其较高的传输系数须提高基区及 N<sup>-</sup>区中少子寿命,但这会降低其开关频率,因而改善电流增益的根本途径是提高发射效率。结果还表明,在 GTR 中采用多晶硅发射极也能有效缓解大电流工作状态下的电流增益下降。

## 2 模型和算法

GTR 在阻断时承受很高的电压,导通时输运很大的电流。大注入效应在 GTR 的数值分析中需予以考虑。此外,GTR 的发射区和集电区通常是重掺杂区,重掺杂效应在这些区域对计算结果精确程度的影响也不容忽略。在本文分析中着重考虑了载流子-载流子散射

对迁移率的影响,俄歇复合对少子寿命的影响,以及重掺杂引起的禁带窄化与杂质的全电离温度升高问题。有关这些效应的模型及其细节已在我们以往工作的报道中介绍过<sup>[1]</sup>,其中由电导掺杂引入的复合中心决定的少子寿命  $\tau_1$ ,其模型公式中的参数  $\tau_{0n,p}$  取  $3.94 \times 10^{-4}\text{s}$ ,  $N_0$  取  $7.1 \times 10^{15}/\text{cm}^3$ 。由高温工艺引入复合中心决定的少子寿命  $\tau_2$  取值范围为  $10-20\mu\text{s}$ 。这些数值的选取是由国外同类 GTR 的实际测量和实验曲线的拟合得到。此外,有关表面复合的模型公式参见文献[2],表面复合速度的数值为  $100\text{cm}^2/\text{s}$  量级。

为了提高运算收敛速度,我们采用了强隐含迭代(SIP)的二维数值分析方法。在矩形域中用守恒(型)方式差分离散一组椭圆型偏微分方程及其边界条件,即可得到一组线性方程:

$$\begin{aligned} & B(i,j)T(i,j-1) + D(i,j)T(i-1,j) + E(i,j)T(i,j) \\ & + F(i,j)T(i+1,j) + G(i,j)T(i,j+1) = q(i,j), \end{aligned} \quad (1)$$

式中,  $T$  为待解变量,  $B, D, E, F, G$  为其系数,  $q$  为常数项,  $0 \leq i \leq N_1, 0 \leq j \leq N_2$ ,  $N_1$  和  $N_2$  分别是  $X$  方向和  $Y$  方向的网格数。在我们的模拟中  $N_1 = 100, N_2 = 200$ , 式(1)可用矢量方程形式改写成:

$$AT = Q. \quad (2)$$

引入矢量  $W$ , 把式(2)进一步改写成:

$$(A + W)T = (A + W)T - (AT - Q). \quad (3)$$

若设变量  $T$  的第  $l+1$  次迭代解为  $T^{l+1}$ , 则与式(2)等价的迭代方程即为

$$(A + W)T^{l+1} = (A + W)T^l - (AT^l - Q). \quad (4)$$

设矢量  $\delta^{l+1} = T^{l+1} - T^l, R^l = Q - AT^l$ , 则上式变为

$$(A + W)\delta^{l+1} = R^l. \quad (5)$$

可用  $LU$  分解高斯消去法求解式(5), 即将系数矩阵  $A + W$  分解为上三角阵  $U$  和下三角阵  $L$  的乘积、适当选择  $W$ , 使  $L$  和  $U$  的非零元素尽可能少, 则可使迭代过程大为简化。

### 3 结果与分析

本文介绍的二维数值分析是针对一个额定电压为  $1200\text{V}$  的三级达林顿结构的末级晶体管来进行的, 因为末级晶体管承受的电流最大, 对其进行电流增益分析最为典型。该分析对象的二维杂质分布如图 1(a) 所示, 它是在  $N^-$  硅片上先后进行两次磷扩散和一次硼扩散形成的。图示  $N^+$  发射区和  $P$  基区的横向宽度只取了实际器件的一半。图 1(b) 是该对象的纵向杂质剖面图, 并示意出器件的结构和相应的尺寸(单位为  $\mu\text{m}$ )。

图 2 是该晶体管在大电流导通状态( $U_{ce} = 0.3\text{V}, U_{be} = 0.85\text{V}$ ) 的空穴和电子浓度的纵向分布, 其中打黑点的曲线为电子分布。图中可见, 此时  $P$  基区的大部分近结区域以及整个  $N^-$  区中的电子和空穴浓度几乎相等, 且远高于  $N^-$  区的热平衡载流子浓度。这说明  $N^-$  区的本底杂质浓度对 GTR 导通时的载流子分布影响不大, 也即电流增益的高低基本上与基片电阻率无关。图中还明显看出, 大电流下的高度电导调制已使 GTR  $P$  基区和  $N^-$  区的界限消失, 这时  $N^-$  区所起的作用犹如  $P$  基区。因此, GTR 在大电流状态下

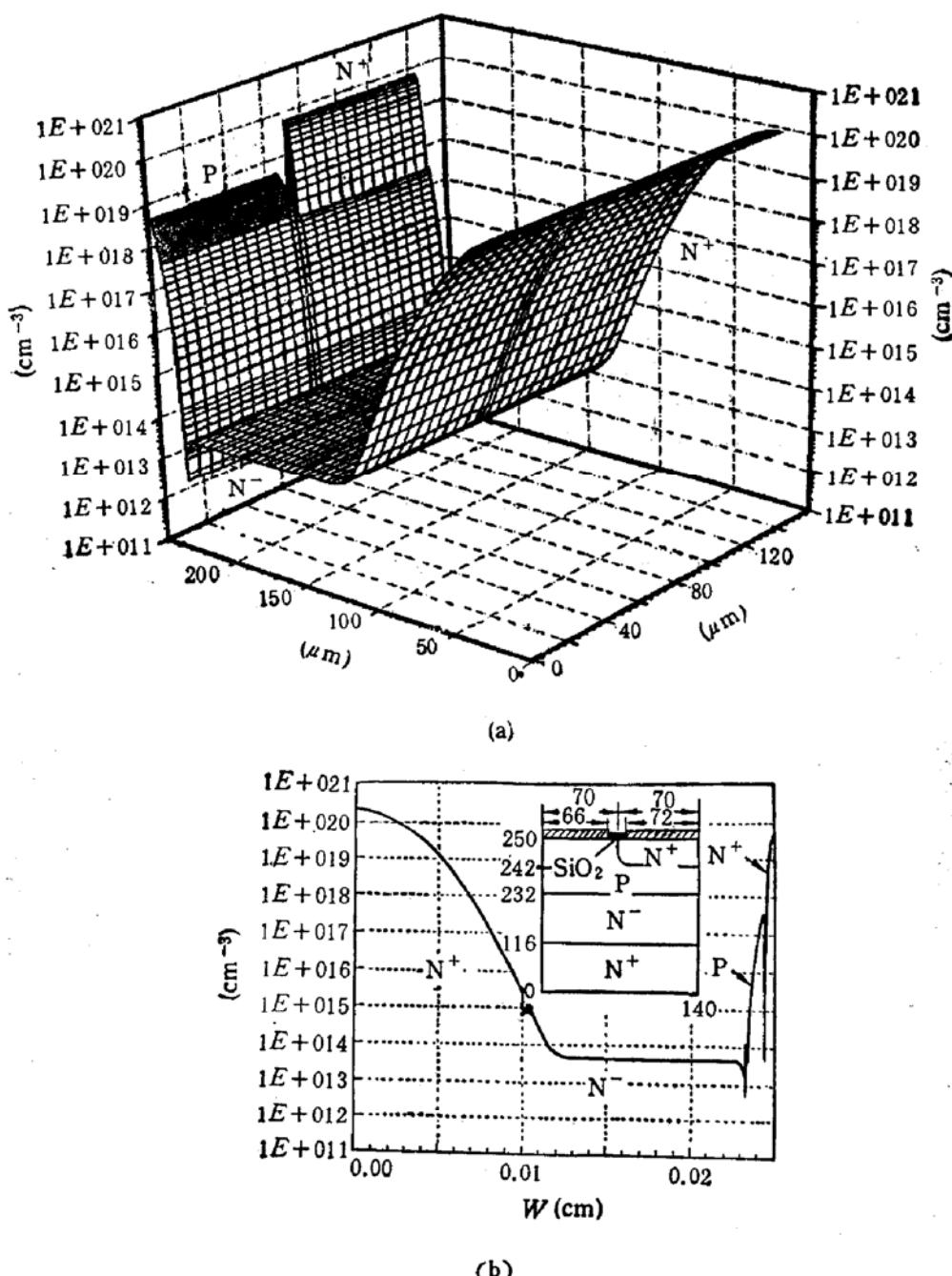


图1 一个1200V三级达林顿GTR的末级晶体管单元的二维杂质分布(a)和纵向剖面及器件结构与相应尺寸示意图(b)

的电流增益不仅取决于P基区的宽度,也与N<sup>-</sup>区的宽度有关。不过,N<sup>-</sup>区的宽度也是决定GTR耐压能力的关键参数。N<sup>-</sup>区变窄固然可使电流增益提高,但也会使阻断电压降低。因此,合理设计N<sup>-</sup>区宽度是GTR设计中一个需要综合考虑的问题。

图3反映了该晶体管在上述工作条件下的纵向电流的二维分布情况。图中可见,纵向电流在集电区和N<sup>-</sup>区的分布比较均匀,但在发射区和基区出现了十分不均匀现象。最明显的是在基区表面和发射区表面出现了两个电流尖峰。其位置在两区表面与各自金属电极接触的边沿,且会随着接触宽度的改变而改变其峰值的大小。模拟中发现,发射极接触的宽度越接近发射区的横向宽度,发射区表面的这个纵向电流分量的峰值就越小。这表明其起因与发射区无接触部分中的电流在其表面边界附近聚集流入电极有关。基极的

情况与此类似。

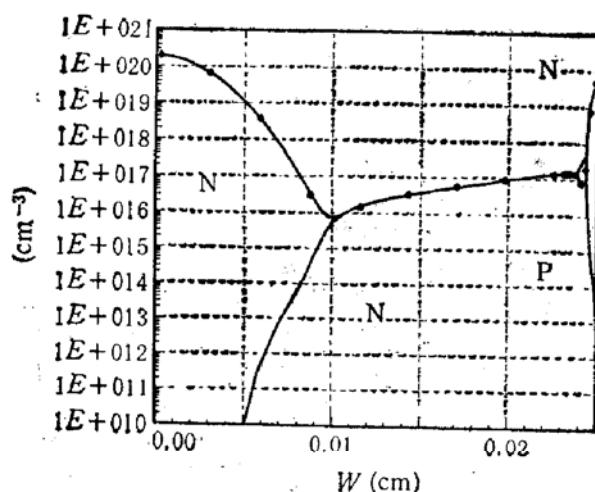


图 2 1200V GTR 末级晶体管在  $U_{ce} = 0.3\text{V}$ ,  $U_{be} = 0.85\text{V}$  时的空穴和电子(打黑点曲线)浓度的纵向分布

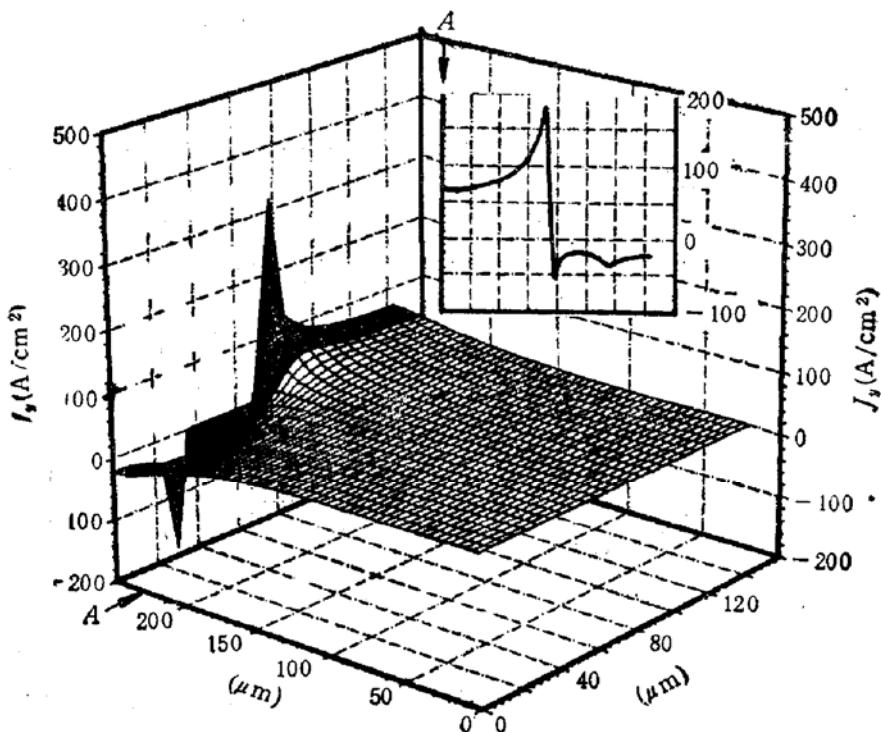


图 3 1200V GTR 末级晶体管在  $U_{ce} = 0.3\text{V}, U_{be} = 0.85\text{V}$  时纵向电流分量的二维分布和  $A-A$  截面上的一维电流分布。

图 3 中的附图显示了  $A-A$  截面上基-射结附近的一维纵向电流分布。截面  $A-A$  距表面较远，其上的电流分布受接触边沿电流聚集的影响不大，这可从基极电流的峰值不大得到证明。曲线表明，发射区中电流的分布具有明显的集边特征，发射区边沿的电流密度大约是其中央电流密度的 3 倍。发射极电流的集边效应使器件的功耗集中，容易形成热点，导致二次击穿。除此之外，还会因为发射极条面积未能充分利用而损失电流增益。为了削弱集边效应的影响，要在工艺条件允许的限度内尽可能减小发射极条的宽度。因此，在根据给定的工艺条件设计 GTR 时，精确计算集边电流的大小是很有必要的，从而确定

有效发射条面积,以保证额定电流指标和电流增益指标的实现。

对 GTR 进行二维数值分析中还发现,随着基极平均电流密度  $J_b$  的升高,电子电流在其中所占的比例增加,空穴电流的比例则相应地下降。这样基区电阻的调制程度加强,其值随着基极电流的增大而迅速减小,使电流增益下降。因此,为了尽可能在大电流工作状态下保持较高的电流增益,应设法抑制基极电流中的电子电流成分,譬如在基区表面进行浓硼扩散以提高其表面杂质浓度,降低 P 基区的少子寿命以加快其注入电子的复合等。

众所周知,基区电流传输系数和发射结的发射效率是决定晶体管电流增益的两个基本物理参数。图 4 中的两条曲线分别表示本文报道的模拟对象的发射效率和传输系数随着发射极平均电流密度  $J_e$  的变化而变化的情况。其中,曲线 1 为传输系数曲线,曲线 2 为发射效率曲线。由图可知,在  $J_e < 10 \text{ A/cm}^2$  的工作状态,传输系数和发射效率的变化幅度都很小,基本上可视为不变;在  $J_e > 10 \text{ A/cm}^2$  的大电流范围,两者都呈现出随着  $J_e$  的增大而急速衰减的趋势。这就意味着电流增益在此范围内将随着  $J_e$  的增大而更加急速地衰减,而 GTR 作为电力开关使用时,其  $J_e$  值恰在此范围。因此,竭力避免传输系数或发射效率的过急衰减是十分必要的。

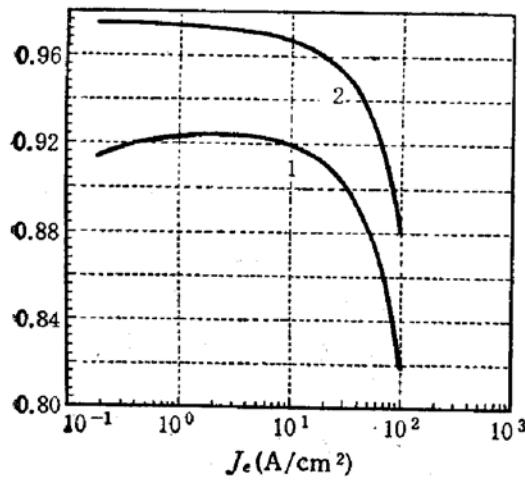


图 4 1200V GTR 末级晶体管基区电流传输系数(曲线 1)和发射效率(曲线 2)随发射极平均电流密度变化的情况

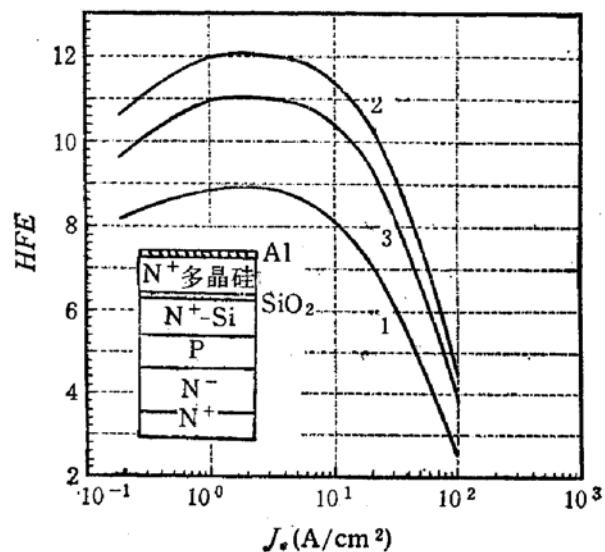


图 5 功率晶体管电流增益与发射极平均电流密度的关系在三种不同情况下的比较及建议在 GTR 中使用的多晶硅发射极

提高基区及  $n^-$  区中的少子寿命可以增大 GTR 在大电流工作状态下的基区电流传输系数,从而使电流增益增大。但是,少子寿命是一个与器件多种特性密切相关的材料参数,其值的选取是一个综合性很强的问题。GTR 多用于高频开关,提高少子寿命将受到频率额定的限制。同时,由于发射效率和传输系数对少子寿命的依赖性正好相反,通过提高少子寿命来保持电流增益效果有限。我们在前期工作中就已指出<sup>[3]</sup>,尽管提高少子寿命对改善 GTR 大电流条件下的电流增益确实有用,但当寿命提高到一定程度时,电流增益的升高趋于饱和。因此,提高 GTR 电流增益的根本途径是提高发射效率。

在成熟的晶体管工艺中已经有不少提高发射效率的有效办法,其中影响较大、效果较

好的是采用多晶硅发射极结构。这种办法在大规模集成电路技术中被广泛用来克服浅结引起的电流增益下降，从而大大减小了晶体管的尺寸，目前已成为高速双极工艺<sup>[4]</sup>和BiCMOS 工艺<sup>[5]</sup>的关键组成部分。但就我们所了解的情况看，多晶硅发射极结构尚未在GTR 工艺中采用。虽然 GTR 不存在浅结问题，但是多晶硅发射极的基本作用是抑制基-射结对发射区的少子注入作用，减小基极电流。这一作用在大注入条件下尤其重要，因而对提高 GTR 在大电流工作条件下的发射效率必然有效，问题在于如何控制随之产生的发射极电阻。

图 5 描述电流增益与发射极电流密度  $J_e$  的关系。其中，曲线 1 是本文报道的 1200V GTR 末级晶体管的电流增益与  $J_e$  的关系，其大电流状态下的衰减特征十分明显。曲线 2 代表发射效率为 1 的理想情况，相应的传输系数仍按图 4 中的曲线 1 变化。曲线 3 是将原设计改为多晶硅发射极结构后获得的模拟结果，反映了电流增益的明显提高。图 5 中还显示了模拟中所采用的多晶硅发射极结构， $n^+$  单晶硅发射区厚度取为  $0.5\mu\text{m}$ ，表面杂质浓度为  $5 \times 10^{17}\text{cm}^{-3}$ ，而  $\text{SiO}_2$  层厚度取为  $30\text{\AA}$ ， $n^+$  多晶硅是基-射结通过扩散工艺形成之后再淀积上去的，因此基-射结较深。

在模拟多晶硅发射极对电流增益的改善效果时，我们只考虑了隧穿  $\text{SiO}_2$  层对基极电流的抑制作用。如果还考虑多晶硅晶粒间界对载流子的散射作用<sup>[6]</sup>和 Si-SiO<sub>2</sub> 界面由杂质沉淀产生的附加势垒<sup>[7]</sup>，则电流增益的提高会更加明显，图 5 中曲线 3 或许会更接近曲线 2。

## 4 结语

本文以 1200V 三级达林顿 GTR 的末级晶体管为例，介绍了对影响功率晶体管电流增益的各种因素进行二维数值分析所得到的一些结果。分析表明：GTR 在大电流工作状态下电流增益降低与其发射极电流的严重集边和基极电流中空穴流成分的减少有关，是传输系数和发射效率同时严重衰减的结果。尽管如此，改善 GTR 电流增益应主要考虑提高发射效率。提出了一种简单的深结多晶硅发射极结构方案，模拟结果表明，在 GTR 中采用这种发射极结构能有效地缓解大电流工作状态下的电流增益下降。

## 参 考 文 献

- [1] 陈治明等，半导体学报，1990, 11: 368.
- [2] Siegfried Selberherr, Analysis and Simulation of Semiconductor Devices, P.110, Springer-Verlag Wien New York.
- [3] 高勇等，半导体技术，1991, 4: 24.
- [4] S. Konaka et al., IEEE Trans. Electron Devices, 1989, ED-36: 1370.
- [5] M. Brasington et al., IEEE Trans. Electron Devices, 1989, ED-36: 712.
- [6] Z. Yu et al., IEEE Trans. Electron Devices, 1984, ED-31: 773.
- [7] A. Srivastava, Microelectron. Reliab., 1991, 31:27.

## Two-Dimensional Numerical Analysis of GTR Current Gain

Gao Yong, Zhao Xudong and Chen Zhiming  
(*Shanxi Institute of Mechanical Engineering, Xi'an 710048*)

**Abstract** On the basis of two-dimensional numerical analysis, some basic factors responsible for the reduction of current gain under high current condition are discussed. It is suggested that high emission coefficient of GTR is a more effective factor to keep the current gain high. A polysilicon emitter for improving GTR current gain is presented. The effectivity of the emitter is conformed by a simulation result.

**EEACC:** 2560J 0290 2570B