

研究简报

非对称轻掺杂漏 (LDD) MOSFET^{*}

陈学良 王自惠

(中国科学院上海冶金研究所)

1988年12月16日收到

提出并制作了一种仅有漏端轻掺杂区的 MOSFET 新结构——非对称 LDD MOSFET。它与通常 LDD MOSFET 相比,抑制热载流子效应的能力相同,源漏串联电阻降低 40% 左右,线性区和饱和区的跨导分别增加 50% 和 20% 左右。用该器件制作的 CMOS 电路,其速度性能优于通常 LDD MOSFET 制作的同样电路。

主题词 LDD MOSFET, 热载流子效应, 源漏串联电阻

一、引言

MOS 器件的微细化导致显著的热载流子效应,它使器件性能退化,可靠性降低。轻掺杂漏 (LDD) MOSFET 是一种能有效抑制热载流子效应的器件^[1,2],已广泛用于 VLSI 中。但是由于 n⁻ 缓冲区的存在,这种器件和常规 MOS 器件相比,其源漏串联电阻增大,跨导减小^[2,3]。

考虑到沟道中电场的峰值位于漏端附近, LDD 结构对强电场的抑制作用主要是由于漏端轻掺杂区的贡献,除了双向应用场合,源端轻掺杂区其实是不必要的。为此作者提出了一种改进结构,即非对称 LDD MOSFET, 它只在漏端设有轻掺杂区。

二、器件的制备

实验器件采用的衬底是 N 型(100)硅片, 电阻率 5Ω·cm。首先用离子注入方法形成 P 阵, 然而在阱上制作非对称 n⁻ 沟 LDD MOS 器件。为比较起见, 在同一硅片上制作了常规 MOS 器件和通常(对称) LDD MOS 器件。对称和非对称 LDD MOS 器件的制作都采用氧化硅侧壁(side-wall spacer)技术。为实现非对称结构, 需在通常 LDD MOS 工艺基础上附加二次光刻和一次离子注入工序。图 1 表示它的关键工艺流程。在多晶硅栅形成后, 用一块附加掩膜版光刻, 使光刻胶掩蔽栅的一半, 注入磷形成轻掺杂 n⁻ 区。再用另一块附加掩膜版光刻, 使光刻胶掩蔽栅的另一半, 注入砷形成 n⁺ 源区。然后淀积二氧化硅, 由各向异性反应离子刻蚀形成氧化硅侧壁。接着全面进行砷注入形成 n⁺ 源漏

* 国家自然科学基金资助项目。

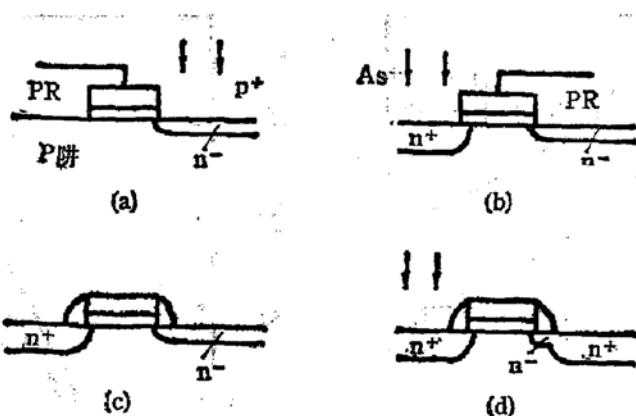


图1 非对称 LDD MOSFET 关键工艺流程

区。其他工艺步骤与常规 NMOS 工艺相同。器件主要结构参数如下: 沟道长度 $L = 1.0 \mu\text{m}$ 和 $1.5 \mu\text{m}$, 沟道宽度 $W = 50 \mu\text{m}$, 栅氧化层厚度 $T_{ox} = 200 \text{ \AA}$, n^+ 区结深为 $0.4 \mu\text{m}$, n^- 区结深为 $0.15 \mu\text{m}$, n^- 区长度为 $0.3 \mu\text{m}$, n^- 区的注入剂量为 $5 \times 10^{12} \text{ cm}^{-2}$.

还用这种非对称 n 沟 LDD MOS 器件制作了 21 级 CMOS 环形振荡器。作为对照,也用常规 MOS 器件和通常 LDD MOS 器件制作了相同电路。

三、实验结果及讨论

图 2 表示三种不同结构器件的衬底电流 I_B 和栅电压 V_G 的关系, 从图可见非对称 LDD MOS 器件和通常 LDD MOS 器件的 I_B 十分接近, 都远低于常规 MOS 器件, 这表明两者抑制热载流子效应的能力几乎相同。

不同器件结构的源漏串联电阻测量值见表 I。测量源漏串联电阻时, 采用了 Sheu^[4]提出的方法。由表可见, 非对称 LDD MOS 器件的串联电阻值介于常规 MOS 器件和通常对称 LDD MOS 器件之间, 非对称结构与常规对称结构相比, 其源漏串联电阻值降低 40% 左右。

非对称 LDD MOS 器件和通常 LDD MOS 器件在线性区及饱和区的跨导 G_m 随栅电压 V_G 的变化曲线如图 3 所示。采用非对称结构后跨导得到较大幅度的提高。与对称结构相比, 线性区跨导增加 50% 左右。

表 I 源漏串联电阻

器件类型	$R_{sd}(\Omega)$
常规 MOS FET	250
通常 LDD MOSFET	500
非对称 LDD MOSFET	300

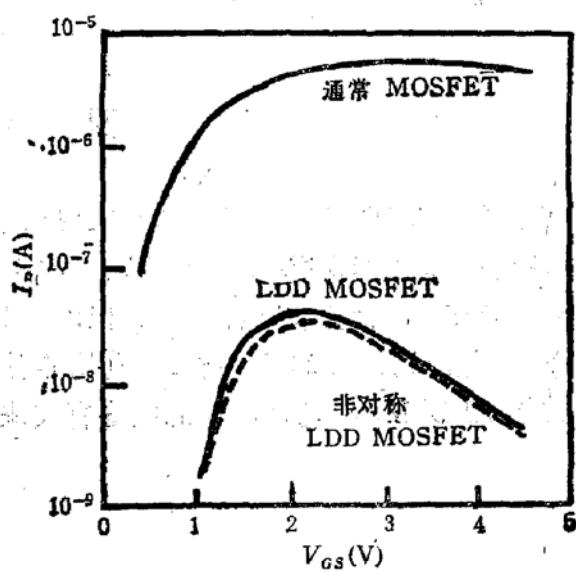


图2 衬底电流和栅电压的关系

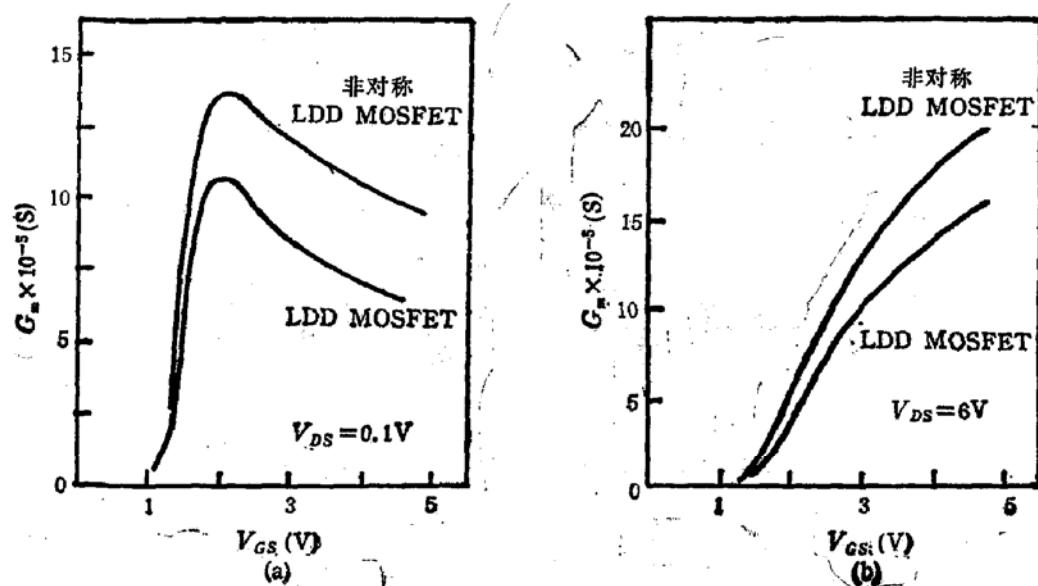


图3 跨导和栅电压关系

(a) 线性区 (b) 饱和区

右,饱和区跨导增加 20% 左右。

具有二种沟道长度、三种不同结构器件制作的 21 级 CMOS 环形振荡器集成电路的振荡周期测量值列于表 II。由表可知,采用非对称 LDD 结构比通常 LDD MOS 器件,可改善电路的开关速度,这是非对称结构减少了串联电阻和增加了跨导带来的结果。

表 II CMOS 环形振荡器的振荡周期

器 件 类 型	$T (\text{ns})$	
	$L = 1.0 \mu\text{m}$	$L = 1.5 \mu\text{m}$
常规 MOS FET	22	24
通常 LDD MOSFET	30	34
非对称 LDD MOSFET	25	30

四、结 论

在通常 LDD MOS 工艺基础上附加两次光刻和一次离子注入工序制备了一种非对称结构的 LDD MOSFET。非对称 LDD MOSFET 在抑制热载流子效应方面与通常 LDD MOSFET 相比有同样效果。但串联电阻可降低约 40%,而线性区和饱和区的跨导可分别增加 50% 和 20% 左右。利用非对称 LDD MOS 器件制作的 CMOS 集成电路比通常 LDD MOS 器件制作的电路有较快的开关速度。

参 考 文 献

- [1] S. Ogura *et al.*, *IEEE Trans. on Electron Devices*, 27, 1359(1980).
- [2] 谢速生、陈学良、徐元森, *半导体学报*, 8, 597(1987).
- [3] D. A. Baglee *et al.*, *IEEE Trans. on Electron Devices*, 32, 896(1985).
- [4] B. J. Sheu *et al.*, *IEEE Electron Devices Lett.*, 5, 365(1984).

Asymmetry LDD MOSFET

CHEN Xueliang and WANG Zihui

(Shanghai Institute of Metallurgy, Academia Sinica)

Abstract

A new MOSFET structure—Asymmetry LDD MOSFET, which contains only a lightly doped buffer region near the drain, has been proposed and fabricated. Asymmetry LDD structure can decrease source-drain series resistance and improve transconductance as compared with the conventional LDD MOSFET, keeping the same capability of reducing hot-carrier effects. CMOS ICs consisting of the asymmetry LDD devices exhibit a better performance in speed.

Key words LDD MOSFET, Hot-carrier effects, Series resistance