

研究简报

Si⁺,Mg⁺ (隐埋) 双注入 GaAs MESFET

欧海疆 王渭源 赵崎华 蒋新元

(中国科学院上海冶金研究所, 上海)

1987年12月11日收到

比较了 Si⁺ 单注入和 Si⁺, Mg⁺ (隐埋) 双注入 GaAs MESFET 的特性。实验表明, 设置高能注入 Mg⁺ 隐埋层后, 可大大消除衬底背景杂质对有源层的影响, 容易制成性能优于 Si⁺ 单注入的 GaAs E- 和 D-MESFET, 并能提高阈值电压 V_{th} 均匀性。

主题词: Si⁺, Mg⁺ (隐埋) 双注入, GaAsMESFET, GaAs E- 和 D-MESFET, 阈值电压 V_{th} 均匀性

一、引言

离子注入 SI GaAs 高温退火后材料的均匀性是当前 GaAs IC 成品率低的一个主要原因^[1]。近年来, 陆续报道了注 Be⁺ 隐埋层 GaAs MESFET 及其环形振荡器^[2,3], 我们认为注 Mg⁺ 也能达到同样的效果。在仔细研究了高能 Mg⁺ 及 Si⁺, Mg⁺ 双注入材料电特性的基础上^[4], 本文详细报道了 Si⁺, Mg⁺ 双注入 FET。

二、Si⁺, Mg⁺ 双注入

实验用 LEC[100] 摊 In SI GaAs 单晶衬底, 先后以偏 [100]7° 注入 ²⁸Si⁺ 和 ²⁴Mg⁺, 注入后, 用无包封法在 H₂, N₂ 气氛和 800°C 下退火 30 分钟。

图 1 为 Si⁺, Mg⁺ 双注入与 Si⁺ 及 Mg⁺ 单注入 SI GaAs 中载流子浓度分布比较, 由图可见, 隐埋 P 型层有利于消除 Si⁺ 单注入的电子浓度分布尾, 且选择合适的 Si⁺, Mg⁺ 双注入条件可在衬底内部形成陡峭的 p⁺-n 结。

三、隐埋 Mg 层 GaAs MESFET

在 Mg⁺ 注入剂量和 Si⁺ 注入剂量相差不是很悬殊的情况下, 注入层净施主浓度分布可近似表示为:

$$N(x) = N_{max} \exp\left(-\frac{(x - R_1)^2}{2\sigma_1^2}\right) + P_{max} \exp\left(-\frac{(x - R_2)^2}{2\sigma_2^2}\right) \quad (1)$$

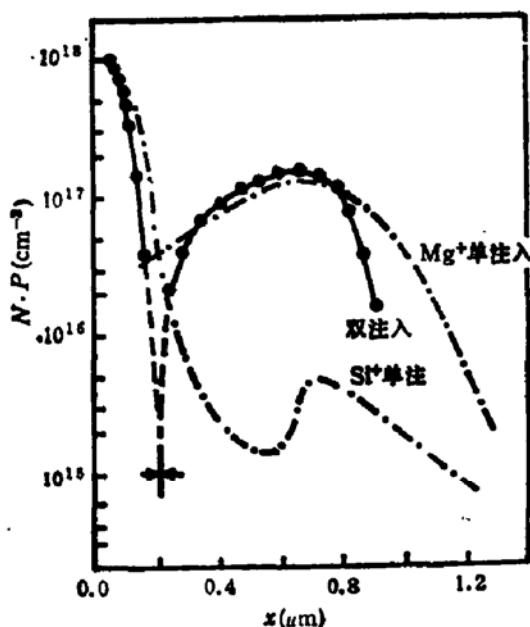


图 1 Si^+ , Mg^+ 双注入载流子浓度分布(双注入与单注入比较), 800°C , 30min 退火
 Si^+ : $60\text{keV}, 2 \times 10^{13}\text{cm}^{-2}$ Mg^+ : $600\text{keV}, 8 \times 10^{12}\text{cm}^{-2}$

其中 N_{\max} , P_{\max} 由实测的 Si^+ 和 Mg^+ 单注入电子峰值浓度和空穴峰值浓度近似, R_1 , R_2 , σ_1 , σ_2 为相应的高斯分布参数, 它们不同于 LSS 理论的射程参数, 而由实验给出。

设在 p-n 结两侧的空间电荷区可按耗尽理论近似, 则以表面为参考点的耗尽层位置 x_n 和 x_p 可由下面的方程组确定:

$$\begin{cases} \frac{q}{8} \int_{x_n}^{x_p} N(x)(x_i - x) dx = \frac{kT}{q} \ln \frac{|N(x_n)N(x_p)|}{n_i^2} \\ \int_{x_n}^{x_p} N(x) dx = 0 \end{cases} \quad (2)$$

式中 q 为电子电量, ϵ 为 GaAs 的绝对电容系数, k 为玻耳兹曼常数, n_i 为 GaAs 的本征载流子浓度。夹断电压定义为

$$V_s = -\frac{q}{8} \int_0^{x_n} x N(x) dx \quad (3)$$

而有效沟道厚度 d 和有效掺杂浓度 N_d

$$d = 2\epsilon V_s / (qN_i) \quad (4)$$

$$N_d = N_i / d \quad (5)$$

这里

$$N_i = \int_0^{x_n} N(x) dx$$

于是可用二区间模型计算器件的 $I-V$ 直流输出特性。当用到挖槽工艺时, 设槽深为 t , 则应用 R_{1-t} 和 R_{2-t} 分别代替上面各式中的 R_1 和 R_2 。

实验的 MESFET 器件取栅长 $L_g = 1\mu\text{m}$, 至于源漏间距, 栅宽尺寸和各器件的 Si^+ 和 Mg^+ 双注入条件在实验结果中说明。

图 2 为隐埋 Mg 层 GaAs D-MESFET 的直流输出特性, 实线为实测结果, 在 $V_s =$

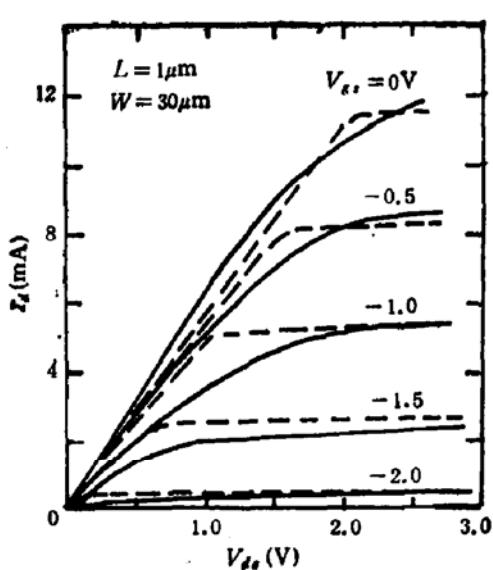


图2 埋MgGaAs D-MESFET输出伏安特性(注入及器件工艺条件: Si^+ , 60keV, $2 \times 10^{13} \text{cm}^{-2}$, Mg^+ , 550keV, $5 \times 10^{12} \text{cm}^{-2}$, 槽深 350Å)

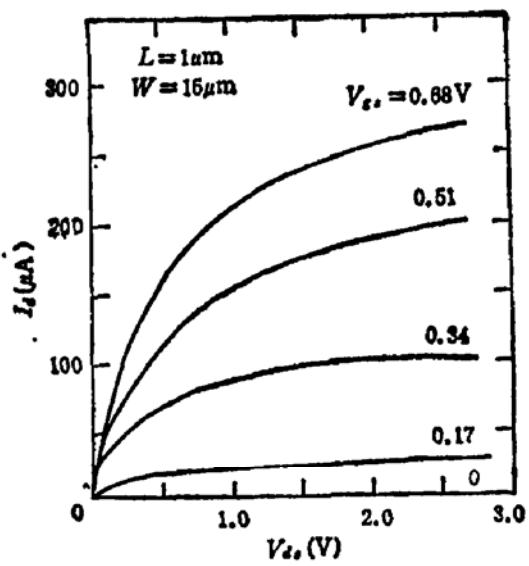


图3 埋MgGaAs E-MESFET输出伏安特性(注入及器件工艺条件: Si^+ , 150keV, $8 \times 10^{13} \text{cm}^{-2}$, Mg^+ , 400keV, $5 \times 10^{12} \text{cm}^{-2}$, through 400Å, Si_xN_y)

-0.5V时,最大跨导 $g_m = 220 \text{ms/mm}$,明显优于同时期 Si^+ 单注入器件的最好水平($g_m = 150 \text{ms/mm}$)。图中虚线为按二区间模型计算的 $I-V$ 曲线,其中用了有效掺杂浓度和有效沟道厚度近似关系(即式(4)和(5)),计算中所用拟合参数如下:源串联电阻 $R_s(\Omega) = 25\Omega$,漏串联电阻 $R_d = 130\Omega$,槽深 $t = 0.035 \mu\text{m}$,迁移率 $\mu_n = 3400 \text{cm}^2/\text{V}\cdot\text{s}$,临界电场 $E_c = 3530 \text{V/cm}$,栅长 $L_g = 1 \mu\text{m}$,栅宽 $W = 30 \mu\text{m}$,自建电势 $V_{th} = 0.7 \text{V}$,本征载流子浓度 $n_i = 1 \times 10^7 \text{cm}^{-3}$ 。

图3为 $V_{th} = 0$ 的隐埋Mg层GaAsE-MESFET。实验表明,设置Mg层后,可较易制备E-MESFET。

表1比较了 $1.5 \times 2 \text{cm}$ SI GaAs衬底上隐埋Mg层和常规(不加隐埋Mg层)GaAs MESFET V_{th} 的实测结果,供比较的管子数共1156只。结果表明,设Mg埋层后, V_{th} 的均匀性提高了27%(因n型有源层减薄, V_{th} 从-1.36V变至-0.59V)。

表1 有Mg埋层与无Mg埋层GaAsMESFET V_{th} 测试结果比较
($L_{sd} = 10 \mu\text{m}$, $W = 20, 40, 160, 320 \mu\text{m}$)

样品类别	注入条件			$V_{th}(\text{V})$	δV_{th} (mV)	$\frac{\delta V_{th}}{(V_{th} - 0.7 \text{V})}$
	离子	E(keV)	$\phi(\text{cm}^{-2})$			
无埋层	Si^+	60	6×10^{13}	-1.36	173	8.4%
有Mg埋层	Si^+ Mg^+	60 550	6×10^{12} 1.2×10^{13}	-0.59	78	6.1%

四、讨 论

由于Mg埋层的存在消除了不均匀分布的背景杂质对n型有源层的影响,故 Si^+ 、

Mg^+ 双注入能改善 V_{th} 的均匀性，并较易实现 E-MESFET。此外，双注入具有使表面和全部电子浓度分布变陡的特点，故可提高电子峰值浓度，增加跨导。如果进一步减小栅长，采用自对准技术，可望制成性能优良的 E- 和 D-MESFET。然而有源层下的 p-n 结对器件高频性能有何影响，有待进一步讨论。

参 考 文 献

- [1] 王渭源等，物理学报，34，403(1985)。
- [2] K.Yamasaki et al., Electronic Lett., 20, 1029(1984)。
- [3] Y.Umemoto et al., Electronic Lett., 20, 98(1984)。
- [4] 欧海疆等，真空科学和技术，7, 307(1987)。

Si⁺、Mg⁺(Buried Layer) Double Implanted GaAs MESFET

Ou Haijiang, Wang Weiyuan, Zhao Qihua and Jiang Xinyuan

(Shanghai Institute of Metallurgy, Academia Sinica, Shanghai)

Abstract

The characteristics of Si⁺ implanted and Si⁺, Mg⁺ (buried layer) double implanted GaAs MESFET have been compared. The experimental results show that after a high energy Mg⁺ implantation (buried layer), the effects of substrate background impurities in active region can be greatly reduced, GaAs E-and D-MESFET can easily be fabricated by double implantation and the characteristics of which are much better than Si⁺ single implantation. Besides, the uniformity of the device threshold V_{th} is improved.

KEY WORDS: Si⁺, Mg⁺ (buried layer) double implantation, GaAs MESFET, GaAs E- and D-MESFET, Threshold uniformity