

LSIS-II 布图设计系统的实用化设计

庄文君 程可行 牛征虎 高春华 刘新平 马佐成

(中国科学院半导体研究所,北京)

1988年11月16日收到修改稿

本文介绍了 LSIS-II 布图设计系统结合规模生产的要求所进行的实用化设计和发展工作。包括系统采用的功能流、自检流、容错流的结构设计,单层金属布线工艺条件下的高密度布线设计,复合目标组合迭代布局优化设计,多种图形接口和系统稳定性的提高等。该系统已投入规模生产中的实际应用,已设计成功一批实际应用电路,其中包括 1000 门用户电路(已批量生产 55 万片)、单片集成度为 38k、35k 晶体管和 8000 逻辑等价门的应用电路。

主题词: 布图设计, 大规模集成电路、计算机辅助设计

一、系统结构的实用化设计

由实验室系统发展为适应规模生产的实用化系统或商品化系统的过程中,其中一个重要课题是如何提高系统的稳定性,从而提高系统的设计成功率。

计算机自动布图系统是一个相当庞大的软件系统,很难设想所完成的系统是一个绝对无故障系统,在实际应用中,真正关心的是系统故障出现的频度。对于高频度的故障,排除它一般是不困难的,真正的困难在于排除低频度的故障,原则上出现频度愈低的故障,排除愈困难,排除故障所花的人力、时间愈多,如图 1。

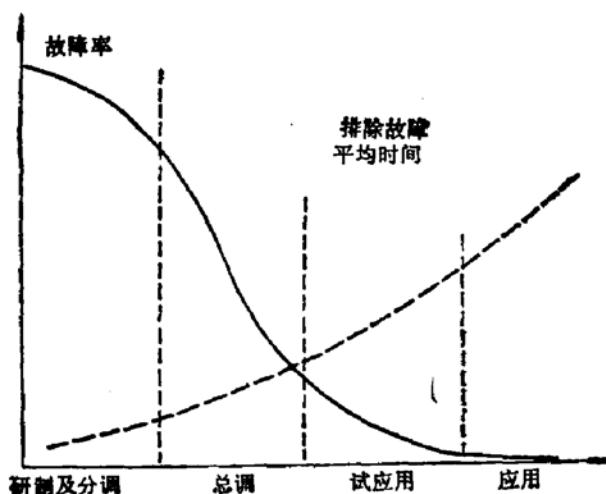


图 1 软件系统故障分布曲线

为了提高系统的稳定性,我们除了结合规模生产尽可能多地通过大量的设计实例的

运行来排除故障外(在我国目前工业生产现状下,这种方法存在着某些限制),还设计了一批各种设计条件的专门实例对系统进行考验,图2是1000门电路不同芯片结构的设计结果曲线。

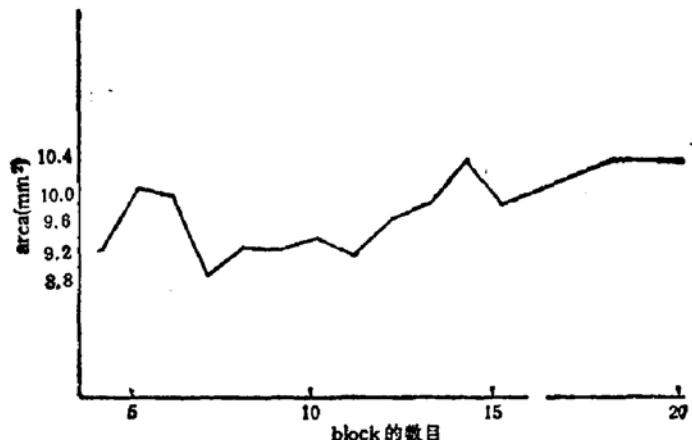


图2 1000门用户电路拉偏实验结果曲线

针对我国IC工业的现况和实际的应用环境,我们对系统结构进行了实用化设计。

如果把待设计电路的描述文件(包括设计要求描述文件)定义为源数据集,把设计结果定义为解数据集,那么一般的设计系统中的各个子系统可看作为对源数据集或中间结果数据集进行某种功能的加工过程,这些子系统构成了一个设计功能流,如编译-布局-总体布线-布线-转换。这种系统也可称为单一流结构的系统。为了提高系统的稳定性,我们设计了复合流结构的系统。复合流结构系统由三条数据处理加工流程复合而成(图3)。

它除了设计功能流外,还具备设计自检流和容错设计流。

设计自检流由三类模块组成,即正向验证(设计问题描述正确性验证),跟踪自检和逆向验证(由设计结果提取联结关系并与用户描述作一致性检查)。其中跟踪自检模块集将跟踪设计进程并在仔细确定的设计中断点对设计的中间结果或部分结果进行自检,如在布线设计子系统中,就设置了64个设计自检模块。这些自检模块不仅可判定故障是否存在,并可确定故障的位置区间及故障的属性。

容错设计流的主要功能有故障路径判定,故障保护,设计路径的自动切换,设计再入控制以及容错信息的记录。

对于LSI/VLSI布图设计,问题的最佳解往往是极难确定的,实际的设计目标是寻找一个关于问题的准最优解,或者讲,期望设计结果是准最优解集中的一个元素,对于一

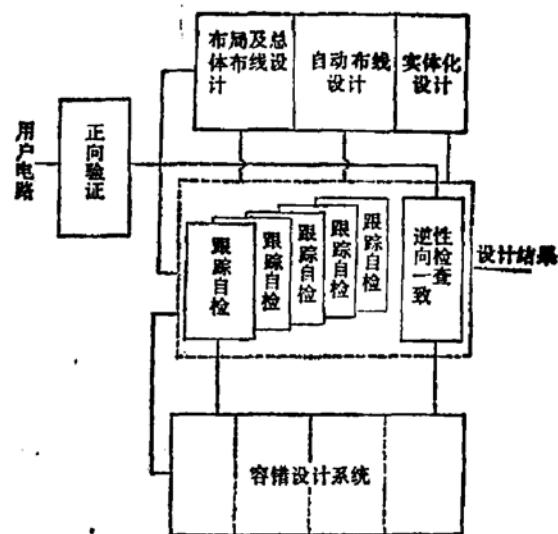


图3 复合流结构示意图

个适当规模的问题，其准最优解的元素数将是足够多的设计路径可获得问题的准最优解，因此只要能进行故障部位的确定及故障路径的确定，就可以进行设计路径的切换并在局部控制设计的再入，进行局部的再设计，获得另一个局部解。当系统具有相当的稳定性后，数次这种切换和再入就可对原故障实现容错。在 LSIS-II 系统^[4]中每个检测点再入次数控制在四次。

二、单层金属布线工艺条件下的高密度布线设计

在布图设计自动化中广泛采用双层布线方法。对于双层金属布线工艺，算法的模型将和工艺有极好的对应性。目前国内集成电路生产中普遍应用的是单层金属布线，另一层则采用多晶硅或扩散区，由于多晶硅或扩散区线条一般宽于金属线条，造成所谓双向不等距网格布线问题^[2]。在这种条件下如果采用经典的布线模型将使布线区域增大 10%—30%。为了适应我国的工艺生产现状并保证设计结果的布图密度。我们采用了带权重的垂直限制图和描述邻列垂直限制关系的 G_V 图作为布线模型，并采用实体化设计中的“硅过渡”和“铝过渡”来满足工艺要求并提高布图密度，经过实际设计验证，这些措施是行之有效的。可在单层金属布线工艺条件下获得和双层金属布线条件相当接近的布图设计密度，其精度差少于 3%—5%。

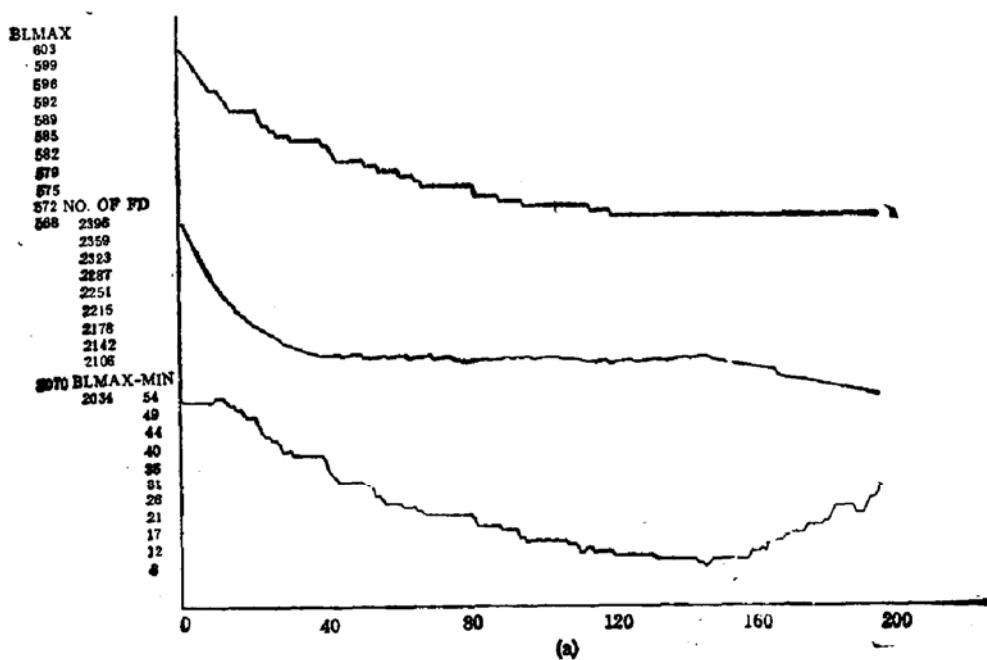
三、复合目标的布局迭代优化设计

LSIS-II 布局设计^[3]中采用了有效的复合目标函数，在实用化过程中又进一步做了验证和适当的调整。实验证明：连线总长最短化目标函数在布图设计优化过程中并不是一个单调函数而且在达到一定精度后，连线总长最短化目标与布图设计结果的面积函数并不一定是同步的。

在 y 方向的布局改善——块之间单元迭代过程中，最长的块的长度与芯片的面积有很好的对应关系，可作为迭代目标函数的主项。而过渡通道（feed-through）总数、最长的块与最短的块的长度之差分别对应着 y 方向连线总长度及面积的利用情况，均与芯片面积的大小有一定联系，作为目标函数的次项。另外在选择迭代单元时，我们交替采用两种不同的选择函数，大大增强了迭代功能，使目标函数的主项得到进一步收敛。图 4(a) 是一个电路在做块间单元迭代时，目标函数的收敛曲线。

在 x 方向的布局改善——块中单元迭代过程中，一个块内的单元（包括过渡通道单元）的位置改变将会影响与之相邻的两个通道区内的连线。通道区的布线密度（density）与芯片面积有很好的对应关系，作为迭代目标函数的主项。而广度（span）和 x 方向连线总长度分别作为目标函数的次项。图 4(b) 给出某电路中的一个块在做迭代改善时，两相邻通道区的密度，广度及连线长度之和的变化情况。

由于本系统在布局中采用了结构合理的复合目标函数和组合迭代优化算法，为保证布图设计的精度提供了良好的基础。



(a)

图 4 (a) 布局迭代目标函数收敛曲线

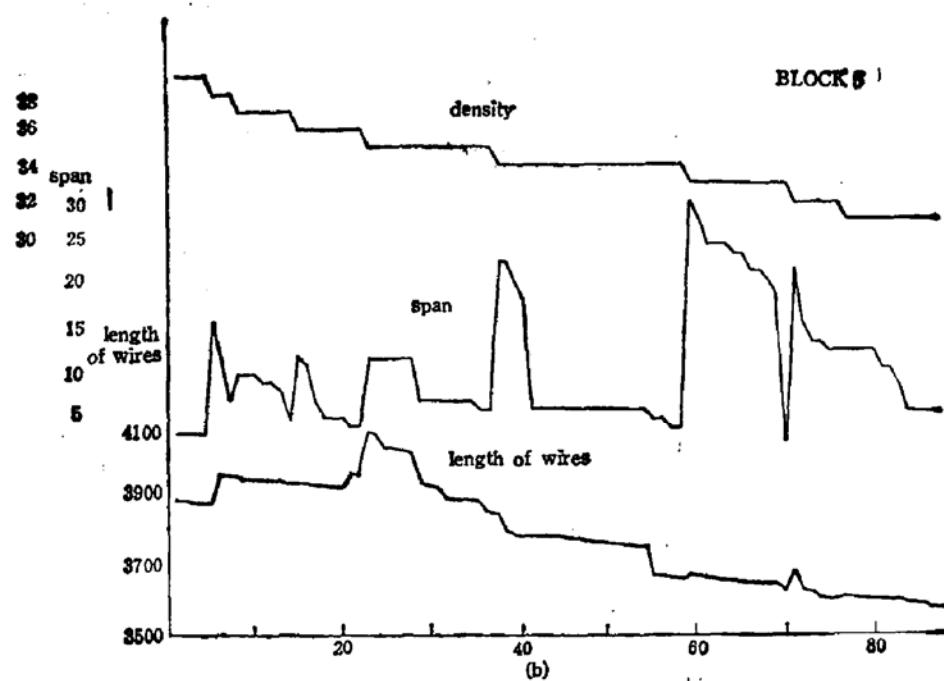


图 4 (b) 布局迭代优化曲线

四、多种图形接口

LSIS-II 布图设计系统在实用化过程中注重结合用户现有的设计工具, 构造适合用户设计环境的 CAD 系统, 为此发展了多种图形接口, 除 PG、PLOT 和规范化的 CIF 格式外并完成了与 CV (computer vision) 的正、反向数据接口, 从而使建库、图形编辑、设计规则检查、PG 带生成以及交互修改可方便地进行。

五、部分应用和实验结果

LSIS-II 布图设计系统在实用化和转让过程中进行一批用户电路的设计和上百个设计拉偏实验。如表 1 是部分用户电路设计数据及结果。其中 $5 \mu\text{m}$ CMOS 工艺的 1000 门电路的版图结果如图 5 所示*。此电路的设计周期 6 天，设计结果一次投片成功，已批量生产 55 万片。图 6 为用户语音电路设计结果。图 7 为一万门电路设计结果。图 8 为用户语音电路拓扑设计结果。迄今，已投片生产的电路都是一次投片成功。一万门用户

表 1 用户电路设计数据及结果

	电 路 参 数					设 计 结 果				
	电 路 名 称	标 准 单 元 数	宏 单 元 数	线 网 数	接 点 数	单 元 总 面 积 (mm ²)	布 线 面 积 /单 元 总 面 积	设 计 CPU 时 间	芯 片 面 积 (带 buffer)	芯 片 面 积 (不 带 buffer)
1	710306	145	2	166	403	1.551	0.59	0:13:08.32	7.290	2.470
2	78101	115	3	175	492	3.728	0.76	0:22:15.76	11.874	6.579
3	5601	256	4	355	1000	4.480	1.04	0:43:59.85	12.515	9.136
4	701206	238	0	279	687	2.909	0.63	0:26:49.98	8.451	4.755
5	5101	201	3	239	637	9.310	0.46	0:48:19.04	19.699	13.634
6	5103	180	3	243	616	7.787	0.59	1:00:33.79	17.267	12.365
7	610602	95	0	114	349	1.254	0.93	0:13:56.66	5.713	2.426
8	5005	321	3	390	1086	4.383	0.99	0:52:36.97	15.200	8.732
9	5851	1832	7	2031	6836	17.643	1.60	21:00.57	57.030	45.941

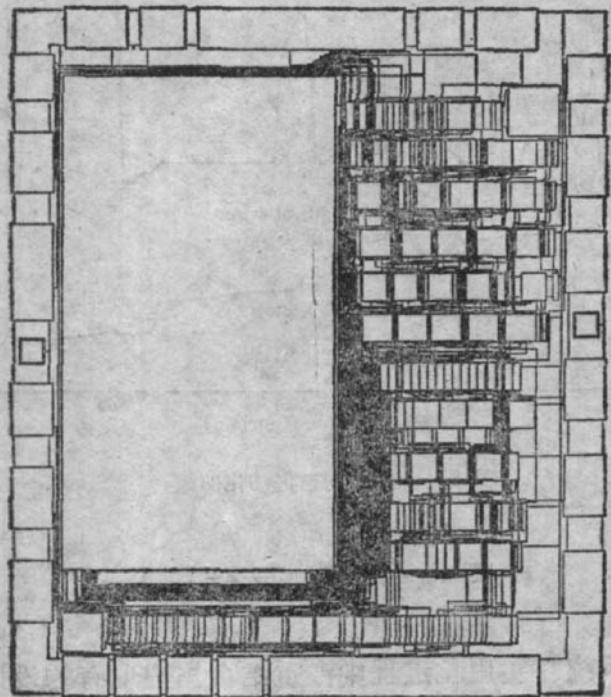


图 8 用户语音电路拓扑设计结果

* 图 5, 6, 7 见图版 I.

通风电路是我国第一个用全自动设计的规模最大的电路。

在系统实用化过程中,香港华科电子有限公司颜学能先生等提出了很多宝贵的建议。该公司设计部给予了多方面的协助,谨在此表示感谢。

参 考 文 献

- [1] 庄文君等,半导体学报,8, 270(1987).
- [2] 庄文君,高春华,半导体学报,9, 290(1988).
- [3] 程可行,庄文君,半导体学报,7, 412(1986).

Practical Design for LSIS-II Layout System

Zhuang Wenjun, Cheng Kexing, Niou Zhenghu, Gao Chunhua,

Liu Xinping and Ma Zuoucheng

(Institute of Semiconductors, Academia Sinica, Beijing)

Abstract

The practical design for LSIS-II layout system in actual production is introduced, including the structure design with flow-function, flow-self-checking and flow-fault-tolerant, the routing design with high density on singl metal, and the multiobjective iterative optimization of placement as well as many kinds graphic interfaces. In order to increase the stability of the system, some experiments in harsh conditions were done, and the results are given. A Series of circuits were designed successfully by this system. For example, the output of circuit of 1000 gates is 500 thousands in 5 μm CMOS technology.

KEY WORDS: Layout design, Large scale integrated circuit, Computer-aided design