

八毫米 GaAs 梁式引线肖特基势垒混频管*

王良臣 方浦明 郑东
(中国科学院半导体研究所,北京)

1987年7月31日收到

基于 Pucel 平面电容器模型和 Berger 平面电阻器的传输线模型 (TLM), 借助 CAD 技术, 优化设计了平面型八毫米梁式引线混频管的几何参数, 确定了关系到器件性能的几个关键尺寸 L_a 、 W_a 、 L_b 和 L_c 对总电容和串联电阻的影响。采用了类似于 GaAs MESFET 的制作工艺, 并严格控制器件的几何参数。研制的八毫米混频管, 典型结果是, 在 35GHz 下, 单管双边带噪声系数为 4.8dB。

主题词: 梁式引线混频管, 平面电容器, 平面电阻器, 传输线模型

一、前 言

随着毫米波集成电路的发展, 触针式垂直结构的肖特基势垒混频管, 由于其非平面型的结构, 使得它的应用面, 尤其是集成化受到了限制。因此, 作为单片集成电路的关键元器件之一的平面型梁式引线混频管已成为目前国内所迫切需要的一种接收器件。

平面型结构的混频管, 无论从器件设计, 或者是制作技术上都远复杂于垂直结构的混频管。其原因主要是该器件不但要平面化, 又要在毫米波频段工作。因此, 在材料结构、隔离技术以及器件几何尺寸确定方法上均与非平面混频管完全不同。

在设计上, 我们借助 CAD 技术(待发表)确定器件的几何参数。平面电容的计算建立在 Pucel^[1] 所给出的平面电容器的计算方法上。平面电阻的计算建立在 Berger^[2] 所给出的 TLM 方法上。器件的设计与测试结果表明, 要得到高性能的低噪声平面型混频管, 减小器件的串联电阻、分布电容并保证合适的结电容是必需的。质子注入的掩蔽技术是制作完全平面化的混频管的重要技术环节。若不采用质子注入的隔离方法, 而采用台阶隔离, 将给器件的制作上带来更大的困难。

我们采用上述两种不同的隔离方法分别研制器件。指状肖特基阳极用马蹄形阴极围绕, 制作工艺上与 GaAs MESFET 相类似, 金属引线用镀金加厚。

目前研制的八毫米 GaAs 平面混频管, 典型结果: 工作频率在 35GHz 时, 单端混频器的双边带噪声系数为 4.8dB。

* 国家自然科学基金资助项目。

二、器件设计

1. 器件的平面图及等效电路 (图 1)

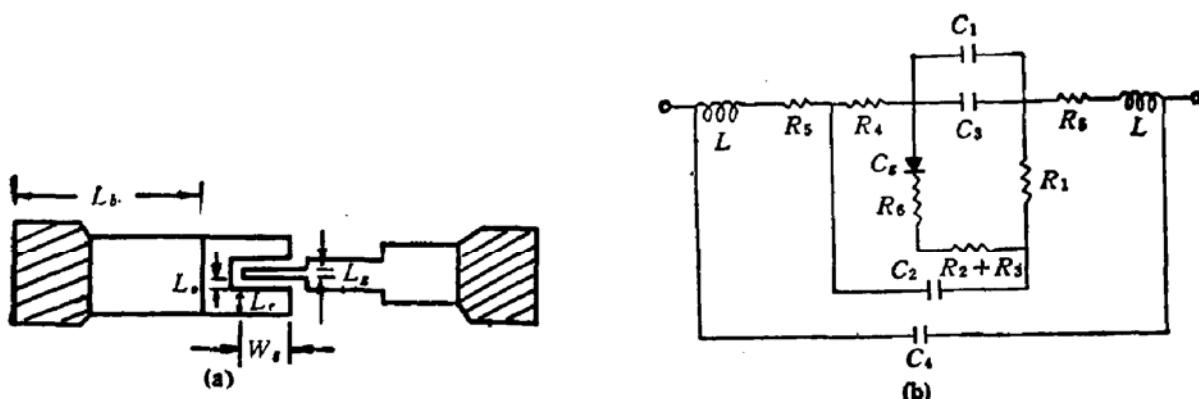


图 1 混频管的平面图及等效电路

图中	R_1 —— 欧姆接触区电阻	C_1 —— 结电容
	R_2 —— 阳极和阴极间马蹄形外延层电阻	C_2 —— 表面隔离的爬坡电容
	R_3 —— 肖特基金属下的 N^+ 层电阻	C_3 —— 阳极与阴极金属间的马蹄形电容
	R_4 —— 肖特基金属电阻	C_4 —— 键合区电容
	R_5 —— 引线电阻	L —— 引线电感
	R_6 —— 非耗尽 N 层电阻	

2. 电容

(1) 结电容

$$C_j = \frac{\epsilon \epsilon_0 L_s W_s}{W_d} \quad (1)$$

式中 L_s : 指状肖特基金属长(见图 1(a))

W_s : 指状肖特基金属宽

W_d : 耗尽层宽度。若是穿通型, 应取 W_d 等于 N 层 GaAs 厚度。

ϵ : GaAs 相对介电常数

ϵ_0 : 自由空间介电常数

考虑到肖特基金属为指状及边缘电容的贡献^[3], 引入修正量:

$$C_{ij} = \frac{2}{\pi} \epsilon \epsilon_0 W_s \left[\frac{2}{K_n} \log_e \left(1 + \frac{1}{K_n} \right) - \left(\frac{1}{K_n} - 1 \right) \log_e \left(\frac{1}{K_n^2} - 1 \right) \right] \quad (2)$$

其中

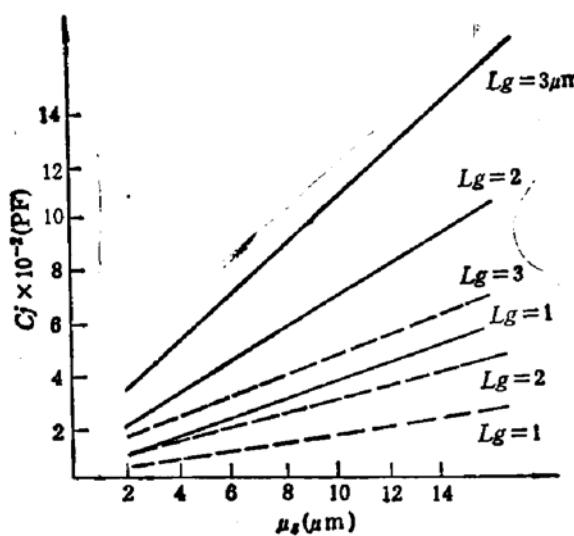
$$W_{s1} = W_s + L_s/2$$

$$K_n = 1 - T_{sh}/B_s$$

$$B_s = 2W_d + T_{sh}$$

T_{sh} 为指状金属厚度

我们计算了在零偏置下和 +0.6 伏偏置下, 由于耗尽层宽度的变化引起的结电容 C_j 的变化(见图 2)。显然, 这两个电容值有较大的差异。因器件在正向偏置下工作, 所以, 结几何尺寸在正向偏置下计算。

图 2 不同偏置下 C_f , W_g 的变化曲线

— +0.6V --- 0.0V

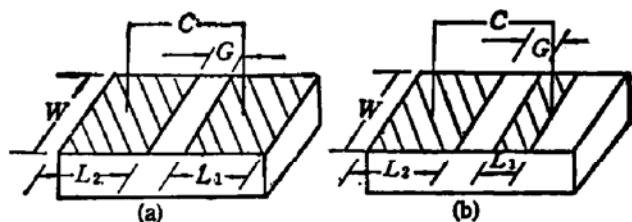


图 3 平面电容器示意图

(2) 引线间及键合区间的电容

这两个电容我们按 Pucel 所给出的平面电容器 a 类情况进行近似计算 (见图 3)。此时, $L_1 = L_2 = L \gg G$ 。

电容

$$C = \epsilon_0(1 + \epsilon)W \frac{K(\sqrt{1 - k^2})}{K(k)} \quad (3)$$

式中 K 为第一类全椭圆积分式

$$K(k) = \int_0^{\frac{\pi}{2}} \frac{d\phi}{\sqrt{1 - k^2 \sin^2 \phi}} \quad (0 \leq k \leq 1)$$

其中 $k = \sqrt{(2L + G)G/(L + G)^2}$

(3) 肖特基结金属与欧姆接触金属间的马蹄形电容

该电容我们按 Pucel 所给出的平面电容器的 b 类情况进行计算, 此时, $L_2 \gg G$, $L_1 \sim G$ 。

电容

$$C = \epsilon_0(1 + \epsilon)W \frac{K(\sqrt{1 - k^2})}{K(k)}$$

其中 K 仍表示第一类全椭圆积分式, 而 k 取下值。

$$k = \sqrt{\frac{G}{G + L_1}}$$

对照图 1 中混频管的平面图, 我们取

$$k = \sqrt{\frac{L_0}{L_0 + L_s}}$$

$$W = 2W_s + L_s$$

对于使用台面隔离的结构中, 指状金属的爬坡电容亦可按 b 类电容器进行近似计算。

3. 电阻

(1) 在正偏置下非耗尽N层 GaAs 对串联电阻的贡献

$$R_s = \frac{T_N - W_d}{L_s W_s Q N_d \mu_N} \quad (4)$$

式中, μ_N : 电子迁移率

Q : 电子电荷

T_N : N层 GaAs 厚度

N_d : N层掺杂浓度

W_d : 取 +0.6 伏偏置下的耗尽层宽度

对于金属-半导体势垒来说, W_d 按下列计算。

$$W_d = \sqrt{\frac{2\epsilon\epsilon_0(V_{bi} - V - 2KT/Q)}{QN_d}} \quad (5)$$

(2) 欧姆接触区电阻

该电阻我们按 Berger 给出的平面型电阻计算。

$$R_t = Z_0 \coth(\alpha L_c) \quad (6)$$

式中

$$Z_0 = \frac{\sqrt{R_s R_c}}{L_{eq}} \quad (L_{eq} = 2W_s + L_s + 2L_0)$$

$$\alpha = \sqrt{R_s / R_c}$$

$$R_s = \frac{1}{T_{NP} N_d Q \mu_N}$$

R_s 为面电阻, R_c 为欧姆接触比电阻。本设计中 R_c 的取值, 是按 Berger 的 TLM 方法, 从实验样品中计算得到。 T_{NP} 为 N^+ 层厚度。

(3) 欧姆接触区与阳极间的马蹄形外延层电阻

$$R_2 = \frac{L_0}{N_d Q \mu_N L_{eq} T_{NP}} \quad (7)$$

(4) 肖特基结金属电阻

由于输入信号是从阳极一端传输到另一端, 因此, 指状金属段应考虑为一分布网络, 其电阻不同于它的直流电阻值, 表示为^[4]

$$R_4 = \frac{1.39 \times 10^{-6} W_t}{L_s \cdot T_{sho}} \quad (8)$$

式中 W_t 为指状金属段总长度, T_{sho} 是考虑到趋肤效应对指状金属段厚度的修正。

$$T_{sho} = d(1 - e^{-T_{sho}/d}) \quad (9)$$

$$d = \sqrt{\frac{2}{\omega H \sigma}}$$

其中: T_{sh} 表示指状金属层厚度

d 表示趋肤深度

ω 表示角频率

H 表示磁导率。非磁性金属按真空导磁率 $\mu_0 = 4\pi \times 10^{-7}$ 亨利/秒计算。

在电阻的计算中，我们主要考虑了上述电阻对串联电阻的贡献，而将引线电阻，阳极下 N^+ 层电阻放在第二位考虑。

4. 结果

下面给出了器件的电容及电阻的计算值。

电容 (pF)	电阻 (Ω)
$C_{j0.6V} = 0.045$	$R_1 = 0.51$
$C_{j0V} = 0.020$	$R_2 = 2.6$
$C_1 = 0.0099$	$R_3 = 0.24$
$C_3 = 0.0013$	$R_4 = 2.26$
$C_4 = 0.018$	
总电容 $C_{t0} = 0.0492$	总电阻 $R_{t0} = 5.61$

器件的截止频率

$$f_{\infty} = \frac{1}{2\pi R_{t0} C_{t0}} = 576.7 \text{ GHz}$$

三、器件制作

制作这种平面型的混频管，一般采用：(1) 选择性外延生长工艺，得到 N^+ 和 N 层，然后在生长区内完成欧姆接触和肖特基结^[5]。但这种方法在生长区边缘产生晶体的不完整性，而且难以控制其平整性。(2) 采用台面隔离方法，即类似于台面形 MESFET 的制作方法来制作平面型（实际上是准平面型）混频管。(3) 采用质子注入隔离，制作完全平

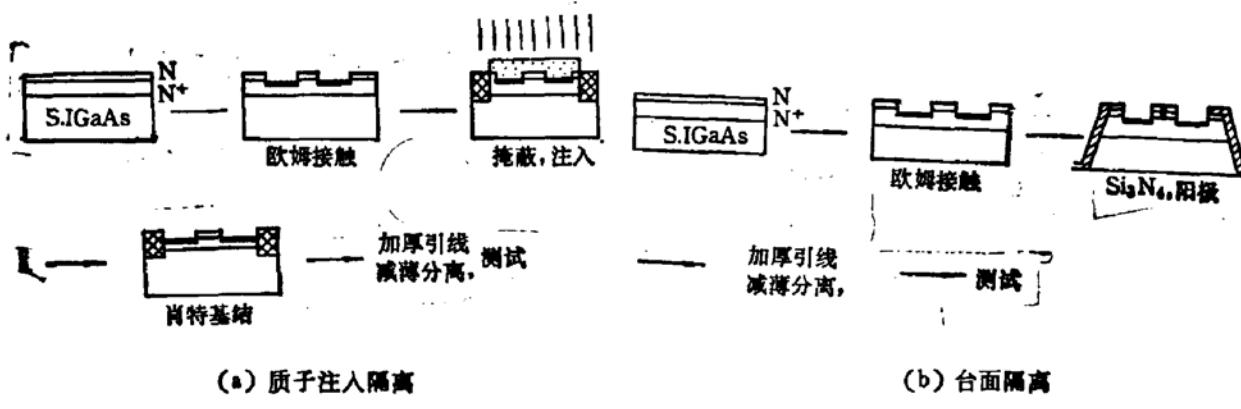


图 4 平面型混频管工艺流程图

面化的混频管^[6]。我们主要用第(3)种方法研制八毫米 GaAs 平面型混频管。

材料选用在 S.I-GaAs 村底上汽相外延生长 $1 - 2 \times 10^{14} \text{ cm}^{-3}$ 的 N^+ 层和 $1 \times 10^{17} \text{ cm}^{-3}$ N 型外延层。 N^+ 的厚度从降低串联电阻和完成整个制作工艺的难易程度综合考虑。 N 层取 $0.2 \mu\text{m}$ 左右。肖特基金属选 Cr，欧姆接触金属选 Au-Ge-Ni，并采用加厚金属剥离技术。介质膜用低温淀积氮化硅(也采用了二氧化硅膜)。引线用镀金加厚，最后

将衬底减薄、腐蚀、分离。

混频管的理想因子 $n \leq 1.10$, 反向电压 $V \leq 9$ 伏 ($10\mu A$)。

制作工艺流程图见图 4。

四、测 试

用气体放电噪声源法测量混频器的噪声系数。图 5 为测试系统方框图，它实际上是一个外差接收系统。

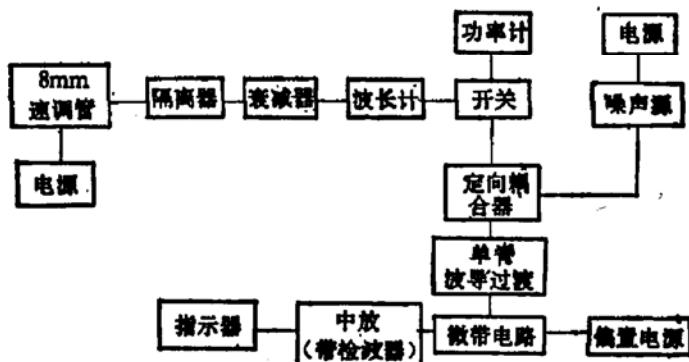


图 5 测试系统方框图

系统中气体放电管是标准噪声源，作为待测混频器的射频信号。8mm 速调管供本振，混频后的中频讯号经 50—500MHz 的低噪声宽带中放大，检波后由 μA 表读数。单端混频测试架是微带结构，做在石英衬底上。与系统的连接用单脊波导过渡。

噪声系数

$$\begin{aligned} N_F &= ENR - 10 \lg(Y - 1) + \Delta \\ &\approx ENR - 10 \lg(Y - 1) \end{aligned}$$

其中， $ENR = 17.846 \pm 0.15$ dB，

Y 是倍增因子。

图 6 是测试结果。在 35GHz 下单端混频器的双边带噪声系数为 4.8dB。

五、讨 论

1. 器件性能的测试表明，器件的几何尺寸的设计是较合理的。进一步改变几何参数获得更佳的性能，更高工作频率的平面混频管是可以实现的。

2. 在器件的总电容中，结电容的控制是重要的。在优化 L_s 和 W_s 的前提下，马蹄形电容 C_s 不必着重考虑，而结区外的引线电容 C^* 和键合区电容则是分布电容中不可忽视的成

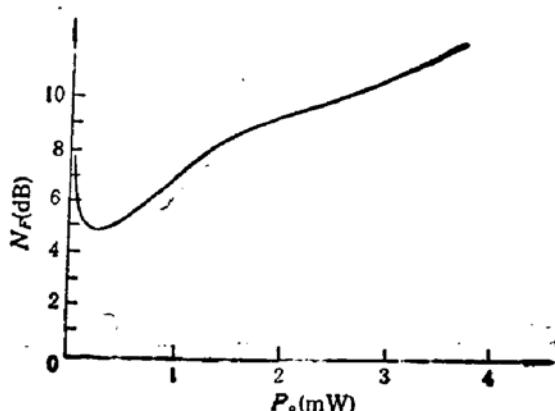


图 6 在 35 GHz 下单端混频器的双边带噪声系数 N_F 与 P_o 的关系曲线 (偏流 0.35 mA)

分。该电容要靠减小引线面积来实现。

3. 器件的总串联电阻中，非耗尽层电阻 R_4 和马蹄形外延层电阻 R_2 的贡献是主要的。控制N层和 N^+ 层的厚度，减小 L_0 的尺寸是降低串联电阻的有效途径。

4. L_0 的减小，降低了串联电阻，但同时增加了马蹄形电容，但后者变化缓慢（见图7、图8）。因此，为提高截止频率，应减小 L_0 尺寸。

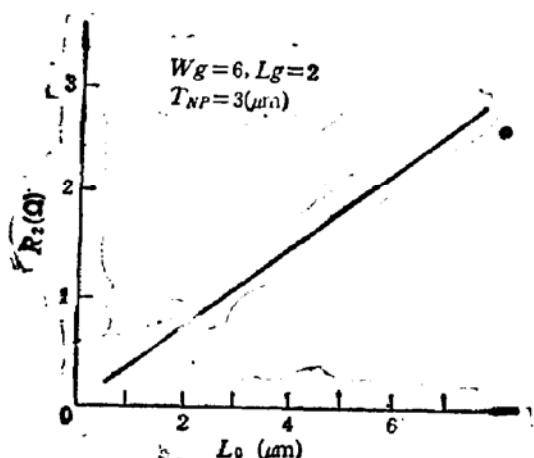


图7 马蹄形电阻 R_2 随 L_0 变化曲线

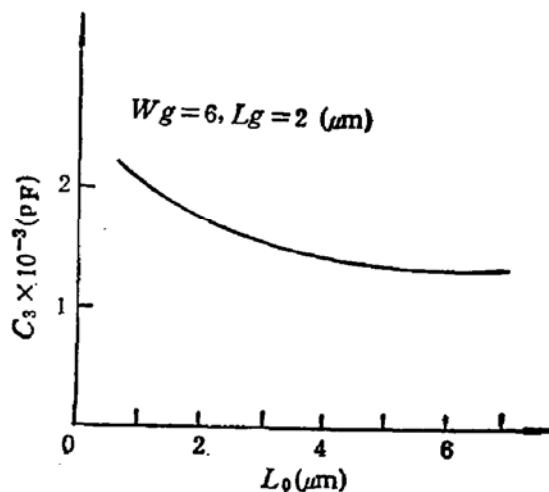


图8 马蹄形电容 C_3 随 L_0 的变化曲线

5. 测试系统和测试装架电路的匹配还有待进一步改善，它将有利于更加客观地反映混频管的水平。另外，我们用的是宽带中放，若用窄带，测试结果也会有些差别。

对王莉、高翠华、王瑞林、王全曾、张进昌、于清、邵全远、梁红、田静等同志在器件制作中给予的协助表示感谢。

参 考 文 献

- [1] R. A. Pucel, H. A. Haus, and H. Statt, *Advances in Electronics and Electron Physics*, Vol. 38, pp. 145—265 (Academic Press, NY, 1975).
- [2] H. H. Berger, *Solid-State Electronics*, p. 145, 1972.
- [3] H. Howe, *Stripline Circuit Design*, (Dedham, MA. Artech, 1973).
- [4] H. Fukui, *Bell Systems Technical Journal*, 58, 771(1979).
- [5] “GaAs 的选择性外延生长”，《半导体通讯》增刊，砷化镓肖特基混频二极管专集，1972,10, p117.
- [6] N. J. Cronin and V. J. Law, “Planar Millimeterwave Diode Mixer”, *IEEE Trans. on Microwave Theory and Techniques*, MTT-33, Sept. (1985).

8mm GaAs Beam Lead Schottky Barrier Mixer Diode

Wang Liangchen, Fang Puming and Zheng Dong

(Institute of Semiconductors, Academia Sinica)

Abstract

Analytical model for 8 mm beam lead diode design is based on TLM method of planar resistor developed by Berger and planar capacitor by Pucel. The equations have been programmed on computer to obtain a reasonable device design.

A 8 mm beam lead mixer diode consists of a fring Schottky metal surround on three sides by a horseshoeshaped cathode of ohmic metal. Active n-type GaAs is only in the region surrounding the anode contact. Under the n-region and the ohmic metalization, there are n^+ -GaAs layer and SI GaAs. Cr or Ti metal is used for Schottky barrier metal, Ohmic metallic Au-Ge-Ni. Device isolation uses mesa or protonimplant isolation. The technique of diode fabrication is similar to that of GaAs MESFET. The beam lead is thickened by electronplating Au and every diode is obtained by chemical etching. The performance of diodes is nearly the same for the two different isolation methods. The characterization of mixer diodes has resulted in double sideband noise figure of 4.8 db at 35 GHz.

KEY WORDS: Beam lead diode, Planar resistor, Planar capacitor, Transmission line model