

# 掺铟低位错密度的半绝缘砷化镓

林兰英 叶式中 何宏家 曹福年

(中国科学院半导体研究所)

1985年12月18日收到

掺等电子杂质铟生长了低位错密度的半绝缘砷化镓晶体。晶体中位错腐蚀坑密度达到约 $10^3/cm^2$ 数量。晶体中没有观察到铟的微沉淀物。

## 一、引言

高压液封直拉(LEC)方法生长的半绝缘砷化镓单晶,位错密度通常在 $10^4-10^5/cm^3$ ,其在截面上分布不均匀,呈W形,它严重影响晶体截面上电阻率和迁移率等参数的均匀性,进而造成MESFET器件夹断电压的偏差,致使场效应器件和砷化镓集成电路的性能和成品率降低。

为降低LEC方法生长晶体中的位错密度,采用下述几种方法:一种是使熔体在包封剂 $B_2O_3$ 下结晶后再慢慢拉出 $B_2O_3$ 层的LEK方法<sup>[1]</sup>;一种是改善热场和增厚 $B_2O_3$ 层厚度以降低温度梯度<sup>[2]</sup>;一种是掺等电子杂质以增强晶格所能承受的应力<sup>[3]</sup>。最简便的方法是掺等电子杂质铟生长低位错半绝缘砷化镓晶体。

掺铟半绝缘砷化镓晶体能否应用?有没有铟的微沉淀物存在?这都是急待解决的问题,本文介绍了掺铟低位错半绝缘晶体的生长、缺陷分析、电学性质、注入特性及器件应用。如何生长热稳定的半绝缘GaAs晶体,已有文章介绍<sup>[4]</sup>,不再重复。

## 二、晶体生长

铟掺杂的SI-GaAs单晶是在500—1000克熔体中生长的,晶体最大直径达58mm。晶体在高压炉中用φ100mm的石英或热解氮化硼坩埚中合成和生长。掺铟量从 $5 \times 10^{-3}-3 \times 10^{-2}$ (熔体重量比),生长速度为6—10mm/h,坩埚和籽晶以相反方向旋转,转速各为10转/分和6转/分。氩气压力为30—50大气压。

电子探针和质谱分析表明晶体中铟的浓度在 $3.4 \times 10^{19}-2.8 \times 10^{20}/cm^3$ 范围内。

## 三、掺铟晶体的完整性

掺铟的砷化镓单晶和一般的高压液封直拉生长的砷化镓单晶,都用熔融氢氧化钾腐蚀以显示其位错。通常用LEC方法生长的GaAs晶体,其位错密度约 $10^4-10^5/cm^3$ ,

截面分布呈W形，如图1所示\*，其中白点是位错蚀坑。而掺铟砷化镓晶体的位错密度都小于 $10^4/\text{cm}^3$ ，且没有一般大直径LEC单晶中存在的系属现象。典型的 $\phi 40\text{mm}$ 掺In低位错晶体，截面中心 $\phi 19\text{mm}$ 区域内位错密度约 $730/\text{cm}^3$ ，如图2，但边缘蚀坑密度急剧增加，形成 $\langle 110 \rangle$ 方向的位错滑移带。而有的晶体边缘消除了滑移带，这样，整个截面上的平均蚀坑密度明显下降，如图3。

掺In-GaAs晶体用JEM-200CX透射电镜进行观察，在位错近邻和本体区都没有观察到铟的微沉淀物和铟产生的微缺陷，这与在用Si、S、Se和Te等掺杂的低阻GaAs晶体中观察到的是完全不同的，如图4所示。

但当熔体中铟的浓度超过 $8.4 \times 10^{20}/\text{cm}^3$ 时，生长界面容易出现组分过冷，形成一种富铟的包裹物，这样就将产生大量的缺陷和位错。

#### 四、掺In-GaAs晶体的电学性质

掺In-GaAs单晶也像一般不掺杂的GaAs晶体一样，是在富砷条件下生长的，晶体具有半绝缘性质，一般电阻率都大于 $2 \times 10^7 \Omega \cdot \text{cm}$ ，电子迁移率在 $4000$ — $6300 \text{cm}^2/\text{V} \cdot \text{s}$ ，这表明，掺铟并不影响GaAs晶体的半绝缘性质。

变温霍耳测量和红外局部模测量表明，掺In-GaAs晶体中主要深施主是EL2中心，而浅受主则是碳。

#### 五、掺In-GaAs晶体的离子注入

掺铟低位错半绝缘晶体用Si离子注入，注入能量是 $120$ — $130\text{kV}$ ，注入剂量是 $3.5$ — $6 \times 10^{12} \text{cm}^{-2}$ ，样品面贴面在 $800^\circ\text{C}$ 氮气氛下热处理45分钟，所有样品均有很好热稳定性。注入层平均载流子浓度是 $(1.3$ — $2.5) \times 10^{17}/\text{cm}^3$ ，注入层平均迁移率是 $2900$ — $3990 \text{cm}^2/\text{V} \cdot \text{s}$ 。

为了检验掺In-GaAs晶体能否应用？我们送材料请电子工业部13所用全离子注入工艺制作MESFET功率器件，工作频率 $15\text{GHz}$ 时，平均输出功率大于 $100\text{mW}$ ，净增益大于 $4\text{dB}$ 。

中国科学院物理所用掺In-GaAs材料做衬底，用分子束外延制作调制掺杂GaAs-AlGaAs二维电子气器件， $4.2\text{K}$ 无光照时电子迁移率达 $3.4 \times 10^3 \text{cm}^2/\text{V} \cdot \text{s}$ ，光照下上升到 $5.9 \times 10^3 \text{cm}^2/\text{V} \cdot \text{s}$ 。

这表明，低位错掺In-GaAs晶体是可应用的。

#### 六、结 论

- 采用掺等电子杂质铟，制备了低位错SI-GaAs单晶，其电阻率大于 $2 \times 10^7 \Omega \cdot \text{cm}$ ，

\* 本文图1—图4见图版1。

迁移率在  $6000\text{cm}^2/\text{V}\cdot\text{s}$  以上。

2. GaAs 熔体中掺铟浓度在  $2.8 \times 10^{20}/\text{cm}^3$  以上时, 就能明显降低晶体中的位错密度, 通常位错密度可降到  $10^3/\text{cm}^2$  数量级, 好的能降到  $10^2/\text{cm}^2$  数量级。

参加本工作的还有方兆强、刘巽琅、焦景华、白玉珂、费雪英、惠峰。

本工作得到李瑞云、李成基、电子工业部 13 所罗海云, 中国科学院物理所周钧铭、黄绮以及本所研究生何晖、王建农、李冬梅等同志的协助, 作者深表谢意。

### 参 考 文 献

- [1] G. Jacob, Proc. Semi-Insulating III-V Materials Conf. p. 2 (Evian 1982).
- [2] H. Naknishi *et al.*, Presented at 7th Inter. Conf. on Crystal Growth (Stuttgart 1983).
- [3] G. Jacob *et al.*, *J. Crystal Growth*, **61**, 417 (1983).
- [4] 何宏家等, 第三届全国半导体化合物材料、微波器件、光电器件学术会议论文集, P.89, 重庆(1984).
- [5] C. Kimura *et al.*, Extended Abstracts of the 16th Conference on Solid State Devices and Materials, P. 59 Kobe (1984).

## Low Dislocation Density Si-GaAs by Doping with Isoelectronic Impurity-In

Lin Lanying, Ye Shizhong, He Hongjia,  
Cao Funian,

(Institute of Semiconductors, Academia Sinica)

### Abstract

Low dislocation density Si-GaAs crystals have been pulled from melts by doping with iso-electronic impurity-In. The etch pit density of Si-GaAs crystals can reach the order of  $10^3/\text{cm}^2$ . There is no microprecipitate of indium in the crystals.