

硅片预退火对二极管反向恢复时间的影响

张剑平 季振国 杨启基 李立本 阙端麟

(浙江大学硅材料国家重点实验室 杭州 310027)

摘要 本文研究了预退火对二极管反向恢复时间的影响. 为获得满意的反向恢复时间, 硅棒上不同部位的硅片需要不同的预退火温度. 头、中、尾部的硅片最佳预退火温度分别为 600℃、700℃、800℃, 这是因为不同部位的硅片中主导少子寿命的因素不同.

PACC: 6170T

1 引言

少子寿命直接衡量了材料的完整性, 它对器件性能有决定性影响. 少子寿命下降将导致二极管正向压降上升^[1], 三极管基区传输系数下降^[2]. 其它如太阳能电池的开路电压, CCD 的暗电流, DRAM 的位失效^[3~5]等都直接与材料的少子寿命相关. 影响少子寿命的因素很多, 最主要的有重金属杂质^[6]、氧沉淀及其诱发缺陷^[7,8]、位错^[1]、空位团^[9]等. 重金属杂质对少子寿命影响最大, 甚至浓度低于 10^{11}cm^{-3} 的重金属杂质也能显著降低少子寿命^[6]. 而一定密度的缺陷如位错的存在则可提高少子寿命^[10,11], 这是由位错对其周围点缺陷的吸杂引起的.

为提高器件的性能, 发展了一系列工艺, 如吸杂、氯化氢氧化、快速热退火等. 吸杂可将杂质吸附在预定区域而使器件有源区保持清洁. 氯化氢氧化可在高温下让金属杂质形成挥发性氯化物而得以去除, 另外, 氯化氢氧化还可以抑制并消除氧化层错. 快速热退火可迅速消除材料中的微小缺陷和损伤同时却可避免一般热处理时杂质的再扩散与沾污^[12]. 所有的这类方法都是基于提高少子寿命而改善器件性能的. 另一方面我们知道, 器件的性能与材料的热历史也有关系. 本文主要考察低温预处理对器件性能的影响. 为简单起见, 以最基本的器件 P⁺N⁻N⁺整流二极管为例, 研究预处理对二极管反向恢复时间(T_{rr})的影响. T_{rr} 与少子寿命 τ 有确定的关系^[13]. T_{rr} 小的二极管正向导通压降高, 在功率电路中意味着功耗大. 因此, 研究获取 T_{rr} 最佳预处理条件也很有实际意义.

张剑平 男, 1971年8月生, 硕士生, 主要从事硅中缺陷研究
季振国 男, 1958年生, 博士, 副教授, 从事缺陷及表面研究
1996年1月27日收到初稿, 1996年4月30日收到修改稿

2 实验方法及结果

从减压充氮 CZ 硅头、中、尾部各取若干硅片进行实验。硅片直径为 3 英寸，片厚 285 微米，清洗后用 N_2 气氛保护在不同温度下($600\sim800^\circ C$)预处理 1 小时，送往二极管厂家制作 $P^+N^-N^+$ 整流二极管。结深约 60 微米，方块电阻为 $0.1\sim0.3$ 欧姆/ \square 。划成 $1.2\times1.2mm^2$ 大小的二极管列。由于硅片上不同区域的二极管 T_{rr} 不同，我们沿着硅片直径方向测一列二极管的反向恢复时间，并计算其平均值。测试在 TRR TESTER MODEL FR-600 上进行，固定正向电压 $V_F=26.8V$ 反向电压 $V_R=55.75V$ 。

图 1 给出了一个头部硅片的例子，该硅片经过了 $600^\circ C$ 1 小时预退火。

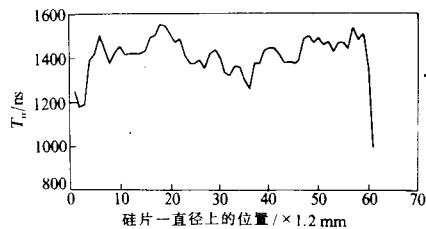


图 1 T_{rr} 在硅片上的分布

为了研究预退火影响 T_{rr} 的原因，在与前面相同的热历史下我们考察了氧沉淀的行为。用于研究氧沉淀行为的硅片厚 2mm，化学抛光后均分为八块。其中一块不经预退火(原生参比片)，其余七块分别经过 $600\sim850^\circ C$ 预退火一小时。然后送往器件厂家与制作二极管的硅片一起随炉处理。完毕，先在稀 HF 溶液中浸泡 2 分钟，去除表面氧化层。然后用 W16 型合成钻石研磨膏在玻璃镜面上磨平整光亮，再在 Dash 液($HF:HNO_3=1:4$)中抛光。氧沉淀由硅片随炉前后间隙氧含量之差给出。间隙氧含量由其红外吸收峰 $1107cm^{-1}$ 的吸收系数给出，公式为^[14]：

$$[\text{O}_i] = 6.28a_{\max} (\times 10^{-6}) \quad (1)$$

测试在美国 Nicolet 公司的 5DX 型傅利叶变换红外光谱仪上进行，波数误差正负 $0.01cm^{-1}$ ，分辨率为 $4cm^{-1}$ ，扫描速度为 $0.32cm/s$ 。测试时温度为 $23^\circ C$ ，利用 FZ 硅作参比。头、中、尾硅片的原生间隙氧含量分别为 $33.96, 24.89, 26.88 (\times 10^{-6})$ 。

图 2 是二极管 T_{rr} 平均值及随炉后硅片氧沉淀量与预退火温度的关系。不同部位硅片上二极管 T_{rr} 退火行为不同。对头硅片， $600^\circ C$ 1 小时退火 T_{rr} 均值可达到最大值，随退火温度的

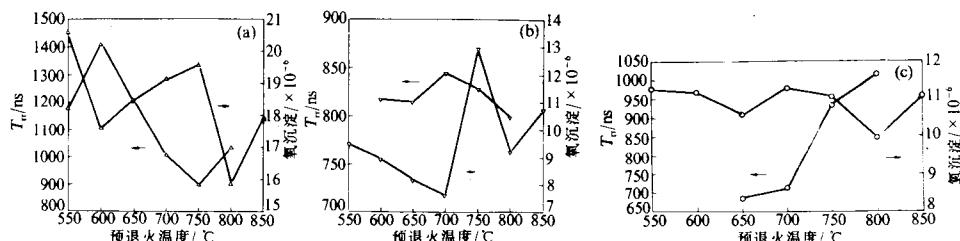


图 2 T_{rr} 、氧沉淀与预退火温度的关系

a 头部硅片；b 中部硅片；c 尾部硅片。

升高 T_{rr} 均值迅速下降。中部硅片 T_{rr} 均值随预退火温度的变化出现一峰值，在 $700^\circ C$ 左右退火 1 小时 T_{rr} 取最大值，高于或低于 $700^\circ C$ 预退火都将降低 T_{rr} 值。尾部硅片 T_{rr} 均值随退火温度的升高而增大。就氧沉淀量与预退火温度的关系来说，三条曲线都有两个极小值：一个固定在 $800^\circ C$ 处；另一极小值位置发生平移，对头、尾、中部硅片分别为 $600^\circ C, 650^\circ C, 700^\circ C$ 。氧

沉淀的这种退火行为我们将在别处讨论。

3 讨论

已知道影响少子寿命的因素有氧沉淀、金属杂质及其它缺陷。因此可假定：

$$1/\tau_{\text{eff}} = 1/\tau_{\text{ox}} + 1/\tau_{\text{m}} + 1/\tau_{\text{d}} \quad (2)$$

式中 τ_{eff} 为有效少子寿命； $\tau_{\text{ox}}, \tau_{\text{m}}$ 分表征了氧沉淀、金属杂质对少子寿命的影响； τ_{d} 表征其它缺陷对少子寿命的影响。氧沉淀、金属杂质越多， $\tau_{\text{ox}}, \tau_{\text{m}}$ 越小；反之氧沉淀、金属杂质越少， $\tau_{\text{ox}}, \tau_{\text{m}}$ 越大。但考虑到吸杂效应，氧沉淀的增多将导致器件有源区金属杂质的减少，从而提高有效少子寿命。

再结合历经相应热历史氧沉淀的行为来考察 T_{rr} 的退火行为。由于金属杂质的分凝系数少于 1，因此头部硅片含金属杂质很少。但头部硅片间隙氧含量高，在器件工艺中产生的氧沉淀量多，可以预料影响头部硅片 T_{rr} 的主要是氧沉淀，在这里 τ_{ox} 很小， $\tau_{\text{m}} \gg \tau_{\text{ox}}$ 。设其它缺陷浓度也很少的话，则 τ_{d} 也很大，因此(2)式变成：

$$1/\tau_{\text{eff}} = 1/\tau_{\text{ox}} + 1/\tau_{\text{m}} = 1/\tau_{\text{ox}} \quad (3)$$

该式表明头部硅片的少子寿命主要由氧沉淀决定。对照头部硅片的 T_{rr} 曲线与氧沉淀曲线，可以看到二者明显的互补现象，即氧沉淀低时 T_{rr} 值高，氧沉淀高时 T_{rr} 低。

中部硅片 T_{rr} 均值在 700°C 处有一峰值，而经 700°C 预处理的中部硅片氧沉淀也有一最小值。大于 700°C 预处理后氧沉淀猛然增多，但 T_{rr} 并不成比例下降，这可以用氧沉淀对 T_{rr} 影响的双重性来解释：一方面氧沉淀引起缺陷使得少子寿命下降；另一方面氧沉淀又能吸除器件有源区中有害杂质使 T_{rr} 上升。所以 750°C 预处理导致氧沉淀量增大但 T_{rr} 并不下降太多。图 3 明确地显示氧沉淀对 T_{rr} 的双重作用。

该图是中部硅片在 650°C 下预退火时 T_{rr} 与退火时间的关系。由于低温预处理是氧沉淀的成核期，氧沉淀随形核时间的延长而增多（我们样品中的碳含量低于检测极限，不必考虑氧沉淀的延迟效应）。因此从图 3 可见，随着氧沉淀的增多（预退火时间的延长）， T_{rr} 先增大，达到一峰值后又下降。这表明在开始时由于氧沉淀的吸杂使 T_{rr} 上升，当氧沉淀达到某一量度后由其诱发的缺陷使 T_{rr} 下降又占了主导。因此在给定退火温度时应能找到最佳退火时间（最佳的氧沉淀量），使 T_{rr} 最大。这进一步支持了我们关于氧沉淀对 T_{rr} 双重作用的观点。另外，图 2(b) 中部硅片 800°C 预处理比 600°C 预处理产生的氧沉淀多，对应的 T_{rr} 却小，说明了要有明显的吸杂效果，氧沉淀必须达到一定的浓度。浓度上下限由氧沉淀对 T_{rr} 的双重作用决定。有效吸杂氧沉淀的上下限还取决于杂质沾污程度。结合本次实验看， 13×10^{-6} 氧沉淀（对中部硅片 750°C 预退火而言）有吸杂效果，氧沉淀大于 16×10^{-6} （头部）或小于 11×10^{-6} （尾部）都看不到明显的吸杂效果。尾部硅片一般含杂质较多，因此 T_{rr} 整体水平低。但通过适当的预处理可提高 T_{rr} 。从图 2 可见尾部硅片随预处理温度上升而上升，与氧沉淀没有对应关系。只能从杂质、缺陷反应得到解释。直拉硅单晶尾部在短时间内历经了

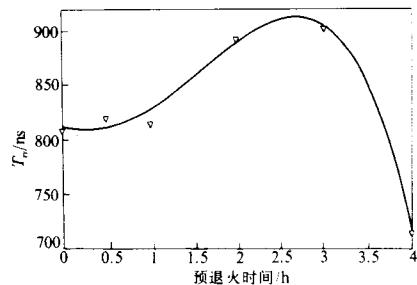


图 3 T_{rr} 与预退火时间的关系

较大温度跨度,冻结了大量过饱和非平衡热点缺陷. 预处理可复合部分热点缺陷,也有可能使杂质与缺陷络合成非电活性的络合体. 预处理温度越高,重新激活的热点缺陷浓度越大,其复合率就越大. 因此在给定时间内提高预处理温度能改善晶体完整性,提高 T_{rr} .

4 结论

研究了硅片预处理对二极管 T_{rr} 的影响. 头、中部硅片的最佳预处理温度分别约为 600、700℃. 头部硅片二极管的 T_{rr} 主要受工艺产生的氧沉淀制约, 中部硅片 T_{rr} 由氧沉淀和杂质共同决定. 特别地, 在中部硅片中还观察到氧沉淀对 T_{rr} 的双重作用. 尾部硅片 T_{rr} 由其它杂质和缺陷决定, T_{rr} 随预处理温度上升而上升, 预处理温度以 800℃ 为好.

参 考 文 献

- [1] A. Y. Liang and C. J. Varker, "Minority Carrier Lifetime Degradation in Silicon Due to Thermally generated Dislocations", Lifetime Factors in Silicon, ASTM STP 712, American Society for Testing and Materials, 1980, 73~85.
- [2] Michael Shur, Physics of Semiconductor Devices, USA, Prentice-Hall Inc., 1990, 251~260.
- [3] B. O. Kolbesen, H. Cerva *et al.*, in Defects in Silicon I, W. M. Bullis *et al.*, eds., PV 91-9, The Electrochemical Society Proceedings Series, Pennington, NJ (1991), 371.
- [4] N. Nishio, K. Shiotani, M. Kitakata *et al.*, Extended Abstracts, 22nd International Conference on Solid State Devices and Materials, Sendai (1990), 1169.
- [5] H. Mendez, S. Morris, N. Dickson *et al.*, Extended Abstracts, 17th International Conference and Symposium on Testing and Failure Analysis, IEEE, (1991), 429.
- [6] F. Shimura, T. Okui and T. Kusama, J. Appl. Phys., 1990, **67**(11): 7168.
- [7] C. J. Vaker, J. D. Whitfield and P. L. Fejes, Mat. Res. Soc. Symp. Proc., 1983, **14**: 187~193.
- [8] C. J. Vaker, J. D. Whitfield and P. L. Fejes, Proceeding of Symposium on Silicon Processing, San Jose, California, Jan., 1982, 19~22.
- [9] S. S. Kim and W. Wijaranakula, J. Electrochem. Soc., 1994, **141**(7): 1872.
- [10] J. E. Lawrence, Semiconductor Silicon 1973, 17.
- [11] F. D. Rosi, RCA Rev., 1958, **19**: 349.
- [12] R. Singh, J. Appl. Phys., 1988, **63**(8): R59.
- [13] B. Lax and S. F. Neustadter, J. Appl. Phys., 1954, **25**: 1148.
- [14] A. Baghdadi, W. M. Bullis, M. C. Croarkin *et al.*, J. Electrochem. Soc. 1989, **136**: 2015.

Influence of Preannealing of Silicon Wafers on Diode Reverse Recovery Time

Zhang Jianping, Ji Zhenguo, Yang Qiji, Li Liben and Que Duanlin

(State Key Laboratory of Silicon Material, Zhejiang University, Hangzhou 310027)

Received 27 January 1996, revised manuscript received 30 April 1996

Abstract The influence of preannealing of silicon wafers on diode reverse recovery time (T_{rr}) is studied. In order to obtain satisfied T_{rr} 's, silicon wafers in different parts of a silicon ingot need different preannealing temperatures. The experimental results show that the most suitable preannealing temperatures for wafers cut from head、middle 、tail parts of the silicon ingot are 600、700 、800 °C , respectively. It is primarily ascribed to the different factors effecting minority carrier lifetime in different parts of the silicon ingot.

PACC: 6170T