

# 利用 SOI 材料提高触觉传感阵列的性能\*

吕世骥 黄庆安 童勤义 袁璟

(东南大学微电子中心,南京,210018)

1990 年 11 月 21 日收到, 1991 年 3 月 10 日修改定稿

利用半导体材料、平面工艺和微机械加工研制触觉传感器是当前触觉传感器研究开发的一个重要方面, 其中硅膜片电容式触觉传感阵列则是在研究中被广泛采用的结构。然而, 触觉传感阵列的性能常受到微机械加工精度的限制。为了提高电容式触觉传感阵列的性能, 本工作以 SOI 材料中异质结界面作为深槽腐蚀中腐蚀自停止界面, 以提高硅膜片的表面平整度和厚度均匀性。在此基础上研制了  $16 \times 16$  硅膜片电容式触觉传感阵列, 得到了较好的结果。

## 一、引言

最早的触觉传感器是以含碳海绵橡胶制成压敏电阻构成。这种传感器结构十分简单, 但由于外部压力解除后难以复原, 因而稳定性和重复性极差。以后用压电聚合膜或压电介质膜代替海绵, 其性能得到改善, 但仍受到压电薄膜不稳定性的限制。这给触觉传感阵列性能的提高带来困难。

目前发展的以半导体材料为基础的触觉传感器, 由于可利用集成电路工艺、微机械加工技术制备而得到迅速开发。这类触觉传感器具有体积小、灵敏度高、动态范围大, 稳定性及一致性好的特点而得到广泛研究。

半导体触觉传感器又主要分为压阻式和电容式两类。压阻式半导体触觉传感器虽具有灵敏度高、输出信号幅度大的优点, 但在构成全桥时有大量连线, 因而不利于集成化, 不利于阵列规模的增大。

硅膜片电容式触觉传感器具有灵敏度高、分辨率高、温度特性好、便于利用集成技术制成较大规模的阵列等特点, 因而成为目前触觉传感器研究中最广泛采用的结构之一<sup>[1]</sup>。然而, 为提高触觉传感阵列的性能, 尚有许多问题需解决, 其中最关键的问题是硅膜片的表面平整度和厚度均匀性。对于这个问题通常的解决办法是利用在同一腐蚀液, 例如 KOH 腐蚀液中, 具有不同掺杂浓度或不同导电类型的硅片, 其腐蚀速率不同, 以  $p^+ - p^-$ 、 $n^+ - n^-$  或  $p - n$  结的界面作为腐蚀自停止界面, 由此得到一定厚度和较好平整度的硅膜片<sup>[2]</sup>。然而, 由于上述界面本身的不平整性,  $p^- / p^+$  材料腐蚀速率比较小等原因, 硅膜片的表面平整度与厚度均匀性实际上是比较难以保证的。

考虑到不同材料在同一腐蚀液中腐蚀速率可以有很大的差异, 本工作利用场助键合 SOI 材料和氮离子注入 SOI 材料进行实验研究, 并初步研制出  $16 \times 16$  硅膜片电容式触

\* 本工作得到国家自然科学基金资助。

觉传感阵列。

## 二、原理与实验

硅膜片电容式触觉传感阵列电容单元的传统工艺流程如图 1 所示。如前所述，尽管不同浓度的硅片在同一腐蚀液中，腐蚀速率是有差异的，但其腐蚀速率比率也仅为数十倍

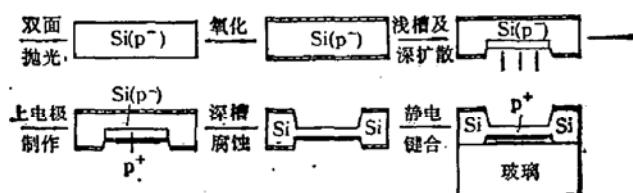


图 1 触觉传感阵列的传统工艺流程

(表 1)。而且对于我们所研制的触觉传感阵列来说，设计要求浅槽腐蚀后需获得结深达  $20 \mu\text{m}$  的突变  $\text{p}^-$ - $\text{p}^+$  结。这不仅在工艺上有较大难度，且界面也不易平整。因此，利用上述界面作为腐蚀自停止界面来得到平整度很高、均匀性很好的硅膜片是很困难的。对于  $300 \mu\text{m}$  左右的深槽，目前较好的加工水平是表面起伏为  $\pm 1 \mu\text{m}$  左右。

表 1 几种材料的腐蚀速率

腐蚀材料	腐蚀速率 ( $\text{\AA}/\text{min}$ )
(100) Si (p <sup>-</sup> )	5000
(100) Si (p <sup>+</sup> )	200
SiO <sub>2</sub>	20
Si <sub>3</sub> N <sub>4</sub>	1

考虑到在同一腐蚀液中，异质材料腐蚀速率比率往往要大于同质材料的腐蚀速率差异，则上述困难可以得到解决<sup>[3]</sup>。我们以 KOH: H<sub>2</sub>O = 50g:100ml 的腐蚀液，在  $T=60^\circ\text{C}$  下，测量了几种材料的腐蚀速率，其结果如表 1 所示。由表可见，Si(p<sup>-</sup>)/SiO<sub>2</sub>、Si(p<sup>-</sup>)/Si<sub>3</sub>N<sub>4</sub> 腐蚀速率的比率远大于 Si(p<sup>-</sup>)/Si(p<sup>+</sup>) 的比率。因此，若以 Si-SiO<sub>2</sub> 或 Si-Si<sub>3</sub>N<sub>4</sub> 异质结界面作为腐蚀自停止界面，将会得到较 Si(p<sup>-</sup>)-Si(p<sup>+</sup>) 界面更为平整的腐蚀自停止界面。在此基础上，我们分别利用氮离子注入和场助键合制备的两种 SOI 材料进行实验研究，其工艺流程如图 2 所示。

就目前工艺水平来看，对于键合的 SOI 材料，由于难以保证硅片中央制作触觉传感阵列芯片部分 100% 键合，以及硅片减薄技术尚未成熟，通常只适用于分立的压力传感器或小规模触觉传感阵列的研制。而离子注入制备的 SOI 材料则更适用于较大规模的触觉传感阵列及微压力传感器的制备。本工作利用上述两种材料分别研制了  $4 \times 4$  和  $16 \times 16$  触觉传感阵列。图 3 给出用台阶仪测量的两种情况下，深槽腐蚀表面，即硅膜片表面

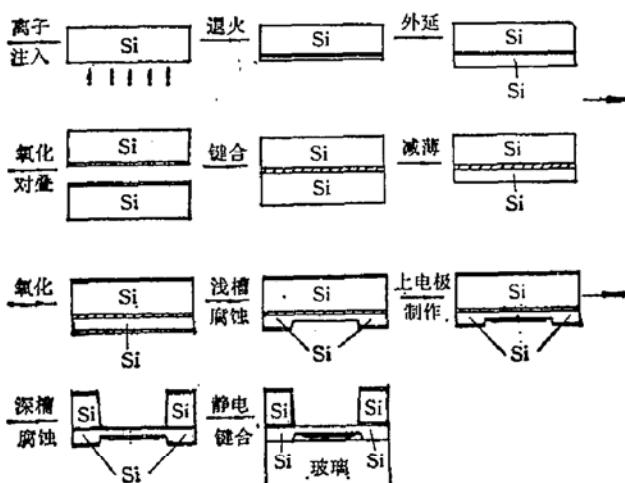


图 2 SOI 材料制备触觉传感器工艺流程示意图

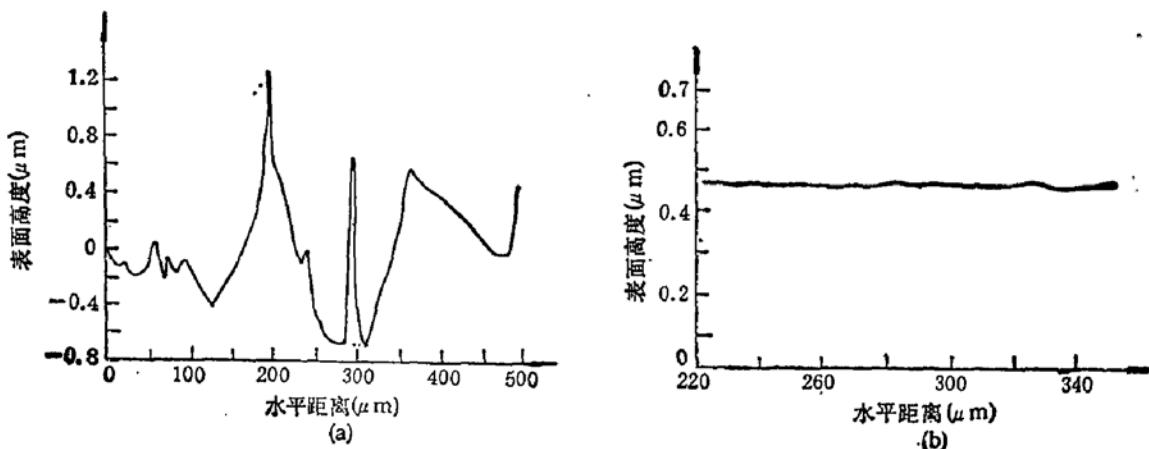


图 3 两种情况下硅膜片表面的平整度

的平整度。结果表明,传统工艺情况下硅膜片表面起伏超过  $1\mu\text{m}$ ,而在 SOI 材料下,则小于  $100\text{\AA}$ 。

应该指出,在传统工艺中尽管引入了  $\text{Si}(\text{p}^-)$ - $\text{Si}(\text{p}^+)$  腐蚀自停止界面,但深槽腐蚀时间的控制仍极其严格。稍有过度,则会引起硅膜片穿通。而利用 SOI 材料制备触觉传感器时,在深槽腐蚀中,则常常采取过腐蚀方法,以保证  $\text{SiO}_2$  (或  $\text{Si}_3\text{N}_4$ )上的硅能腐蚀干净。接着再用常规方法将  $\text{SiO}_2$  膜去除。因而硅膜片表面的平整度接近于抛光硅片表面的平整度。

### 三、结果与讨论

根据以上考虑和实验研究结果,我们先后研制了  $4 \times 4$  和  $16 \times 16$  触觉传感阵列。图 4 给出  $16 \times 16$  触觉传感阵列的照片。图 5 给出电容单元的输出特性。实验与测量结果表明:

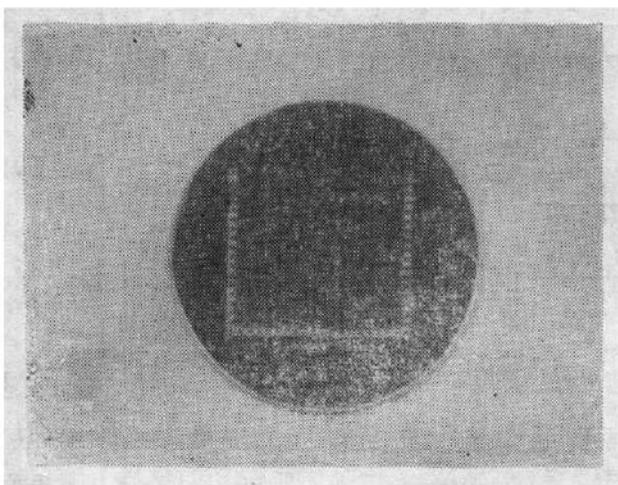
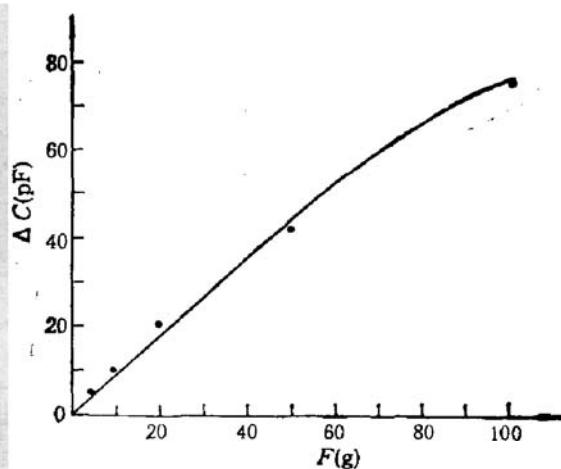
图 4  $16 \times 16$  触觉传感阵列

图 5 电容单元的输出特性

1. 以 SOI 材料中异质结界面作为腐蚀自停止界面, 可明显提高硅膜片表面平整度。由于键合 SOI 材料中  $\text{SiO}_2$  膜的结构较氮离子注入的氮化硅致密, 因而表面平整度更高些。

2. 由键合 SOI 材料研制的  $4 \times 4$  阵列, 尽管单元数目少, 然而单元之间输出特性的差异却大于用离子注入 SOI 材料研制的  $16 \times 16$  阵列的单元间特性的差异。这表明, 键合 SOI 材料减薄的厚度均匀性有待于进一步提高。

3. 由于硅膜片表面平整度和厚度均匀性的提高, 因而电容单元有很好的输出特性。它不但有较高的灵敏度( $\leq 1\text{g}$ ), 较宽的动态范围(最大负载可达  $200\text{g}$  以上), 且有较好的线性。

4. 制备触觉传感阵列需解决许多技术难题, 如接地屏蔽、零点温漂等。本文仅就硅膜片的微机械加工问题进行了初步的实验工作。

本工作得到常州半导体总厂李金华、蚌埠 214 所邢昆山、机电部 55 所竹正源等同志的帮助, 在此一并表示感谢。

### 参 考 文 献

- [1] K. J. Chun and K. D. Wise, *IEEE Trans. on Electron Device*, ED-32, 1196(1985).
- [2] E. D. Palik, V. M. Barmudez and J. Glemhochi, *J. Electrochem. Soc.*, 132, 135(1985).
- [3] Lu Shiji, Zheng Zheng and Tong Qinyi, *Sensors and Actuators*, A21—A23, 961—963(1990).

## Raising the Performances of Tactile Arrays Using SOI Materials

Lu Shiji, Huang Qingan, Tong Qinyi and Yuan Jing

(Microelectronic Centre, Southeast University, Nanjing, 210018)

### Abstract

It is an important respect in developing tactile to prepare tactile arrays by semiconductor materials, planar technology and micromachining technique. The structure of capacitor arrays of silicon film is often adopted, but the performances of this structure always are restricted by precision of micromachining.

In order to improve the uniformity of the thin film of silicon, the interface of heterojunction of SOI material was used as the interface of etch self-stopping. According to this, the  $16 \times 16$  capacitor arrays of silicon film were prepared, and good results were obtained.