

MNOS 结构界面陷阱分布的 TSC 谱研究*

黄君凯 刘 涛

(暨南大学电子工程系, 广州, 510632)

1990年11月5日收到, 1991年2月10日修改定稿

本文应用热激电流(TSC)方法研究了 MNOS 结构中界面陷阱随能量和空间分布的情况。在 Wei-Simmons 模型的基础上, 建立了 MNOS 结构 TSC 谱存储峰的分析理论。该理论满意地描述了实验结果, 并得出所研制的 MNOS 结构存储陷阱分布的主要参数 N_0 、 E_i 和 d 分别为 $1.47 \times 10^{11} \text{ cm}^{-3}$ 、 1.09 eV 和 50 \AA , 模型参数 τ_0 及 v_0 和前人的理论结果一致。本文同时确定了该 MNOS 结构中、超薄 SiO_2 膜 Si/SiO_2 界面上态密度的 $D_{it}(E)$ 分布, 其结果和 MOS 结构中厚 SiO_2 膜的界面情况类似。

一、引言

自 Kahng 和 Sze 提出第一个非挥发性(nonvolatile)存储器以来^[1], 金属-氮化硅-氧化硅-半导体(MNOS)结构已在集成电路中广泛应用于电可改写只读存储器(EPROM)、可擦洗可编程序只读存储器(E²PROM)和非挥发性随机存储器(NVRAM)等各种存储器件中^[2]。这种结构中界面陷阱的分布情况, 对提高器件的存储质量具有重要意义^[2]。

用于 MNOS 存储结构的 Si_3N_4 膜是一种无定形的介质膜^[3], 一般认为这种材料中的存储陷阱, 来源于 Si_3N_4 缺陷态中 Si 的悬挂键^[4,5]。迄今为止已使用多种实验方法, 对不同工艺制备的 MNOS 结构存储陷阱分布进行了研究, 结果表明^[6,7]: 存储陷阱能级可以在 Si_3N_4 导带底下面 0.5 — 2.5 eV 之间变化, 陷阱密度具有 10^{17} — 10^{19} cm^{-3} 的数量级, 具体分布参数与制备条件有关, 必须通过实际测量才能对其存储质量做出准确评价。

Wei-Simmons^[8]等人应用热激电流(TSC)方法测量到 MNOS 结构的 TSC 谱图, 室温内谱线上共出现三个特征峰。他们的实验证实: 靠近低温和室温两侧的第一和第三峰, 分别由 Si/SiO_2 界面 Si 禁带上、下半部的界面态电荷释放形成; 中间的第二个峰由 $\text{SiO}_2/\text{Si}_3\text{N}_4$ 界面、以及 Si_3N_4 膜体内此界面附近陷阱中的存储电荷释放形成, 称之为存储峰。

Simmons^[9-11]详尽地研究了 Si/SiO_2 界面态电荷的释放过程, 提出了这些电荷形成 TSC 谱一、三峰的物理模型, 并由此导出从 TSC 谱上获得 Si/SiO_2 界面态密度能量谱的理论公式。对 MNOS 结构中存储电荷的非稳态释放机理, Wei-Simmons^[8]仅作了定性的物理诠释, 并未进一步加以分析。后来, Katsume^[12,13]等人研究了 MNOS 结构中“深”

* 国家自然科学基金资助的课题。

存储陷阱(即其电子能级位于衬底 Si 禁带覆盖能量范围之内)的存储电荷释放形成 TSC 谱存储峰的物理过程,认为这些存储电子首先是隧穿到 Si/SiO_2 界面态上,然后再激发到 Si 的导带形成热激电流,这时 TSC 谱存储峰在较高的温区上才能测量到^[13]。该模型导出的理论结果和他们的实验谱线符合较好,并可得出“深”存储陷阱的分布参数和模型参数。

本文应用 TSC 方法,对由超薄 SiO_2 膜和经 $\text{SiH}_4-\text{N}_2-\text{NH}_3$ 系统 LPCVD 法淀积的 Si_3N_4 膜复合构成绝缘层的 MNOS 样品中、包括存储陷阱在内的界面陷阱分布进行了研究。从 Wei-Simmons 的存储电荷释放模型出发,进一步阐述并建立了 TSC 谱存储峰的分析理论,并对实验测量到的 TSC 谱作出定量的分析,确定出该工艺研制的 MNOS 结构界面陷阱随能量和空间分布的情况。

二、TSC 谱存储峰的分析理论

下面在 Wei-Simmons 的物理模型基础上,建立 TSC 谱存储峰和存储陷阱分布之间的分析理论。

Wei-Simmons^[8]认为: MNOS 结构存储陷阱上的存储电荷,在负栅偏压下同时以直接背向隧穿和 Poole-Frenkel (P-F) 发射两种机制释放形成传导电流。

在图 1 所示的能量 (E)-空间 (x) 坐标系中,设 $e_i(E, x)$ 和 $e_{PF}(E, T)$ 分别表示直接背向隧穿的几率和 P-F 发射的几率,那么^[6,14]

$$e_i(E, x) = \tau_i(E)^{-1} \cdot \exp(-\alpha_N x), \quad (1)$$

$$e_{PF}(E, T) = v_0 \cdot \exp[-(E_{c_N} - q\beta_{PF} E_N^{1/2} - E)/kT], \quad (2)$$

式中 β_{PF} 为 P-F 常数^[14], k 为 Boltz-

mann 常数, q 为电子电量, T 为热力学温度, $\tau_i(E)$ 为电子最短隧穿时间, 并有

$$\tau_i(E) = \tau_0 \cdot \exp(\alpha_{0x} x_0), \quad (3)$$

$$\alpha_{0x}(E) = \frac{3\xi}{2q^{1/2}} \cdot (\Delta E_0 + E_{c_N} - E)^{1/2}, \quad (4)$$

$$\alpha_N(E) = \frac{3\xi}{2q^{1/2}} \cdot (E_{c_N} - E)^{1/2}, \quad (5)$$

这里 $\xi = 4.43 \times 10^9 \text{V}^{-1/2} \cdot \text{m}^{-1}$, ΔE_0 及 E_{c_N} 的意义参见图 1, 隧穿特征时间常数 τ_0 和电子逃逸频率 v_0 是二个有待于实验结果拟合的模型参数。 Si_3N_4 膜中的电场强度 E_N 可通过 Gauss 定理求得, 结果为

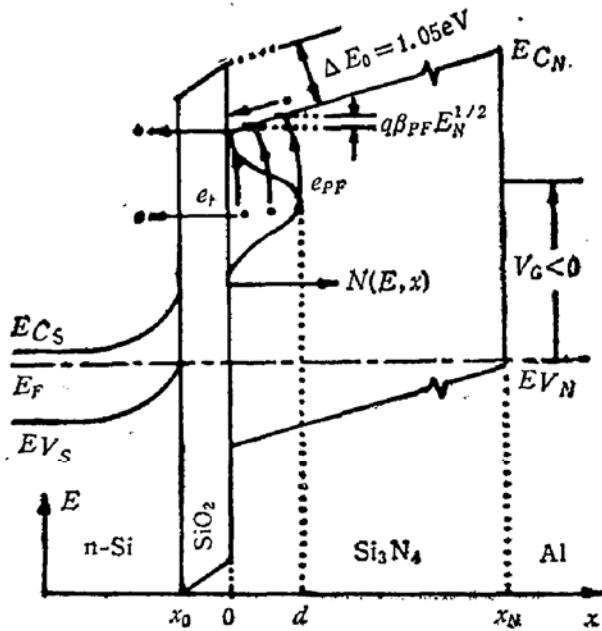


图 1 存储电荷释放的 Wei-Simmons 模型

$$E_N = \frac{V_G}{x_N + x_0 \cdot \left(\frac{\epsilon_N}{\epsilon_{0x}} \right)}, \quad (6)$$

由于存储电荷产生的空间电场相对较小,因此上式中已经把它略去。这里 ϵ_{0x} 、 x_0 和 ϵ_N 、 x_N 分别是 SiO_2 膜及 Si_3N_4 膜的介电常数和厚度, V_G 为栅极偏压。

根据图 1 模型和上述各式,可以导出全部存储电荷非稳态释放时的传导电流方程(推导过程参见附录)

$$J = \frac{qC_D^{-1}}{C_D^{-1} + C_N^{-1} + C_0^{-1}} \cdot \int_0^d \int_{E_2}^{E_1} N(E, x) \cdot f(E, x, T, t) \cdot [e_{pp}(E, T) + e_t(E, x)] dEdx, \quad (7)$$

式中 C_D 、 C_N 、 C_0 分别为 Si 耗尽层、 Si_3N_4 膜、 SiO_2 膜的电容, d 为存储空间宽度, E_1 、 E_2 分别为存储陷阱能量的上、下界限, $N(E, x)$ 为存储陷阱的密度函数。任一时刻 t 存储陷阱上电子的非稳态分布函数 $f(E, x, T, t)$ 由下式给出

$$f(E, x, T, t) = \exp \left[- \int_0^t e_{pp}(E, T) dt \right] \cdot \exp \left[- \int_0^t e_t(E, x) dt \right], \quad (8)$$

式(8)中已包含这样一个假设条件: 在存储电荷释放之前, MNOS 结构存储陷阱上电子的占有几率为 1。

事实上,在 TSC 测量过程中,以 Wei-Simmons 模型机制释放的全部存储电荷并非都能形成 TSC 谱的存储峰,必需扣除低温和尚未到达存储峰形成温区之前便已隧穿泄漏的、那部分分布在靠近 $\text{SiO}_2/\text{Si}_3\text{N}_4$ 界面陷阱上的电子对存储峰的贡献,这样剩下的绝大多数存储电荷在存储峰形成温区上发生 P-F 发射的几率,已经远大于发生背向隧穿的几率。因此由式(7)(8),描述存储陷阱上电荷释放形成的 TSC 谱存储峰的基本方程应是

$$J_{TSC} = \frac{qC_D^{-1}}{C_D^{-1} + C_N^{-1} + C_0^{-1}} \cdot \int_0^d \int_{E_2}^{E_1} N(E, x) \cdot \exp[-e_t(E, x)t] \cdot P(E, T) dEdx, \quad (9)$$

式中,函数 $P(E, T)$ 由下式给出

$$P(E, T) = e_{pp}(E, T) \cdot \exp[-\beta^{-1} \cdot \int_{T_0}^T e_{pp}(E, T) dT], \quad (10)$$

这里已考虑到在 TSC 测量时,样品温度按照式 $T = T_0 + \beta t$ 的关系,从低温 T_0 以恒定升温速率 β 升高到 T 。根据以上各式,可由 TSC 谱的存储峰对各种分布的存储陷阱作出分析。

1. 存储陷阱密度的 TSC 谱分析

考虑到存储陷阱密度随能量和空间分布这两者之间的独立关系,因此可以把 $N(E, x)$ 表达成分离变量的形式

$$N(E, x) = N_0 \cdot g(E) \cdot h(x), \quad (11)$$

式中 N_0 为存储陷阱密度幅值, $g(E)$ 为任一存储空间处存储陷阱密度的能量谱, $h(x)$ 为任一存储能级上存储陷阱密度的空间谱。Kapoor 等人的实验证实^[15],以 LPCVD 技术淀积的 Si_3N_4 膜,其存储陷阱所俘获的电荷在存储空间内基本是均匀分布的,也即: 在 $0 \leq x \leq d$ 的范围内 $h(x)=1$ 。

若存储陷阱具有离散型的能量分布, 也即 $g(E) = \sum_{i=1}^n \delta(E - E_{ii})$, E_{ii} 为第 i 个存储陷阱的能级, 结合(9)(11)两式, 并注意到^[16]

$$\int_0^d \exp[-e_i(E_{ii}, x)t] dx = d \cdot \left\{ 1 - \frac{1}{d\alpha_N(E_{ii})} \cdot \left[\ln \frac{t}{\tau_i(E_{ii})} + \gamma \right] \right\}, \quad (12)$$

式中 $\gamma = 0.577$ 是 Euler 常数, 则容易得到

$$J_{TSC} = \frac{qN_0 d C_D^{-1}}{C_D^{-1} + C_N^{-1} + C_0^{-1}} \cdot \sum_{i=1}^n \left\{ \left[1 - \frac{1}{d\alpha_N(E_{ii})} \cdot \left(\ln \frac{t}{\tau_i(E_{ii})} + \gamma \right) \right] \cdot P(E_{ii}, T) \right\}. \quad (13)$$

如果存储陷阱仅具有单一能级, 即 $E_{ii} = E_t$, 上式中的求和号便可略去。

若存储陷阱具有连续型的能量分布, 应注意到形状如(10)式所给出的这类函数可表达成^[17]

$$P(E, T) = D(E, T) \cdot \delta(E - E_t), \quad (14)$$

上式中的 $D(E, T)$ 可相应由下式计算得到^[17]

$$D(E, T) = \frac{1.21\beta(E_C N - q\beta_{PP}E_N^{1/2} - E)}{T}. \quad (15)$$

结合方程(9)(11)(12)和(14)(15)各式, 便可求得

$$J_{TSC} = \frac{qN_0 d C_D^{-1}}{C_D^{-1} + C_N^{-1} + C_0^{-1}} \cdot \left[1 - \frac{1}{d\alpha_N(E_t)} \cdot \left(\ln \frac{t}{\tau_i(E_t)} + \gamma \right) \right] \cdot g(E) \cdot \frac{1.21\beta(E_C N - q\beta_{PP}E_N^{1/2} - E_t)}{T}, \quad (16)$$

式中 E_t 为具有连续分布的存储陷阱上任一能级。

2. 存储陷阱能量的 TSC 谱分析

由式(14)可知, 对存储峰上任一温度 T , 相应存在着一个能级 $E_t(T)$, 只有位于此存储陷阱能级上的电子, 所满足的 $P(E, T)$ 函数才不致为零, 因此由(9)式可知, 只有这部分存储电荷才会在此温度下对 TSC 的产生起作用。于是, 通过条件

$$\left. \frac{\partial P(E, T)}{\partial E} \right|_{E=E_t(T)} = 0,$$

便可求出存储陷阱能级 $E_t(T)$ 和 TSC 谱存储峰上相应温度 T 之间的线性变换关系^[17, 18]

$$E_C N - E_t(T) = q\beta_{PP}E_N^{1/2} + 10^{-4} \cdot T \cdot \left[1.92 \log_{10} \left(\frac{\nu_0}{\beta} \right) + 3.2 \right] - 0.0155, (\text{eV}). \quad (17)$$

式中, 对具有单一能级的存储陷阱来说, T 是其存储峰的峰值温度 T_m 。

三、实验与测量

实验样品是 n 型〈100〉晶向的 Si 衬底 MNOS 电容。在 850°C 下使用高纯氮气携带液氧蒸汽入炉生成 25—30 Å 的超薄 SiO_2 层, 非均匀结构^[19]的 Si_3N_4 膜由 LPCVD 方

法首先以 1:11 的 SiH_4/NH_3 比率在 765°C 下生成内侧的存储层，然后再以 1:17 的比率在 840°C 下生成外侧的高阻层。金属电极用真空蒸铝和光刻法制成，面积为 $2.83 \times 10^{-3} \text{ cm}^2$ 。

在 TSC 常规谱测量^[8,13]中，写入栅压为 +30V。常规谱测量之后，为扣除与存储峰重叠在一起的、由衬底 Si 禁带中央附近界面态电荷形成的残余 TSC，必需对样品做短路处理，且不再写入，立即测量由上述电荷形成的残余 TSC 谱。以常规谱减去残余谱，才能获得真正的存储峰谱线。（参见附录(A9)式）

应该指出，保证样品电极在低温下仍具有良好的非破坏性接触，是有效进行 TSC 谱测量的前提。

四、结果和分析

将上述 TSC 谱测量结果和根据本文(13)和(17)两式计算得到的存储峰理论曲线一并在图 2(a)中绘出，其拟合得出的存储陷阱分布参数和模型参数在表 1 中列出。比较图 2(a)中的存储峰谱线，可知理论曲线和实验结果符合得相当好，这说明应用 Wei-Simmons 模型和本文理论结果分析 MNOS 结构中存储陷阱的分布是成功的，所推算的模型参数 τ_0 和 v_0 的数值和前人理论分析的结果亦十分一致^[20,7]。

表 1 本实验所用样品参数和计算参数

样品参数				存储陷阱分布参数			模型参数	
SiO_2 膜		Si_3N_4 膜		陷阱能级 $E_{c_N} - E_t$ (eV)	陷阱密度 N_0 (cm^{-3})	存储空间宽度 d (\AA)	隧穿时间常数 τ_0 (s)	电子逃逸频率 v_0 (s^{-1})
厚度 (\AA)	折射率	厚度 (\AA)	折射率					
28	1.47	641	1.95	1.09	1.47×10^{18}	50	6.60×10^{-14}	2.14×10^{12}

样品参数由 Auto EL III 型自动椭偏仪测出。

考虑 (13)(16) 两式可知，存储电荷的 TSC 明显地依赖于升温速率 β 和栅极偏压 V_G ，它们都影响到存储峰的大小和位置。因此，保持其它测量参数不变，分别以 β 和 V_G 作为参变量，对上述样品再次进行 TSC 谱测量，所得到的两套存储峰谱线各自示于图 3 和图 4 中。同时根据表 1 中已获得的计算参数和(13)(17)两式按相应的 β 及 V_G 值再次进行理论计算，结果也一同在图 3 和图 4 中分别绘出。可以看到，实验谱线的确出现理论分析预期的结果，而且两者之间符合很好。这说明表 1 中的计算参数，的确能满意地描述该样品中存储陷阱分布的情况。

如前所述，Katube 模型可以方便地用于分析 Si_3N_4 膜中、位于衬底 Si 禁带覆盖能量范围之内的存储陷阱电荷释放形成 TSC 谱存储峰的物理过程，因此，若采用该模型将无法解释本文的实验结果，原因是本文样品的存储陷阱能级处于 Si_3N_4 膜导带底 E_{c_N} 下面 1.09 eV，也即是在衬底 Si 的导带底 E_{c_s} 上面 0.96 eV 处，这些能级位于衬底 Si 导

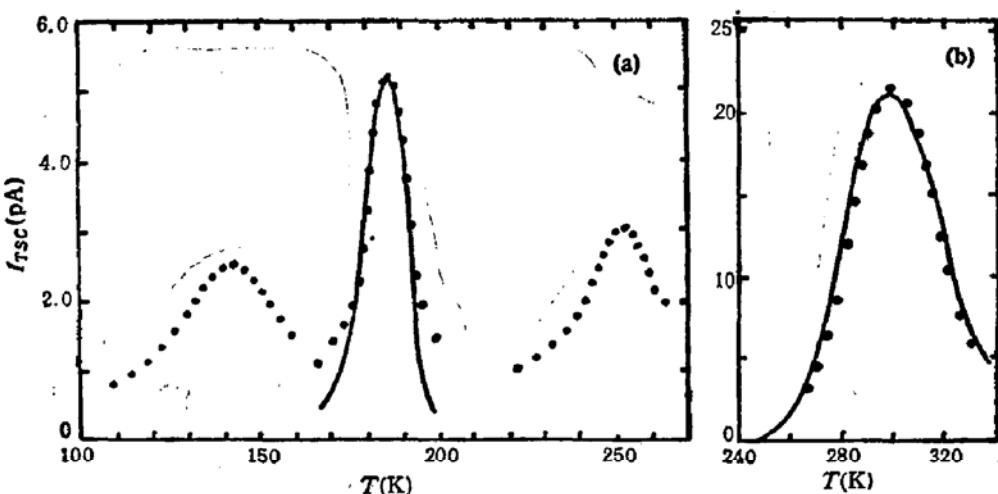


图2 MNOS 存储结构的 TSC 谱图。存储峰理论谱线: ——; 实验谱线: 图(a)为本文结果:
 $\beta = 0.36\text{K/s}$, $V_G = -25\text{V}$ 图(b)为 Katsube 的结果^[13]: $\beta = 0.15\text{K/s}$, $V_G = -20\text{V}$

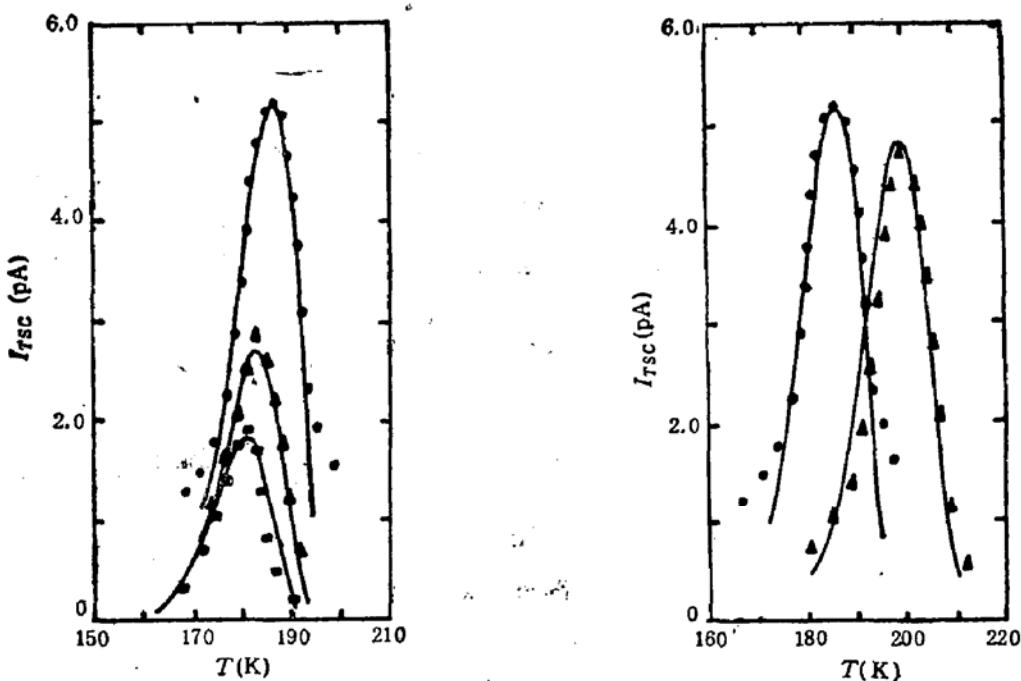


图3 β 对 TSC 谱存储峰的影响, $V_G = -25\text{V}$
 理论谱线: ——; 实验谱线: $\beta = 0.36\text{K/s}$,
 $\blacktriangle\blacktriangle\blacktriangle\blacktriangle \beta = 0.18\text{K/s}$, $\blacksquare\blacksquare\blacksquare\blacksquare \beta = 0.12\text{K/s}$

图4 V_G 对 TSC 谱存储峰的影响, $\beta = 0.36\text{K/s}$,
 理论谱线: ——; 实验谱线: $V_G = -25\text{V}$,
 $\blacktriangle\blacktriangle\blacktriangle\blacktriangle V_G = -22.5\text{V}$

带底上面的存储陷阱, 正是 Wei-Simmons 模型和本文理论结果直接分析的主要对象。

图5中的实线是根据 Si/SiO₂ 界面的 Simmons 模型从图2(a)中的 TSC 谱第一和第三峰上计算得到的、该样品中 Si/SiO₂ 界面态密度的能量谱 $D_{it}(E)$, 虚线是用于拟合的 Gauss 函数曲线。图5的结果表明, 该样品在 Si/SiO₂ 界面上的态密度 $D_{it}(E)$, 出现两个近似 Gauss 分布的峰, 峰值相应的能级分别在 Si 导带底下约 0.38eV 和 0.73eV 处, 这和 Simmons 等人的结果^[21], 以及其它对 MOS 结构 Si/SiO₂ 界面态密度能量谱分布所做研究的结果^[22,23]相当一致。这不仅表明上述实验测量到的整幅 TSC 谱图的准确

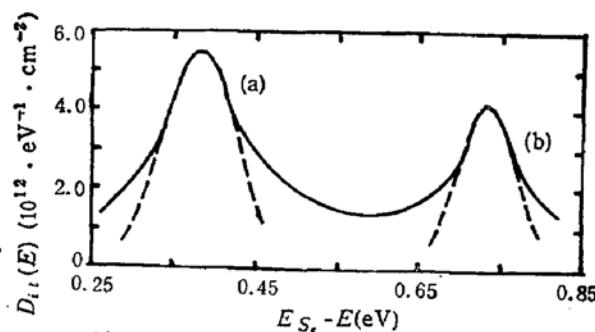


图 5 MNOS 结构中 Si/SiO_2 界面态密度 $D_{it}(E)$ 。虚线由如下 Gauss 函数给出：

$$(a) D_{it}(E) = 5.50 \times 10^{12} \cdot \exp \left[-\frac{(E - 0.38)^2}{4 \times 10^{-3}} \right] \text{eV}^{-1} \cdot \text{cm}^{-2};$$

$$(b) D_{it}(E) = 4.21 \times 10^{12} \cdot \exp \left[-\frac{(E - 0.73)^2}{2.4 \times 10^{-3}} \right] \text{eV}^{-1} \cdot \text{cm}^{-2}.$$

性，而且也说明了经上述工艺生长的超薄 SiO_2 膜，其 $D_{it}(E)$ 和 MOS 结构中厚 SiO_2 膜的 Si/SiO_2 界面情况基本类似。

五、结 论

Wei-Simmons 模型和本文的理论结果一起完整地描述了 MNOS 结构存储陷阱(特别是能级位于衬底 Si 导带底上面的那些存储陷阱)电荷释放及其形成 TSC 谱的物理机理。本文建立的 TSC 谱存储峰分析理论满意地描述了实验结果，并可方便地得出 MNOS 结构存储陷阱随能量和空间分布的情况，模型拟合参数与前人的理论结果一致。以本文工艺研制的超薄 SiO_2 膜，其 Si/SiO_2 界面上的 $D_{it}(E)$ 分布，和其它厚 SiO_2 膜的界面情况类似。

本文实验得到骆伙有、雷兆宜两位同志的协助，作者表示衷心的感谢。

附 录

MNOS 结构存储电荷的非稳态释放同样遵循 Shockley-Read 理论^[24]，因此，在 Wei-Simmons 物理模型中，如果引入描述存储电荷非稳态分布的函数 $f(E, x, T, t)$ ，则该函数满足下方程

$$\frac{df(E, x, T, t)}{dt} = -[\epsilon_{PF}(E, T) + \epsilon_i(E, x)] \cdot f(E, x, T, t), \quad (A1)$$

上式的解由正文(8)式给出。若以 $n(t, T)$ 表示时刻 t 、温度为 T 时，存储陷阱上的电子密度，则

$$n(t, T) = \int_d^0 \int_{E_2}^{E_1} N(E, x) \cdot f(E, x, T, t) dE dx. \quad (A2)$$

由电中性原理，对 MNOS 结构可成立下式

$$Q_m + Q_D + Q_I + Q_S + Q = 0, \quad (A3)$$

这里 Q_D 、 Q_S 和 Q_m 分别为 Si 耗尽层、 Si/SiO_2 界面态以及栅极上的电荷， Q_I 为复合介质膜中的固定电荷，它不随时间变化，存储电荷 Q 由下式给出

$$Q = -q n(t, T). \quad (A4)$$

栅极上电荷随时间的变化决定了总电流密度 J_T

$$J_T = \frac{dQ_n}{dt} = -\left(\frac{dQ_D}{dt} + \frac{dQ_S}{dt} + \frac{dQ}{dt} \right). \quad (A5)$$

考虑到存储电荷的非稳态释放将引起衬底 Si 表面能带弯曲变化，也即 Q_D 的改变，这种变化可由下式计算得
到^[25]

$$\frac{dQ_D}{dt} = -\frac{C_D}{C_D + C_I} \cdot \frac{d}{dt}(Q + Q_S), \quad (A6)$$

式中 C_I 为 SiO_2 - Si_3N_4 复合膜的总电容。由式(A5)及(A6)可得到

$$J_T = -\frac{C_I}{C_I + C_D} \cdot \frac{d}{dt}(Q + Q_S). \quad (A7)$$

因此若把 Si/SiO_2 界面态电荷释放形成的这部分电流记为 J_S , 也即

$$J_S = -\frac{C_I}{C_I + C_D} \cdot \frac{dQ_S}{dt}. \quad (A8)$$

则全部存储电荷释放形成的传导电流 J 便是

$$J = J_T - J_S = -\frac{C_I}{C_I + C_D} \cdot \frac{dQ}{dt}. \quad (A9)$$

综合(A1)、(A2)、(A4)、(A9)各式, 最后可导出

$$J = \frac{qC_D^{-1}}{C_D^{-1} + C_N^{-1} + C_0^{-1}} \cdot \int_0^x \int_{E_2}^{E_1} N(E, x) \cdot f(E, x, T, t) \cdot [e_{PR}(E, T) + e_s(E, x)] dEdx. \quad (A10)$$

参 考 文 献

- [1] D. Kahng and S. M. Sze, *Bell Syst. Tech. J.*, **46**, 1283(1967).
- [2] Y. Nishi and H. Lizuka, "Nonvolatile Memories", in D. Kahng, Ed., *Appl. Solid St. Scien., Suppl. 2A*, Academic, New York. (1981).
- [3] J. V. Dalton and J. Drobek, *Electrochem. Soc. J.*, **115**, 865(1969).
- [4] K. L. Ngai, *Appl. Phys. Lett.*, **41**, 159(1982).
- [5] J. Robertson and M. J. Powell, *Appl. Phys. Lett.*, **44**, 415(1984).
- [6] C. Svensson and I. Lundstrom, *J. Appl. Phys.*, **44**, 4657(1973).
- [7] S. Manzini, *J. Appl. Phys.*, **62**, 3278(1987).
- [8] L. S. Wei and J. G. Simmons, *Solid St. Electron.*, **17**, 591(1974).
- [9] J. G. Simmons and G. W. Taylor, *Solid St. Electron.*, **17**, 125(1974).
- [10] H. A. Mar and J. G. Simmons, *Phys. Rev. B*, **11**, 775(1975).
- [11] H. A. Mar and J. G. Simmons, *IEEE Trans. Electron. Devices*, **24**, 540(1977).
- [12] T. Katsume, Y. Adachi and T. Ikoma, *Jpn. J. Appl. Phys.*, **12**, 1633(1973).
- [13] T. Katsume, Y. Adachi and T. Ikoma, *Solid St. Electron.*, **19**, 11(1976).
- [14] S. M. Sze, *J. Appl. Phys.*, **38**, 2951(1967).
- [15] V. J. Kapoor and R. A. Turi, *J. Appl. Phys.*, **52**, 311(1981).
- [16] L. Lundkvist, I. Lundstrom and C. Svensson, *Solid St. Electron.*, **16**, 811(1973).
- [17] J. G. Simmons, G. W. Taylor and M. C. Tam, *Phys. Rev. B*, **7**, 3714(1973).
- [18] J. G. Simmons and G. W. Taylor, *Phys. Rev. B*, **5**, 1619(1972).
- [19] Liu Jinyun, Liu Yugeng and Liu Tao, Proceeding of the ICMPC' 88 International Conference, Shanghai, China, (1988), 292.
- [20] I. Lundstrom and C. Svensson, *J. Appl. Phys.*, **43**, 5045(1972).
- [21] J. S. Uranwala, J. G. Simmons and H. A. Mar, *Solid St. Electron.*, **19**, 375(1976).
- [22] Y. C. Cheng, In *Modern Problems of Surface Physics*, Ed. by Sofia Bulgarian Academy of Science, (1981).
- [23] M. Schulz, *Surface Science*, **132**, 422(1983).
- [24] W. Shockley and W. T. Read, *Phys. Rev.*, **87**, 835(1952).
- [25] J. G. Simmons and L. S. Wei, *Solid St. Electron.*, **16**, 53(1973)

Study on Interface Trap Distribution of MNOS Structures Using TSC Spectrum

Huang Junkai and Liu Tao

(Department of Electronic Engineering, Jinan University, Guangzhou, 510632)

Abstract

A new analytical theory of TSC spectrum based on the Wei-Simmons model has been derived in MNOS structures. The theoretical results are in good agreement with the experimental data, and the main parameter values of memory trap in our fabricated sample, trap density, trap energy level and trap distribution depth into the nitride film, have been found to be $1.47 \times 10^{18} \text{ cm}^{-3}$, 1.09 eV and 50 Å, respectively. The fitted parameters of this model, τ_0 and v_0 , agree satisfactorily with other theoretical results. Furthermore, we have also determined state density distribution of the Si/SiO₂ interface in MNOS structures, and the results agree with the case in MOS structures.