

CMOS/SOD 电路的高温工作特性

顾长志 金曾孙 孟 强 邹广田

(吉林大学超硬材料国家重点实验室 长春 130023)

陆剑侠 苏秀娣 许仲德 姚 达 王怀荣

(东北微电子研究所 沈阳 110035)

摘要 采用具有高导热、高绝缘等优异物理性能的金刚石膜作为绝缘埋层，利用金刚石膜上的薄层硅(SOD)技术，制作了54HCT03 CMOS/SOD结构的集成电路。对该电路高温下的工作特性进行了研究。结果表明 SOD 电路在350℃下仍具有正常的逻辑功能，其工作温度明显高于体硅电路。

EEACC: 2570D, 7320R, 2830

1 引言

随着我国电子工业的发展，越来越多的电子器件需要在高温的环境中工作。在高温下工作，电子器件会发生故障，严重的甚至会失效。因此研制耐高温的电子器件是非常必要的。通过改进器件的制作工艺可以提高它的耐高温能力，但要想从根本上解决问题，关键还在于选用具有更强耐高温能力的材料制作器件。目前发展的用于制作耐高温器件的材料主要是以二氧化硅作绝缘层的 SOI(绝缘层上的薄层硅)技术，采用这种技术已制作出可以在300℃工作的 CMOS/SOI 4K SRAM^[1]。而以金刚石膜为绝缘埋层的 SOD(金刚石上的薄层硅)技术现在还不成熟，国外利用 SOD 技术只研制出电容和单管器件^[2,3]。SOI 技术之所以引起了人们广泛的兴趣，在于它克服了体硅器件存在的几乎所有缺点，被称为21世纪的集成电路技术^[4]。而 SOD 技术中以具有高导热、高绝缘、高电子和空穴迁移率等优异理化性能的金刚石膜代替 SiO₂，从而使 SOD 电路具有更好的工作特性^[2]和更高的工作温度。SOD 技术成为 SOI 技术中的重要分支，具有更加广泛的应用前景。

2 CMOS/SOD 电路的工作原理

目前作为微电子工业主流技术的 CMOS 集成电路几乎无例外地是在体硅衬底上制作

顾长志 男，1964年生，副教授，从事半导体材料与器件的研究工作

金曾孙 男，1941年生，教授，从事薄膜材料的研究工作

陆剑侠 男，1954年生，高级工程师，从事大规模集成电路的研制工作

1996年8月18日收到初稿，1996年12月30日收到修改稿

的,体硅厚度约为 $400\mu\text{m}$,但实际只有硅片顶层约 $1\mu\text{m}$ 用于制作器件.因此器件与衬底间的相互作用引起了一系列寄生效应,其中之一是源、漏扩散区与衬底之间的寄生电容,尤其在亚微米器件中由于衬底浓度高,使这个寄生电容变得更大.

CMOS 器件的另一个寄生效应是所谓的闩锁效应,是由体硅 CMOS 结构内的 PNPN 阻流管触发的,特别是小尺寸器件的闩锁效应更严重.如果采用 SOD 衬底,那么 CMOS/SOD 器件的完整介质隔离避免了体硅器件中存在的大部分寄生效应(图1).另外,体硅 CMOS 很难形成 $<100\text{nm}$ 的浅结,而 SOD 衬底如果薄层 Si 的厚度为 100nm ,则结深自然等于硅膜的厚度,减轻了热处理工艺的限制,防止了漏电的产生.

无闩锁效应,漏源寄生电容小,易形成浅结,这是 SOD 技术优于体硅技术的三个明显优点,这些优点导致 SOD 器件与电路具有如下的特点:抗辐射、耐高温、便于三维集成、超大规模及 CMOS 电路的高速特性等.尤其是 SOD 电路的耐高温特性更是它的一个突出的优点.

3 CMOS/SOD 集成电路的研制

本实验所采用的 SOD 材料是采用键合与反向刻蚀(BESOD)方法制作的^[5].

CMOS 工艺已成为目前微电子工业的主流,大多数的集成电路都是采用 CMOS 工艺制作而成. MM54HCT 系列逻辑电路是广泛使用的计算机接口电路,具有低功耗,高噪声容限,速度快的特点.尽管其集成度并不很高,但具有普遍的代表性.

MM54HCT03 电路即“2输入四与非门(OD-开漏)”电路,采用 $3.5\mu\text{m}$ 硅栅 P 阵 CMOS 工艺,具有电路运行速率高,低功耗和抗干扰能力强的优点^[6],且此类电路的工艺比较成熟,成品率较高.因此,我们选用 MM54HCT03 电路来考察 SOD 电路的耐高温的特性,同时体硅材料也被选择用于同批次电路的制作,以便 SOD 电路和体硅电路的比较.图2为 MM54HCT03 电路的逻辑图,最后分离的单元电路按图3 进行封装,形成成品电路,再进行全参数的功能测试.

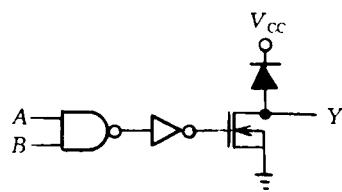


图 2 54HCT03 电路逻辑图

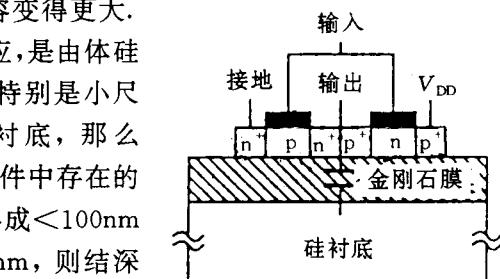


图 1 SOD 电路剖面图

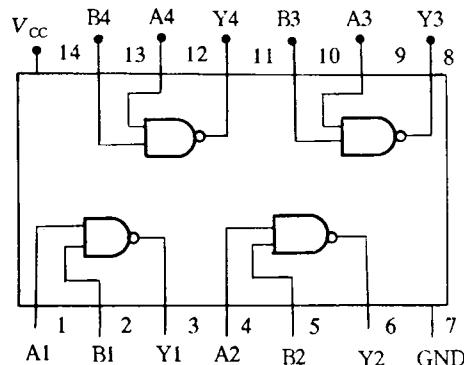


图 3 54HCT03 电路连接图

按传统 CMOS 工艺制作好的电路,经中测表明 SOD 电路与体硅电路在常规条件下具有完成相同逻辑功能,表明 SOD 材料与传统的半导体平面工艺兼容.

4 CMOS/SOD 电路的高温特性

我们对 SOD 和体硅电路的高温特性进行了研究. 表1给出 SOD 和体硅电路在不同温度下的全参数功能对照表,随着温度的升高,体硅电路已有的功能逐渐丧失,当温度达到130℃时体硅电路的严限功能丧失,当温度达到150℃时体硅电路的基本功能丧失,而 SOD 电路在温度达到350℃时,仍保持所有的功能参数没有超标,这一高温直至350℃正常工作的特性比 W. A. Krull 报道的 CMOS/SOI 4K SRAM 电路300℃工作的温度特性还要好^[1]. 但由于受实验条件和测试设备的限制,更高温度下 SOD 电路的特性还没有测量,但从金刚石膜的高导热特性上看,CMOS/SOD 电路在高温度工作方面具有更大的潜力. 我们进一步的研究工作将集中在各参数随温度变化的动态分析方面.

表 1 SOD 电路的温度特性

测试参数	体硅电路		SOD 电路	
	常温/20℃	高温/130℃	常温/20℃	高温/300℃
接触	合格	合格	合格	合格
功能	合格	超标	合格	合格
严限功能	合格	超标	合格	合格
延迟	合格	超标	合格	合格
$V_{OL}(V_{DD}=4.5V, I_{OL}=20\mu A)$	合格	合格	合格	合格
$V_{OL}(V_{DD}=4.5V, I_{OL}=4mA)$	合格	合格	合格	合格
$V_{OL}(V_{DD}=5.5V, I_{OL}=4.8mA)$	合格	合格	合格	合格
$I_{IN}(5V)$	合格	超标	合格	合格
$I_{IN}(0V)$	合格	超标	合格	合格
I_{LKG}	合格	超标	合格	合格
$I_{CC}(5V)$	合格	超标	合格	合格
$I_{CC}(0V)$	合格	超标	合格	合格

注: V_{OL} : 低电平; V_{DD} : 电源电压; I_{OL} : 直流输出电流; I_{IN} : 漏电流; I_{LKG} : 最小高电平输出漏电流; I_{CC} : 功耗电流

SOD 电路的一个明显的优点即高温工作特性,由于 SOD 结构无闩锁效应,因此也就无热激发闩锁效应. 结漏电流的增加是电路在高温下工作时失效的主要原因,结的漏电流正比于结面积、体硅 CMOS 中最严重的漏电流来自“巨大”的隔离阱结,由于这一漏电流使得高温下工作的 CMOS 电路功能丧失,而相同的 CMOS/SOD 电路由于不存在隔离阱 P-N 结(靠金刚石膜介质隔离),因而漏电流小、功耗降低. 此外高导热的金刚石膜对散热也是十分有利的.

5 结论

我们采用具有高导热、高绝缘、高电子和空穴迁移率等优异物理性能的金刚石膜作为绝缘埋层,利用金刚石膜上的薄层硅(SOD)技术,制作了 MM54HCT03 CMOS/SOD 结构的

集成电路。对该电路高温下的工作特性进行了研究，并与体硅电路进行了对比。结果表明 SOD 电路在 350℃ 下仍具有正常的逻辑功能，全参数指标合格。其工作温度明显高于体硅电路。这是由于 SOD 电路本身的结构优势及金刚石膜的高导热等性质所决定的。

参 考 文 献

- [1] W. A. Krull and J. C. Lee, Proc. IEEE SOS/SOI Tech. Workshop, New York, USA, 1988, 69.
- [2] M. I. Landstrass and D. M. Fleetwood, Appl. Phys. Lett., 1990, **56**: 2316.
- [3] K. Izumi, M. Dokem and H. Ariyoshi, Electronics Letters, 1978, **14**: 593.
- [4] Laura Peters, Semic. Inter. Conf., San Francisco, USA, 1993, 48.
- [5] Changzhi Gu, Chunlei Wang and Zengsun Jin et al., Chinese Physics Letter, 1996, **13**: 610.
- [6] "MM54HC/74HC High Speedmicro CMOSTM Logic Family Databook" National Semiconductor Corporation, San Jose, 1983, 86.

High Temperature Characteristics of CMOS/SOD Circuit

Gu Changzhi, Jin Zengsun, Meng Qiang and Zou Guangtian

(State Key Laboratory Superhard Materials, Jilin University, Changchun 130023)

Lu Jianxia, Su Xiudi, Xu Zhongde, Yao Da and Wang Huairong

(Institute of Northeast Microelectronics, Shenyang 110032)

Received 18 August 1996, revised manuscript received 30 December 1996

Abstract Diamond film with high resistivity and thermal conductivity is used as buried insulator in SOD (silicon on diamond) technology. 54HCT03 CMOS/SOD integrated circuit is fabricated by using SOD wafer. The high temperature characteristics of SOD circuit are studied, and the results show that the SOD circuit can be used at the temperature of 350℃, this working temperature is clearly higher than that of the bulk silicon circuit.

EEACC: 2570D, 7320R, 2830