

Al : Ti 合金栅 a-Si TFT 研究*

熊绍珍 赵 颖 王宗畔 谷纯芝 王丽莉
李俊峰 周祯华 代永平 姚 伦

(南开大学光电子所 光学信息技术科学开放研究实验室 天津 300071)

摘要 本文报道一种低阻高化学稳定的 Al : Ti 合金的制备方法及其在 a-Si TFT 中的应用。所获 Al : Ti 合金电极材料的电阻率可达 $6.6 \mu\Omega \cdot \text{cm}$, 与纯铝的相近。Ti 的加入使 Al : Ti 合金惰性增强, 有效地抑制了小丘(Hillock)的产生和阳极氧化时的被腐蚀现象。采用 Al : Ti 合金栅和 $\text{Al}_2\text{O}_3/\text{SiN}_x$ 双层绝缘层的 a-Si TFT 有着与采用 Ta 栅和单层 SiN_x 绝缘层的 a-Si TFT 相近的 $I-V$ 参数, 但前者稳定性明显提高。经 +10V 栅偏压处理 1 小时, 未见 V_T 漂移。这种双层冗余技术还能有效提高成品率。

PACC: 7360, 8115

1 引言

在有源矩阵液晶显示(AM-LCD)中, TFT 做为有源开关元件除要求具有足够开关比之外, 其优异的动态性能更为重要。栅延迟是影响 a-Si TFT 矩阵动态特性的重要因素, 在平衡动态特性与 TFT 矩阵开口率的情况下, 最有效降低栅延迟的办法是选用低阻栅材料。金属铝电阻率较低, 但铝膜生长及热处理时易产生小丘(Hillock)。我们选用 Al : Ti 合金抑制小丘的产生。本文介绍了低阻高化学稳定 Al : Ti 合金的制备方法、Al : Ti 合金膜的特性以及其在 a-Si TFT 中应用。

2 Al : Ti 合金栅的制备

2.1 Al : Ti 合金的获得

由 Al : Ti 合金相图可知^[1]: 当 Ti 含量较低时(Ti/Al 重量比低于 2.5%), 能获得以 Al 为基的单相固溶体。但因 Ti 很难在 Al 中均匀分布, 我们采用 Ti_3Al 作为中间合金, 将其逐步均匀加入 Al 中。具体步骤如下:

(1) 采用二次真空自耗电弧炉熔炼。用高纯 Ti 粉(99.9%)和高纯 Al 粉(99.99%)按原

* 国家自然科学基金和天津市青年基金资助项目(69577011)

熊绍珍 女, 1939 年生, 教授, 从事半导体材料与器件研究

赵 颖 男, 1963 年生, 副研究员, 从事半导体材料与器件研究

1996 年 8 月 9 日收到初稿, 1997 年 2 月 1 日收到修改稿

子比 Al : Ti = 3 : 1 混合, 加压形成电极。真空除气后, 再进行熔炼, 获得 Ti_3Al 中间体。 Ti_3Al 是一种脆性材料, 很容易制成粉末。

(2) 将 Ti_3Al 粉和 Al 粉按 Ti 占重量百分比 2.5% 予以混合, 在真空室中充 Ar 气条件下用中频感应炉反复熔炼, 获得 Al : Ti 铸锭。

(3) Al : Ti 铸锭经中温长时间处理, 使 Ti 在 Al 中得以均匀分布。在高温下将其轧制成薄片。

2.2 Al : Ti 合金膜的特性

(1) 分别采用蒸发与溅射方法制备 Al : Ti 合金薄膜, 其 SEM 结果如图 1 所示(见图版 I)。两种方法成膜均沿 Al(111)面生长。溅射膜较硬, 但小丘的出现率多于蒸发法。因此我们选用蒸发法制备 Al : Ti 合金薄膜。如图 1(b)所示蒸发 Al : Ti 合金薄膜几乎无小丘出现。

(2) Al : Ti 合金电阻率: 由于 Al 中加入 Ti 量较少, 对 Al 电阻率影响不大。测得 Al : Ti 合金薄膜电阻率为 $6.6\mu\Omega \cdot cm$ (纯 Al 膜为 $6\sim 7\mu\Omega \cdot cm$)。对本所制备的 480×234 象素 3 英寸 TFT 矩阵(栅层厚 $200nm$ 、宽 $25\mu m$), 测得栅线电阻仅为 824Ω 。将上述结果代入模拟程序中, 计算结果栅延迟仅为 $0.11\mu s$, 实测为 $99ns$ 。比采用 Ta 栅引起的栅延迟降低 25 倍, 因此改善效果是非常明显的。

(3) Al : Ti 合金与 $a-Si$ 的接触特性

在一块玻璃衬底上顺序生长 $ia-Si : H/n^+a-Si$ 两层, 然后将其分为四份。第一份直接长 Al 电极条(Al 电极长 $1.4cm$, 间距 $0.07cm$)。第二至四份先长 Al : Ti 合金薄膜, 然后将第二份不做任何处理, 立即采用湿法腐蚀方法将 Al : Ti 合金膜去除, 再蒸 Al 电极条(用上述模具制作)。第三份模拟光刻热处理过程, 即在 $110^\circ C$ 下处理 10 分钟(模拟前烘过程)和在 $130^\circ C$ 下处理 60 分钟(模拟坚膜过程), 然后去除 Al : Ti 合金, 蒸 Al 电极条。第四份 Al : Ti 合金膜在真空下经 30 分钟 $200^\circ C$ 的热退火处理, 然后去除 Al : Ti 合金, 并蒸 Al 电极条。测试 Al 电极条间表层电阻结果(R_s), 和经过 3 分钟 n^+a-Si 等离子刻蚀后测试 Al 条间表层电阻结果(R'_s)示于表 1 中。可以看出: 第三份经光刻热处理过程的样品, 能有效改善 Al : Ti 与 n^+a-Si 接触电阻。而等离子刻蚀后电极间电阻超过 $200G\Omega$, 表明光刻热处理过程不会损坏沟道特性, 能保证 TFT 有良好的 I_{off} 电流。第四份样品表明: 高温退火能使接触电阻进一步减少, 可有效改善 g_m 。因此 Al : Ti 合金做为源漏接触电极亦是极为有益的。需提醒的是刻沟道前的高温过程将不利于 I_{off} 电流的减少, 这是必须注意的。

表 1 Al : Ti/ n^+a-Si 不同热处理表层电阻比较

	Al/ n^+a-Si	Al : Ti/ n^+a-Si	Al : Ti/ n^+a-Si (光刻条件)	Al : Ti/ n^+a-Si (退火条件)
R_s	O. L	$27G\Omega$	$276.4M\Omega$	$1.09k\Omega$
R'_s	O. L	O. L	O. L	$2.34k\Omega$

O. L: 表示测试电阻超过最大量程值(Keithley 617 数字万用表测试电阻最大值为 $200G\Omega$)。

2.3 Al : Ti 合金栅的获得

采用腐蚀 Al 的腐蚀液($H_3PO_4 + HNO_3 + CH_3COOH + H_2O$)对 Al : Ti 合金薄膜进行湿法腐蚀。结果表明其与纯铝具有同样良好的腐蚀效果, 栅线边缘整齐清晰, 无残留物。为使随后在栅线上生长的绝缘膜能淀积在边缘有一定坡度的栅线上, 以使绝缘膜在栅线边缘也能均匀生长, 常要求栅线腐蚀出一定的坡度(Taper)。采用上述腐蚀液腐蚀 Al : Ti 合金栅时可得近 45° 的坡度, 如图 2 所示(见图版 I)。

3 Al : Ti 合金栅 a-Si TFT

3.1 Al : Ti 合金栅 a-Si TFT 的工艺相容性

栅线在 a-Si TFT 制备工艺中是作在第一层的, 它的稳定性及耐后道工序加工性是非常重要的。实验证明当 Al 中掺入少量 Ti, 能明显提高其化学稳定性。

(1) Al : Ti 合金的阳极氧化

Ti 的电偶序仅次于 Pt、Cu、石墨之后, 属于惰性金属之列^[2]。在 Al 中掺 Ti 能减少阳极氧化过程中 Al/Pt 间因电极电位高度差而造成的电偶腐蚀效应。在 Al 中加入少量 Ti 能提高 Al : Ti 合金的惰性。蒸发的 Al : Ti 合金栅阳极氧化工艺类似于铝阳极氧化^[3], 在此不多赘述。所得栅线的阳极氧化膜光滑、平整、细密。且在阳极氧化过程中不再发生在电解液面附近对栅线的腐蚀现象。

(2) Al : Ti 栅与象素和源漏电极腐蚀的相容性

鉴于 Al : Ti 合金腐蚀液与 ITO 象素图形和 Al/Mo 源漏电极腐蚀液相近, 在后道腐蚀过程中会对裸露栅电极引线予以腐蚀。为提高两者的相容性, 我们在图形设计上采取双层保护措施。其一是在部分裸露的栅线处用 Al₂O₃ 予以保护并在版图上用 SiN_x 加以保护, 以防止其过腐蚀。第二种方法是在栅引线的端头(Pad)部位再次用 ITO 和 Al/Mo 覆盖, 这样既可加大端引线导电能力, 又能保护腐蚀, 以达到工艺相容目的。

3.2 复合栅绝缘层 Al₂O₃/SiN_x

(1) Al : Ti 合金阳极氧化膜的性质

图 3(见图版 I)示出阳极氧化过程中在电流密度(j)为 100 μA/cm²、电解液浓度(P)为 0.2% 的酒石酸溶液的情况下, 阳极氧化在不同电压下结束时, 获得的不同厚度 Al₂O₃ 膜, 其击穿电压与厚度间关系曲线。该曲线的斜率即为击穿场强, 平均为 3.18MV/cm, 比纯铝阳极氧化膜(2.5MV/cm)有明显增强。

对面积为 2.27mm² 的面积夹心结构, Al : Ti 合金氧化物的漏电流在 10⁻¹²A 量级, 其密度一般为 10⁻¹¹~10⁻¹²A/mm², 比纯铝的要高 1 至 2 个量级^[3]。

(2) Al₂O₃/SiN_x 复合绝缘层

对用不同阳极氧化条件($j=100, 150, 200\mu\text{A}/\text{cm}^2$)生长出的不同厚度(81.7~245nm)的 Al : Ti 合金阳极氧化膜, 在其上生长同样厚度的 SiN_x(250nm)。这些复合膜表面光滑、无剥落、曝皮现象。经 200 至 300℃ 温度退火, 表面亦无剥落、曝皮现象发生。这种良好的应力匹配与两者介电常数与带隙均较接近不无关系。此外, 对 Al₂O₃(213nm)/SiN_x(250nm)加 +90V 电压时, 其漏电流也在 10⁻¹¹A 的量级上(测量面积 1mm²)。

(3) Al : Ti 合金复合绝缘栅 a-Si TFT 的性能

Al : Ti 合金栅 a-Si TFT 的结构为倒置交错背沟腐蚀(BCE)型。除栅采用 Al : Ti 合金、绝缘层用 Al₂O₃/SiN_x 双重结构外, 制备工艺与常规的相似。图 4 曲线 a 为 3 英寸 234×480 象素 TFT 矩阵板上 Al : Ti 合金复合绝缘栅 a-Si TFT 的转移特性曲线(沟道宽长比为 55μm/8μm)。 I_{on} 电流达 $4.2 \times 10^{-6}\text{A}$ ($V_g = 20\text{V}$ 、 $V_d = 10\text{V}$), 其 I_{off} 电流在 10^{-12}A 以下($V_g = -5\text{V}$)。开关比大于 10⁶。图 4 曲线 b 示出同栅上只有 SiN_x 绝缘层的 TFT 转移特性曲线。由曲线 a 和 b 可看出除单绝缘层 TFT 的 V_T 较高外, 两者基本相似。该现象可能是由于在

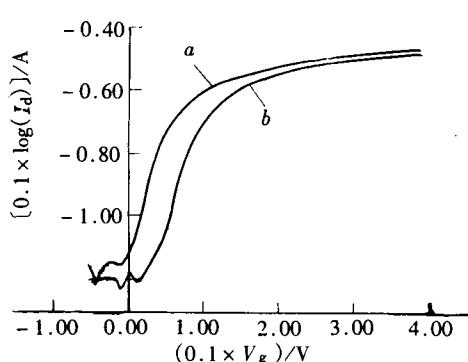


图 4 同栅上单层与双层绝缘栅
a-Si TFT 特性比较

$\text{Al}_2\text{O}_3/\text{SiN}_x$ 界面处存在一种电子缺陷^[4]，这种负电荷将在 SiN_x 界面处感生正电荷以保持绝缘层的电中性，其结果使 $\text{Al}_2\text{O}_3/\text{SiN}_x$ 复合绝缘层 a-Si TFT 较常规的呈耗尽特性。

3.3 Al : Ti 合金复合绝缘栅 a-Si TFT 的高稳定性

对 Al : Ti 合金复合绝缘栅 a-Si TFT 加 1 小时 +10V 栅偏压，如图 5 曲线 a 所示栅偏压处理前后开启电压的变化量 $\Delta V_T \approx 0$ ，这反映出该类 TFT 具有较高的稳定性。改变栅偏电压值，其开启电压的漂移亦呈现出来。在低栅偏压处理下，复合绝缘栅 TFT 的 ΔV_T 基本随栅偏压增大而线性增长。如

图 5 曲线 b 所示，其与只有 SiN_x 作绝缘层的 TFT 比较起来 ΔV_T 数值稍低但斜率相同。这说明在低栅偏压情况下对两种栅绝缘层的 a-Si TFT 而言，都是由非晶硅内产生缺陷态而引起 V_T 漂移的。这也证明本所制备的非晶硅材料具有良好的重复性。因此两类 TFT 的 V_T 漂移趋势相同。

但对临界电场之后的 V_T 漂移而言，因取决于 a-Si : H/ SiN_x 界面态上电子缺陷的贡献，故对两种不同绝缘层的 TFT，其 V_T 漂移状况就产生明显差异。对于单 SiN_x 绝缘层 TFT，造成 V_T 发生明显变化的栅偏压 V_{BC} 约为 60V，与文献报道几乎完全相同^[5]。但对复合绝缘层 TFT，其 V_{BC} 到 70V 仍未见 V_T 发生明显变化，即 V_{BC} 至少大于 70V。这证明两类栅绝缘层与非晶硅界面状态对 V_T 影响是不一样的。如前所述 $\text{Al}_2\text{O}_3/\text{SiN}_x$ 界面间存在着电子缺陷，该电荷将部分中止栅偏处理时正电压的电力线。从而使作用到 $\text{SiN}_x/a\text{-Si} : \text{H}$ 界面处的电力线数减少，也就相当于提高了由 SiN_x 内电子缺陷对 V_T 漂移的贡献所需的临界电压。所以，栅偏压加大到 +70V 仍未见 V_T 明显上升的现象发生。

4 结论

1. 低电阻率的 Al 膜被选为低阻栅材料，但其活泼性与小丘现象限制了它的应用。我们选用掺少量 Ti 的 Al : Ti 合金作栅材料，不仅能抑止小丘出现，而又不失低电阻特性。
2. Al : Ti 合金栅 $\text{Al}_2\text{O}_3/\text{SiN}_x$ 复合绝缘层的 a-Si TFT 有着与单 SiN_x 绝缘层 TFT 相当的特性。但其稳定性较高，双层冗余技术的应用还能有效提高 TFT 矩阵的成品率^[6]，这是非常有益的。

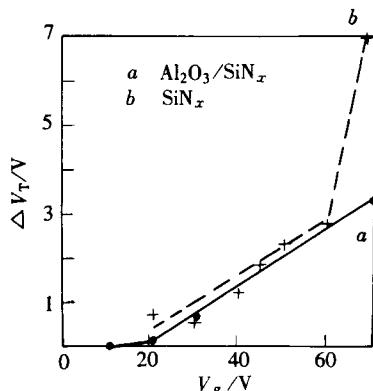


图 5 Al : Ti 合金复合绝缘栅 a-Si TFT
与单 SiN_x 绝缘层 a-Si TFT 开启电压
随栅偏压变化而漂移的实验比较

参 考 文 献

- [1] 《电子工业生产技术手册》,(7),半导体与集成电路卷,P670.
- [2] 李金桂,等,《腐蚀和腐蚀控制手册》,国防工业出版社,P286,(90年版).
- [3] 熊绍珍,等,光电子技术,1995, 15(2): 116.
- [4] 王家骅,等,半导体器件物理,科学出版社,P272,(83年版).
- [5] M. Powell *et al.*, IEEE Electron Device, 1989, 36(12): 27.
- [6] Ying Zhao *et al.*, SID'96 Digest, 1996, P345.

Study of a-Si TFTs With Al : Ti Alloy Gate Line

Xiong Shaozhen, Zhao Ying, Wang Zongpan, Gu Chunzhi, Wang Lili,
Li Junfeng, Zhou Zhenhua, Dai Yongping and Yao Lun

(Institute of Photoelectronic Thin Film Devices and Technology,
Optical Information Science Laboratory, Nankai University, Tianjin 300071)

Received 9 August 1996, revised manuscript received 1 February 1997

Abstract The method of preparing Al : Ti alloy film with low resistivity and high chemical stability, and its use in a-Si TFTs are reported. Its resistivity is about $6.6\mu\Omega \cdot \text{cm}$ which is nearly equal to the one of pure Al film. The Al : Ti alloy film can effectively suppress the formation of hillock and the phenomenon that Al is etched out during anodization. The $I-V$ characteristic of a-Si TFT with Al : Ti alloy gate line and $\text{Al}_2\text{O}_3/\text{SiN}_x$ double insulator is similar to the one of a-Si TFT with Ta gate line and SiN_x insulator. But the former stability is better than the latter one. The former V_T does almost not change under +10V bias for 1 hour. The technology of double gate insulator can also improve the yield of a-Si TFT matrix.

PACC: 7360, 8115