

CdS/CuInSe₂ 异质结内建电压 测试理论和方法的研究

杨文库

(长春光学精密机械学院电子工程系 长春 130022)

杨宇欣 邓文荣

(中国科学院长春光学精密机械研究所 长春 130022)

摘要 本文提出了精确测量内建电压 V_D 的 W (结宽)- $N_{eff}^{-\frac{1}{2}}$ (N_{eff} 为有效空间电荷密度)新方法。文中严格证明了由 $W-N_{eff}^{\frac{1}{2}}$ 曲线的斜率可计算异质结的 V_D 。在零偏压下测量了 CdS/CuInSe₂ 异质结的 V_D , 样品 CIS-1 的 V_D 为 0.437V, 样品 CIS-2 的 V_D 为 0.293V。我们的测量结果表明, 光照不改变 V_D , 但使异质结变窄, 内建电压是异质结的固有参量。利用 $W-N_{eff}^{\frac{1}{2}}$ 方法可以详细研究偏压对异质结电特性和其它参量的影响。

EEACC: 2530

1 引言

众所周知, 目前可以精确测量异质结果电容 C 。基于本文的理论, 在无照明和不同照度下测出 $C-V_b$ (偏压)和 $\frac{1}{C^2}-V_b$ 曲线后, 就可计算出 $W-V_b$ 和 $N_{eff}-V_b$ 的关系曲线, 得到 $W-N_{eff}^{\frac{1}{2}}$ 曲线。本文严格证明了由 $W-N_{eff}^{\frac{1}{2}}$ 曲线的斜率可计算出异质结的内建电压。

2 理论

首先我们对实验中所用的 CdS/CuInSe₂ 异质结光电池样品进行了测试。结果表明, CdS/CuInSe₂ 异质结的界面态和偶极层对异质结的电性能的影响很小, 可忽略不计^[1]。因此可以利用 Anderson 异质结模型^[2,3]来讨论突变 CdS/CuInSe₂ 异质结, 其能带图示于图 1。异质结中界面的两侧形成耗尽层, 其宽度 $W = |x_2 - x_1|$, 或中 x_2 和 x_1 分别为在 N 区和 P 区的耗尽层的边界。脚标 1 和 2 分别代表 P-CuInSe₂ 和 N-CdS 的参量。

杨文库 男, 1942 年生, 副教授, 主要从事光电子学和光电子技术的研究和教学
邓文荣 女, 1941 年生, 副研究员, 主要从事光学检测理论和技术研究
1994 年 1 月 21 日收到初稿, 1995 年 2 月 14 日收到修改稿

在光照和零偏压下,光生电子空穴对被结区电场所分离,由於这些过剩载流子的寿命足够长以至於可以平滑掉其复合前因扩散而引起的过剩载流子分布的任何局部涨落,而且将

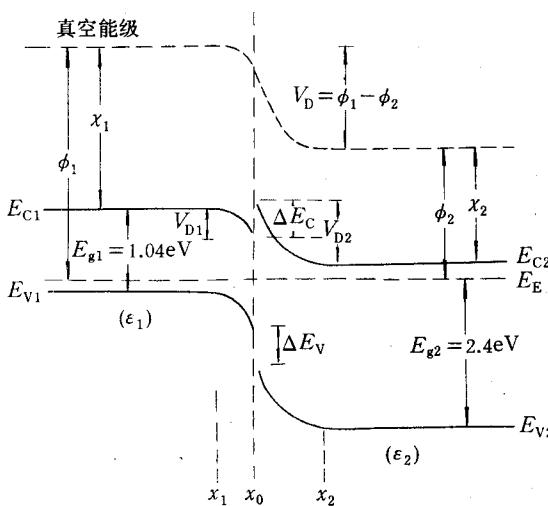


图 1 突变 pN 异质结平衡态能带图

分别快速的落入它们的带边,并通过声子碰撞释放其过剩的动能。碰撞时间约为 10^{-11} 秒,这远短於载流子寿命(微秒数量级)。这样尽管各带之间彼此并没处於平衡态,但是每一个带中的载流子则分别在其带中处於平衡态,且各带中相应分布又是非简并的^[4,6],我们称光生载流子这种状态的分布为准平衡态分布。这就是说,我们对零偏压时光生载流子分布做了一个简化的假设,即在空间电荷层中 P 区的准费米能级 E_{FP} 和 N 区的准费米能级 E_{FN} 为常数,这就把动态问题(连续性方程加泊松方程)简化为静态问题(仅泊松方程)。另外,空间电荷层中的电荷分别由 N 区的施主和 P 区的受主所形成。

形成。施主能级和导带之间的跃迁是非常快的,也就说,施主与导带处於“良好的接触”,通常取 $E_{FD} \doteq E_{FN}$ 是极好的近似。同样的讨论也适用于受主能级和价带,取 $E_{FA} \doteq E_{FP}$ 。正如上面所提到的,被结区电场所分离的光生电子到达 N 区导带,它对结区空间电荷的贡献等价於 N 区的施主的增加;同理可知,光生空穴等价於 P 区的受主的增加。因此我们可利用下述泊松方程来讨论光照且零偏压时异质结的行为。

$$\frac{d^2\Phi}{dx^2} = \begin{cases} |e|(N_{a1} + n)/\epsilon_1 & x_1 \leq x \leq x_0 \\ -|e|(N_{d2} + n)/\epsilon_2 & x_0 < x \leq x_2 \end{cases} \quad (P \text{ 区}) \quad (1a)$$

$$(1b)$$

式中 $|e|$ 是电子电荷的绝对值, N_{a1} 是 P-CuInSe₂ 中受主浓度, N_{d2} 是 N-CdS 中施主浓度, n 是光生电子空穴对数。 ϵ_1 为 P 区介电常数, ϵ_2 是 N 区介电常数。事实上,在方程(1)中已经认为照度变化时介电常数的变化忽略不计^[5]。

在零偏压时,解方程(1),得到:

$$V_D = [\epsilon_2 |e| N_{a1} (x_0 - x_1)^2 + \epsilon_1 |e| N_{d2} (x_2 - x_0)^2] / 2\epsilon_1 \epsilon_2 \quad (2)$$

$$N_{a1} (x_0 - x_1) = N_{d2} (x_2 - x_0) \quad (3)$$

$$W = [2\epsilon V_D / (|e| N_{eff})]^{\frac{1}{2}} \quad (4)$$

$$C = [|e| \epsilon N_{eff} / (2V_D)]^{\frac{1}{2}} \quad (5)$$

$$N_{eff} = (N_{a1} + n)(N_{d2} + n) / [(N_{a1} + n) + (N_{d2} + n)] \quad (6)$$

$$\epsilon = \epsilon_1 \epsilon_2 [(N_{a1} + n)(N_{d2} + n)] / [\epsilon_1 (N_{a1} + n) + \epsilon_2 (N_{d2} + n)] \quad (7)$$

由于过渡区本征电子浓度 n_i 一定小于 N_{a1} 和 N_{d2} ,否则按结定义就不会形成结^[7]。在室温下,全部杂质已经电离。在准平衡态时 $E_{FD} \doteq E_{FN}$ 和 $E_{FA} \doteq E_{FP}$ 是极好的近似^[4]。基于上述讨论,我们认为光生载流子浓度 n 远小于杂质浓度 N_{a1} 和 N_{d2} ,因此可忽略方程(7)中的 n ,则得

到

$$\epsilon \doteq \epsilon_1 \epsilon_2 (N_{a1} + N_{d2}) / (\epsilon_1 N_{a1} + \epsilon_2 N_{d2}) \quad (8)$$

即与无光照时, ϵ 的表示式一样.

如果在零偏压时利用改变照度来改变有效空间电荷密度, 并同时测量异质结电容, 再由结电容计算出结宽和有效空间电荷密度 N_{eff} . 这样我们就可得到结宽 W 和有效空间电荷密度 N_{eff} 之间的关系. 然后利用方程(4)可计算内建电压 V_D ,

$$V_D = (\tan \theta)^2 |e| / (2\epsilon) \quad (9)$$

式中 $\tan \theta$ 是 $W - N_{\text{eff}}^{-\frac{1}{2}}$ 曲线的斜率. 由方程(4)我们知道

$$\tan \theta = (2\epsilon V_D / |e|)^{\frac{1}{2}} \quad (10)$$

加偏压($\pm V_b$)时, 位垒高度仅随偏压而变, 此时可把方程(9)改写为

$$V_D = [(\tan \theta)^2 |e| / (2\epsilon)] \pm V_b \quad (\text{在光照下}) \quad (11)$$

可利用方程(11)来研究偏压对内建电压的影响.

3 实验描述与讨论

利用微机控制的 Hewlett-Packard 阻抗分析仪, 在室温下(294K), 照度从 0mW/cm² 到 60mW/cm² 范围内变化, 我们测量了 CdS/CuInSe₂ 异质结光电池的两个样品 CIS-1 和 CIS-2. 最佳测量频率为 1000kHz. 测得的 $W - N_{\text{eff}}^{-\frac{1}{2}}$ 曲线示于图 2. 由图 2 可看出, 零偏压时, W 随 $N_{\text{eff}}^{-\frac{1}{2}}$ 线性变化. 这说明内建电压是异质结的固有参量, 且是个常数, 也说明光照不改变异质结的内建电压. 当我们取 $\epsilon \doteq \epsilon_1 \doteq \epsilon_2 \doteq 8.85 \times 10^{-13}$ F/cm²^[8], 而且当我们制作样品 CIS-1 和 CIS-2 时, 使 $N_{a1} \doteq N_{d2}$, 则利用方程(9)计算出样品 CIS-1 的内建电压 $V_p = 0.437$ V, 样品 CIS-2 的 $V_D = 0.293$ V.

我们也测量了零偏压时照度和结宽的关系. 测试结果表明, 当照度增加时, N_{eff} 也增加, 结宽变窄. 这与公式(4)的理论结果是一致的.

我们还测量了在不同偏压下样品 CIS-1 的 $W - N_{\text{eff}}^{-\frac{1}{2}}$ 曲线. 测量结果表明, 当负偏压小于(-0.1V)时, 内建电压不再是常数, 且变大. 这说明, 外加偏压小于-0.1V 时, 负偏压对 P 型和 N 型半导体的能带结构已经产生较大的影响, 因而内建电压发生了变化.

4 结论

我们的理论和实验研究表明, 内建电压是异质结的固有参量. 零偏压时, 光照不改变异

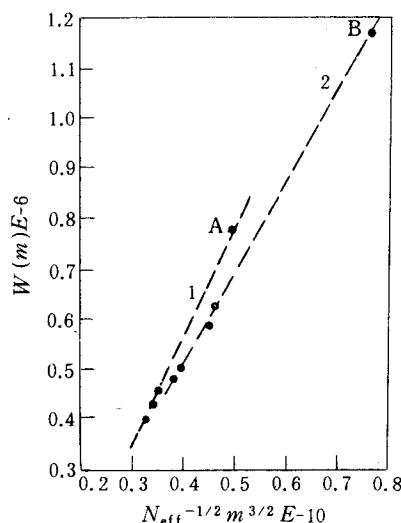


图 2 零偏压下 $W - N_{\text{eff}}^{-\frac{1}{2}}$ 曲线
曲线 1: 样品 CIS-1; 曲线 2: 样 CIS-2

质结的内建电压,但使结宽变窄;小于-0.1V的负偏压,对P型和N型半导体的能带结构影响较大。

参 考 文 献

- [1] Fuhrenbruch A. L. and Fube R. H., Fundamentals of Solar Cells, New York: Academic Press, 1983, 130—138.
- [2] Shama B. L. and Purohit R. K., Semiconductor Heterojunction, Oxford: Pergamon Press, 1974, 1—4.
- [3] Fahrenbruch A. L. and Fube R. H., Fundamentals of Solar Cells, New York: Academic Press, 1983, 130—138.
- [4] Daniel R. F., Electrical Properties of Semiconductor Surface, Oxford: Pergamon Press, 1967, 48—82.
- [5] Yariv A. Optical Electronics, Third Edition, New York: CBS College Publishing, 1985, 135—139.
- [6] Seeger K., Semiconductor Physics, an Introduction, Third Edition, Berlin: Springer Verlag, 1985, 36.
- [7] Seeger K., Semiconductor Physics, an Introduction, Third Edition, Berlin: Springer Verlag, 1985 122.
- [8] Eron M. and Rothwarf A., J. Appl. Phys. 1985, 57(6): 2275—2279.

Study of Measurement Theory and Method of CdS/CuInSe₂ Heterojunction Built-in Potential

Yang Wenku

(Department of Electronic Engineering, Changchun College of Optics and
Fine Mechanics, Changchun, Jilin 130022)

Yang Yuxin and Deng Wenrong

(Changchun Institute of Optics and Fine Mechanics, The Chinese Academy of Sciences, Changchun, Jilin 130022)

Received 21 January 1994, revised manuscript received 14 February 1995

Abstract A new method for determining W (junction width) versus $(N_{\text{eff}}^{-\frac{1}{2}})$ (N_{eff} is effective space charge density) is proposed for precise measurement of built-in potential V_D . It is strictly proved in this paper that heterojunction built-in potential V_D can be calculated from the slope of $W-(N_{\text{eff}}^{-\frac{1}{2}})$ curve. At zero bias, the measured V_D of a CdS/CuInSe₂ heterojunction was 0.437V for sample CIS-1, 0.293V for sample CIS-2. Our measurement results demonstrate that illumination does not vary V_D but makes the heterojunction narrower, the built-in potential is an inherent parameter for heterojunction. Moreover, using $W-(N_{\text{eff}}^{-\frac{1}{2}})$ method, the bias effect on the electric characteristic of heterojunction and other parameters can be researched in detail.

EEACC: 2530.