

SiO₂ 全封闭的硅量子线列阵*

施 肖 刘建林 汪 峰 张 荣 韩 平 余是东

张学渊 顾书林 胡立群 茅保华¹ 郑有料

(南京大学物理系 南京 210093)

(¹南京电子器件研究所 南京 210016)

摘要 采用硅工艺的反应离子刻蚀、各向异性化学腐蚀、热氧化和超低压化学气相沉积生长技术,成功地在硅单晶衬底上制作了 SiO₂ 全封闭结构的硅量子线列阵。扫描电镜观察清楚地显示了这种高质量的量子线结构。实验表明,通过热氧化过程可以非常有效地控制量子线的尺寸。

PACC: 8542, 8160

硅的低维量子结构是近年来国际上的研究热点,它无论在低维物理基础研究,还是在技术应用上,都具有十分重要的意义^[1,2]。硅量子线作为纳米电子学的基础,将对发展特大规模集成电路和开拓新一代硅量子效应器件起着重要作用^[3];同时,这种人工设计的一维微结构材料的能带结构不同于天然硅材料,可望获得高的发光效率,用于发展硅基集成光电子技术,在信息高速公路中得到应用^[4]。前几年,量子线的研究工作主要集中在化合物半导体,例如,通过采用化学气相沉积(CVD)和分子束外延,或选择腐蚀技术制作量子结构^[5,6]。相比而言,硅量子线的研究显得不够,这主要归因于制作技术上的困难,高质量的硅量子线难以获得。近年来,硅量子线(包括硅锗量子线)研究尤为引人注目,采用先进的材料生长手段和各种亚微米级以至纳米级的超微细加工技术,尝试了许多不同方案来制作硅量子线,其中包括采用分裂栅进行电调制^[7],电子束曝光和反应离子刻蚀形成直立于衬底的硅微柱^[8],聚焦离子束进行选择注入^[9]等。这里,我们采用常规硅工艺,通过反应离子刻蚀、各向异性化学腐蚀,超低压 CVD^[10],特别是热氧化技术,成功地在硅单晶衬底上制作出高质量 SiO₂ 全封闭结构的硅量子线。

图 1 显示了这种硅量子线列阵的示意图,它们平置在硅衬底的表面,四周被 SiO₂ 封闭,

* 国家“863”高技术、攀登计划和国家自然科学基金资助项目

施 肖 男,1962 年生,副教授,主要从事半导体物理研究

刘建林 男,1971 年生,博士生,目前从事半导体物理研究

郑有料 男,1935 年生,教授,博士生导师,主要从事半导体物理与器件研究

1995 年 1 月 26 日收到初稿,1995 年 4 月 27 日收到修改稿

是一种以 SiO_2 为势垒、 Si/SiO_2 异质界面起着量子限制作用的单晶硅量子线。这种硅量子线有许多重要的特点:量子线由晶体结构高度完整的单晶硅构成,并采用热氧化形成的高质量 Si/SiO_2 异质界面结构;由宽带隙 SiO_2 形成的 Si/SiO_2 异质界面结构的量子线对载流子(电子或空穴)具有很高势垒,起着强限制作用;利用氧化自限制效应,通过选择热氧化条件能有效地控制硅量子线的尺寸;量子线具有确定的位置和尺寸,有利于进行物理性质和器件研究;它与硅大规模集成电路工艺高度兼容,便于制作和推广;可用于特大规模集成电路中制作各种硅量子器件。以上这些特点将使这种由 SiO_2 全封闭的硅量子线具有优良的低维物理特性和重要的应用前景。

硅量子线的制作是先在硅(100)单晶衬底上生长一层 SiO_2 掩膜层,沿〈011〉方向光刻形成亚微米宽的长条形掩膜。通过反应离子刻蚀在衬底上形成沟道。将样品放入各向异性化学腐蚀剂 EPW(邻苯二酚十乙二胺十水)或 KOH 溶液中,在衬底上腐蚀出横截面为倒置三角形的硅线,它们处在衬底锯齿的顶部,尚未与衬底分离,如图 2 所示(见图版 I)。然后采用高温氧化,使硅线与衬底分离,这一工艺过程同时消除了刻蚀过程带来的表面损伤。最后采用特定温度热氧化处理,对硅线进行细化,形成量子线。图 3 是热氧化后样品(011)横截面扫描电镜照片(见图版 I)。可清楚地看到超精细的硅量子线,它被完全包含在 SiO_2 层中。这里量子线尺寸小于 20 纳米。扫描电镜观察中,采用了选择化学腐蚀方法以提高量子线和其所处环境的反差。进一步实验发现,在选定的温度下,超细微尺寸的硅材料存在着自限制氧化效应,通过改变氧化条件能非常精确地控制量子线的最终尺寸。

以上研究结果显示了这种各向异性化学腐蚀和热氧化技术是制作高质量超精细硅量子线的一种非常有前途的方法。本工作对今后开展硅低维量子结构物理及硅量子器件研究,发展纳米电子学具有十分重要的意义。

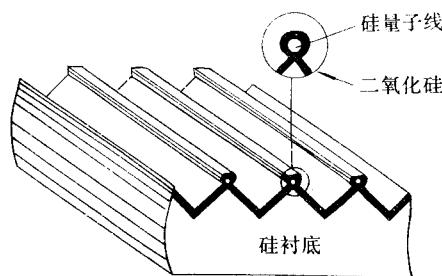


图 1 硅量子线列阵结构示意图

参 考 文 献

- [1] 黄昆,物理,1994,**22**:257.
- [2] K. K. Likharev and T. Claeson, Science Am. 1992, **266**; 50.
- [3] H. E. Smith, Physics Today, 1990, **43**:24.
- [4] L. Canham, MRS Bulletin, 1993, **18**:22.
- [5] K. Ismail, et al., J. Vac. Sci. Technol., 1988, **B6**:1824.
- [6] 钱毅等,半导体学报,1993, **14**:456.
- [7] R. F. Kwasnick, et al., Phys. Rev. Lett., 1986, **52**:224.
- [8] H. L. Liu, et al., Appl. Phys. Lett., 1994, **64**:1383.
- [9] H. Iwano, et al., J. Vac. Sci. Technol., 1993, **B11**:61.
- [10] Y. D. Zheng, et al., Mat. Res. Soc. Proc., 1992, **263**:227.

Silicon Quantum Wire Array Embedded in Silicon Dioxide

Shi Yi, Liu Jianlin, Wang Feng, Zhang Rong, Han Ping,
Yu Shidong, Zhang Xueyuan, Gu Shulin, Hu Liquan,
Mao Baohua¹ and Zheng Youdou

(Department of Physics, Nanjing University, Nanjing 210093)

(¹Nanjing Electronic Device Institute, Nanjing 210016)

Received 26 January 1995, revised manuscript received 27 April 1995

Abstract Silicon quantum wire array embedded in thermally grown silicon dioxide has been fabricated successfully by using reactive ion etching, anisotropic wet chemical etching, thermal oxidation and very low pressure CVD technique. Scanning electron microscope shows well the silicon quantum wires of high quality with the width down to 20 nm. It is found experimentally that the dimensions of the silicon quantum wire can be precisely controlled by selecting the temperature of the thermal oxidation process.

PACC: 8542, 8160

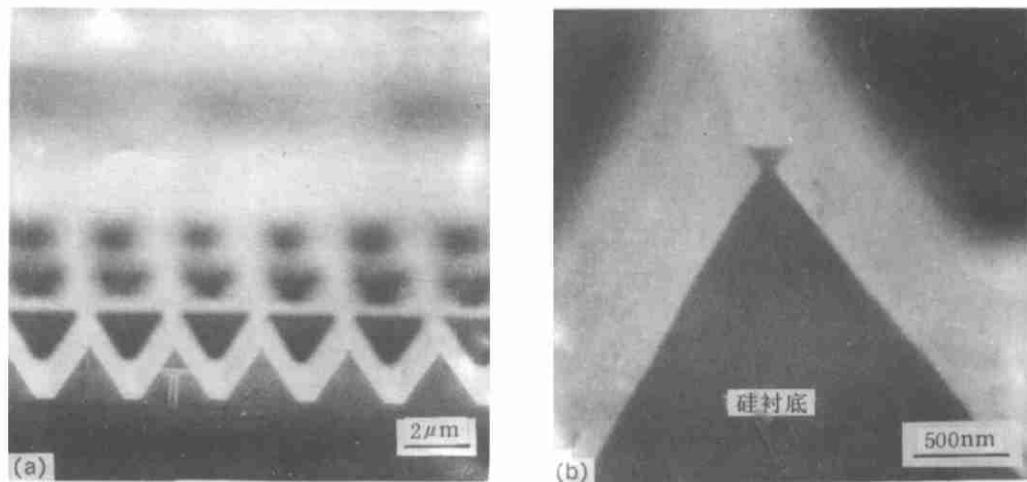


图 2 样品氧化前的刻蚀结构(SEM 观察照片)

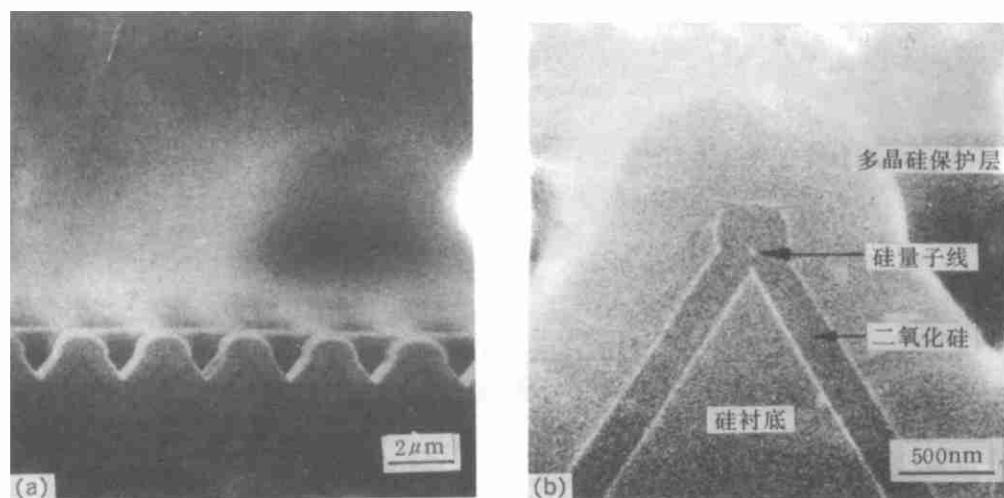


图 3 样品热氧化后形成的量子线结构(SEM 观察照片)