

超高真空化学气相生长用于应变硅 的高质量 SiGe 缓冲层*

吴贵斌 叶志镇 刘国军 赵炳辉 崔继峰

(浙江大学硅材料国家重点实验室, 杭州 310027)

摘要: 采用 UHV/ CVD 技术,以多层 SiGe/ Si 结构作为缓冲层来生长应变弛豫 SiGe 虚衬底,并在此基础上生长出了具有张应力的 Si 层.利用高分辨 X 射线、二次离子质谱仪和原子力显微镜分别对薄膜的晶体质量、厚度以及平整度进行了分析.结果表明,通过这种方法制备的 SiGe 虚衬底,不仅可以有效提高外延层中 Ge 含量,以达到器件设计需要,而且保证很好的晶体质量和平整的表面. Schimmel 液腐蚀后观察到的位错密度只有 $1 \times 10^6 \text{ cm}^{-2}$.

关键词: 超高真空化学气相沉积; 锗硅; 缓冲层

PACC: 8115H; 6855; 7320D

中图分类号: TN304

文献标识码: A

文章编号: 0253-4177(2005)11-2139-04

1 引言

近些年来,锗硅/硅(SiGe/Si)异质结构材料因其优异的性能被广泛应用于 Si 基集成电路中,尤其是利用应变弛豫的 SiGe 外延层作为虚衬底来生长应变 Si 材料.当 Si 中双轴面内应变为 1% 时,能够显著提高电子的迁移率^[1~3],室温下迁移率可达到 $4000 \text{ cm}^2 / (\text{V} \cdot \text{s})$ ^[4].这一值比本征 Si 材料的电子迁移率大 2 倍多,为制备出性能优异的 Si 基 MOSFET^[5] 提供了一条途径,目前已成为微电子学研究领域的前沿课题之一.而制备出 Ge 含量较高,无应变以及位错密度低的 SiGe 虚衬底则是能否实现器件优异性能的关键所在.

由于 Si 和 Ge 之间较大的晶格失配, SiGe 薄膜在硅衬底上的应变弛豫是通过在 SiGe 和 Si 界面引入高密度的失配位错、穿透位错,因而降低了材料的质量.一旦穿透位错扩展进入器件有源区将对器件性能造成严重的破坏.目前已有几种方法可以生长出质量较好的 SiGe 缓冲层,例如,离子注入^[6],低温生长 Si 缓冲层^[7,8],成分渐变 SiGe 缓冲层^[9],柔化

衬底^[10]等,但是利用前两种方法一般很难提高 Ge 的含量(Ge 含量一般小于 30%),而成分渐变法生长需要几微米的缓冲层以及精确控制 Ge 的含量,并且 SiGe 缓冲层表面较为粗糙,影响了器件性能. Hartmann 等人^[11]采用 SiGe/ Si 多层结构作为缓冲层,生长出了高质量的 SiGe 应变弛豫层,但他们采用的是多周期、恒定 Ge 含量,并没有报道改变 Ge 含量的多层缓冲层结构.本文对采用 Ge 含量变化的 GeSi/ Si 多层结构代替常规使用的 GeSi 渐变缓冲层进行了实验和探讨,通过依次提高每层 GeSi 层中的 Ge 含量,制备出了 Ge 含量高达 50% 的虚衬底,并在其上生长出了一层具有张应力的 Si 盖帽层,证明该方法可用作生长应变 Si 虚衬底的 SiGe 弛豫衬底层.

2 样品的制备

实验采用 75mm (100) Si 片作为衬底,在自行研制的超高真空化学气相沉积系统(UHV/ CVD-)^[12]外延生长 GeSi/ Si 多层结构.该系统与 UHV/ CVD-^[13]设备相比,生长室的本底真空可

* 国家攀登计划(批准号:981101040),浙江计划(批准号:991110535)资助项目

吴贵斌 男,1979 年出生,博士研究生,从事 SiGe 半导体材料及器件研究. Email:wuguibin@zju.edu.cn

叶志镇 男,1955 年出生,教授,博士生导师,主要从事半导体薄膜和器件研究. Email:yez@cmsce.zju.edu.cn

2005-04-27 收到,2005-07-03 定稿

达 3×10^{-8} Pa. 在做实验前,设备经过长时间的烘烤,将有害气体杂质含量降至最低.在进行外延生长前,先经常规方法清洗 Si 片;放入氢氟酸 (HF) 30s 后,装入外延生长系统,外延生长温度设定为 550 ,先通入 2sccm 的 SiH_4 ,生长 5min 的 Si 缓冲层,以改善 Si 片表面状况;然后再生长 SiGe/Si 多层缓冲层结构,多层结构见图 1. 在生长缓冲层时, SiH_4 流量调整至 6sccm,生长 SiGe 时,依次通入 0.4,1 和 2sccm 的 GeH_4 ,最后在 SiGe 层上生长一层具有应力的应变 Si 材料,生长压力为 0.1 ~ 1Pa.

采用高分辨 X 射线衍射仪 (HRXRD)、Raman 光谱和二次离子质谱仪 (SIMS) 对外延层的应力弛豫、层厚进行了测试分析,并用原子力显微镜 (AFM) 对样品的平整度进行了测量.

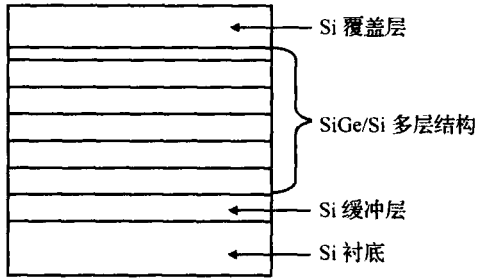


图 1 缓冲层的结构图

Fig. 1 Cross section of the structure of buffer layer

3 实验结果与讨论

图 2 是样品的二次离子质谱 (SIMS),从图中可以清楚地看出外延层中 Ge 含量的分布随距离的不同而不同,每个 Ge 峰对应着不同 GeSi 层中的 Ge 含量.由于 SIMS 很难对 Ge 含量进行定量测量,较难比较每一层 Ge 含量的相对大小,但可以很清楚地看到样品的多层结构.这与实验过程基本相符. GeSi 层厚度分别为 200,150 和 100nm, SiGe 层之间为 Si 层,最外层 Si 层的厚度约为 100nm 左右.层与层之间界面过渡区较为陡峭,整个缓冲层厚度约为 1 μm .与其他生长缓冲层的方法相比,利用此方法生长的缓冲层尽管最外层 Ge 含量较高,但由于中间 Si 层的作用,使得外延层的平均 Ge 含量并不高,不仅不会降低外延薄膜的晶体质量,而且可以较为有效地释放薄膜中的应力,并提高外延层中的 Ge 含量.

图 3 是 SiGe/Si 多层结构的高分辨 X 衍射图,其中左边 3 个峰分别来自 Ge 含量不同的三层 SiGe

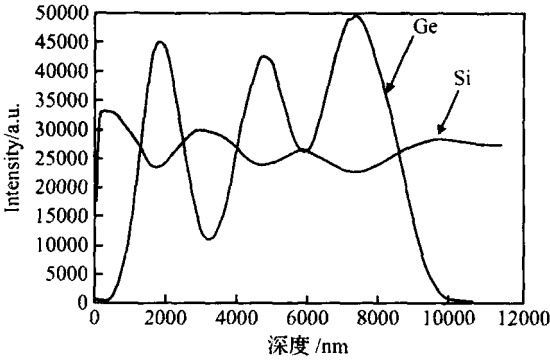


图 2 样品的二次离子质谱图

Fig. 2 SIMS profile of sample

的衍射峰,最右边为应变 Si 层的衍射峰,说明利用此方法生长出了质量较好的具有应变的 Si 层.分别对样品进行了 (004) 对称与 (115) 非对称衍射峰测试,经过软件计算得到最上层缓冲层完全弛豫,根据峰位得到的三层 Ge 含量分别为 0.05,0.19 和 0.54.为了进一步验证,每一步生长的 SiGe 层用 Raman 光谱来测定薄膜的应变弛豫程度,如表 1 所示.可见最外层薄膜已完全弛豫,与 HRXRD 测试结果一致.同时还对薄膜腐蚀进行了位错观察,如图 4 所示,计算得出穿透位错为 $1 \times 10^6 \text{ cm}^{-2}$.由于最上一层的锗含量较高,超过 50 %,造成样品表面位错密度较高,因而还需进一步对 Ge 含量分布以及厚度进行优化,以获得位错密度较低的样品.

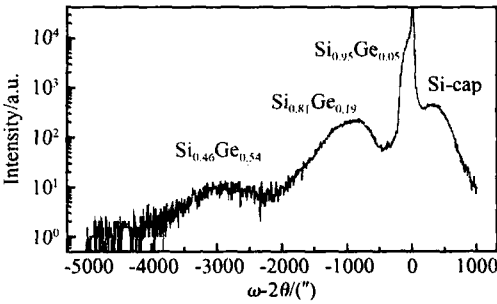


图 3 样品 (004) 摇摆曲线图

Fig. 3 Rocking curve of sample

表 1 样品的喇曼谱和光学显微镜测试数据

Table 1 Raman and optical microscopy analysis details				
实验步骤	Ge 含量	弛豫度/ %	失定位错/ μm	穿透位错/ cm^{-2}
第一层 SiGe	-	17	7	-
第二层 SiGe	-	50	-	-
第三层 SiGe	0.54	100	14	1×10^6

图 5 显示了样品的 AFM 图,可以看出尽管 Ge-

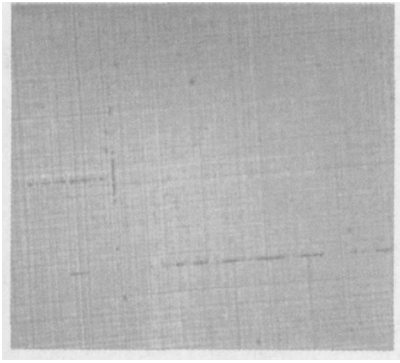
图 4 样品经过腐蚀后表面显微镜照片 ($70\mu\text{m} \times 70\mu\text{m}$)

Fig. 4 Optical microscopy image of sample

Si 层中 Ge 含量很高,但样品表面的平均粗糙度却只有 5.5nm ,小于采用渐变 Ge 含量等方法生长的 SiGe 缓冲层^[14]粗糙度.这是因为 SiGe 层之间的 Si 层起到了压力释放的作用^[15].因此,利用这种方法生长的 SiGe 缓冲层不仅能很快释放应变,而且可以获得较为平坦的表面.由于样品表面有 Si 盖帽层,并且 Ge 含量较高, $20\mu\text{m} \times 20\mu\text{m}$ 区域较小,所以没有明显的 cross-hatch 出现.

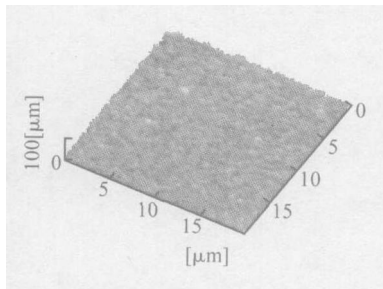


图 5 样品的 AFM 表面形貌图

Fig. 5 AFM figure of sample

4 结论

利用超高真空化学气相沉积方法在 Si 衬底上生长出了 Ge 含量依次增加的多层 SiGe/Si 结构的缓冲层,进行了 AFM、SIMS 和 HRXRD 的研究.结果发现,厚度为 $1\mu\text{m}$ 的多层 SiGe/Si 缓冲层结构可以有效改善薄膜的应力状态,并且由于 Si 层的应力释放作用,即使外延层中 Ge 含量较高,样品仍具有较好的平整度,为材料在应力 Si 器件中的应用打下了坚实的基础.

参考文献

- [1] Abstreiter G, Brugger H, Wolf T, et al. Strain-induced two-dimensional electron gas in selectively doped Si/SiGe superlattices. *Phys Rev Lett*, 1985, 54:2441
- [2] Ismail K, Arafat M, Saenger K L, et al. Extremely high electron mobility in Si/SiGe modulation-doped heterostructures. *Appl Phys Lett*, 1995, 66:1077
- [3] Paul D J. Silicon germanium heterostructures in electronics: the present and the future. *Thin Solid Films*, 1998, 321:172
- [4] Kasper Erich. Properties of strained and relaxed silicon germanium. *IEEE*, 1995
- [5] Whall T E, Parker E H C. SiGe-heterostructures for CMOS technology. *Thin Solid Films*, 2000, 367:250
- [6] Trinkaus H, Hollander B, Rongen St, et al. Strain relaxation mechanism for hydrogen-implanted SiGe/Si (100) heterostructures. *Appl Phys Lett*, 2000, 76:3552
- [7] Luo Y H, Wan J, Forrest R L, et al. High-quality strain-relaxed SiGe films grown with low temperature Si buffer. *J Appl Phys*, 2001, 89:8279
- [8] Kasper E, Lyutovich K, Bauer M, et al. New virtual substrate concept for vertical MOS transistors. *Thin Solid Films*, 1998, 336:319
- [9] Leitz C W, Currie M T, et al. Dislocation glide and blocking kinetics in compositionally graded SiGe/Si. *J Appl Phys*, 2001 (6):2730
- [10] Li Daizong, Cheng Buwen, Huang Changjun, et al. Growth and characterization of linearly graded SiGe buffer. *Chinese Journal of Semiconductors*, 2000, 21:1111
- [11] Hartmann J M, Gallas B, Zhang J, et al. Strain-balanced Si/SiGe short period superlattices: Disruption of the surface crosshatch. *J Appl Phys*, 1999, 86:845
- [12] Wu Guibin, Ye Zhizhen, Cui Jifeng, et al. Sub-micron silicon epilayer deposited by a novel ultrahigh vacuum chemical deposition system and fabrication of high frequency device. *Journal of Zhejiang University*, 2004, 38:1248 (in Chinese) [吴贵斌, 叶志镇, 崔继峰, 等. UHV/CVD 生长亚微米薄硅外延层及其高频器件的研制. *浙江大学学报*, 2004, 38:1248]
- [13] Ye Zhizhen, Huang Jingyun. Characterization and growth of germanium-silicon epitaxial layers by UHV/CVD. *Chinese Journal of Semiconductors*, 1999, 20(1):30 (in Chinese) [叶志镇, 黄靖云. 硅上超高真空 CVD 生长硅锗外延层及其特性研究. *半导体学报*, 1999, 20(1):30]
- [14] Huang Wentao, Luo Guangli, Shi Jin, et al. HV/CVD grown relaxed SiGe buffer layers for SiGe HMOSFETs. *Tsinghua Science and Technology*, 2003, 8:130
- [15] Egawa T, Sakai A, Yamamoto T, et al. Strain-relaxation mechanisms of SiGe layers formed by two-step growth on Si (001) substrates. *Appl Surf Sci*, 2004, 224:104

UHV/ CVD Grown Strain Relaxed SiGe Buffer Layers for Strained Silicon

Wu Guibin , Ye Zhizhen , Liu Guojun , Zhao Binghui , and Cui Jifeng

(State Key Laboratory of Silicon Materials, Zhejiang University, Hangzhou 310027, China)

Abstract : Multi SiGe/ Si layers with increasing Ge content are grown using ultra high vacuum chemical vapor deposition. Relaxation and Ge content are investigated with high resolution X-ray diffraction ,SIMS ,and AFM. By adopting this structure the Ge contents are remarkably improved ,and a thin strain-relaxed SiGe buffer layer with high quality ,low dislocation density ,and smooth morphology is realized. The density of dislocations is calculated to be $1 \times 10^6 \text{ cm}^{-2}$ through optical microscopy.

Key words : UHV/ CVD; SiGe; buffer layer

PACC : 8115H; 6855; 7320D

Article ID : 0253-4177(2005)11-2139-04

* Project supported by the Climbing Program of Ministry of Science and Technology of China (No. 981101040) ,and the Program of Zhejiang Province (No. 991110535)

Wu Guibin male ,was born in 1979 ,PhD candidate. His research interests focus on silicon germanium materials and related devices.

Ye Zhizhen male ,was born in 1955 ,professor. His research interest includes semiconductor films and devices.

Received 27 April 2005 ,revised manuscript received 3 July 2005

©2005 Chinese Institute of Electronics