

# SOI 波导弯曲损耗影响因素的分析\*

陈媛媛 余金中 严清峰 陈少武

(中国科学院半导体研究所 集成光电子学国家重点实验室, 北京 100083)

摘要: 采用有效折射率方法 EIM(effective index method)和二维束传播算法(2D-BPM)对 SOI(silicon-on-insulator)波导弯曲损耗的几种影响因素进行了分析. 通过模拟发现弯曲损耗随弯曲半径的增大、波导宽度的增加及内外脊高比的减小而减小. 同时, 改进波导结构, 例如在弯曲波导外侧刻槽可以减小 SOI 脊形波导的弯曲损耗.

关键词: SOI; 弯曲波导; 弯曲损耗; 集成光学

EEACC: 4130; 4140

中图分类号: TN252 文献标识码: A 文章编号: 0253-4177(2005)S0-0216-04

## 1 引言

近年来 SOI(silicon-on-insulator)材料由于导波性能良好, 在导波光学器件和光电子器件方面的应用越来越广泛. SOI 光波导作为硅基集成光学中的一种重要器件, 是实现其他有源器件、无源器件以及光学器件之间交叉互连的基础. 特别是低损耗大截面尺寸 SOI 脊形单模波导的成功研制<sup>[1]</sup>, 使 SOI 光波导器件得到了很大发展.

在集成光学器件中, 为了改变光束的传播方向经常需要使用弯曲波导. 对于 SOI 脊形波导来说, 虽然导波层硅和限制层二氧化硅之间的折射率相差很大(硅为 3.5, 二氧化硅为 1.45), 波导在垂直方向上对光的限制很强, 但是波导在水平方向上对光的限制是通过脊形结构实现的, 这种限制较弱, 因而当 SOI 波导发生弯曲时, 弯曲损耗将会不可避免, 甚至会成为器件的主要损耗来源. 本文根据有效折射率方法将三维 SOI 脊形光波导简化为二维平面光波导, 采用二维束传播算法(2D-BPM)分析了影响 SOI 波导弯曲损耗的因素.

## 2 SOI 波导的弯曲损耗与结构参数之间的关系

SOI 波导的弯曲损耗与波导的弯曲半径密切相

关, 同时还与波导的宽度及脊形波导的刻蚀深度有关. 对弯曲波导的精确分析需要用三维束传播算法(3D-BPM), 然而 3D-BPM 计算复杂且耗时长. 有效折射率法 EIM(effective index method)是一种简单有效的三维波导近似分析方法, 在波导远离截止时, EIM 具有很高的精度. 考虑如图 1(a)所示的 SOI 脊形波导, SOI 晶片导波层厚度  $H=5\mu\text{m}$ , 外脊硅层厚度为  $h$ , 脊形波导的宽度为  $W$ , 内外脊高比  $r=h/H$ . 设弯曲波导长度为  $1\text{cm}$ . 采用 EIM 将三维 SOI 脊形波导简化为如图 1(b)所示的二维平面光波导, 其中  $N_1$  和  $N_2$  分别为图 1(a)中 I 区和 II 区所示的波导层厚度为  $H$  和  $h$  的三层平板光波导的有效折射率. 采用 2D-BPM 研究了波导的弯曲损耗与弯曲半径  $R$ 、波导宽度  $W$ 、脊高比  $r$  的关系.

图 2 为宽度不同的 SOI 弯曲波导损耗与弯曲半径  $R$  的关系, 此时令脊形波导的脊高比为 0.65. 由图中可看出, 对相同宽度的 SOI 弯曲波导, 随着弯曲半径  $R$  增大, 波导的弯曲损耗急剧下降. 同时, 对于弯曲半径相同的波导, 弯曲损耗随波导宽度的增加而减小.

图 3 所示为脊高比不同的 SOI 脊形波导的弯曲损耗与弯曲半径的关系, 波导宽度为  $4\mu\text{m}$ . 由图中同样可看出, 随着弯曲半径  $R$  的增大, 弯曲损耗减小. 同时, 对于相同弯曲半径的 SOI 弯曲波导, 损耗随着脊高比  $r$  减小(相应地刻蚀深度增加)而降低.

\* 国家自然科学基金(批准号: 60336010), 国家重点基础研究发展规划(批准号: G2000-03-66), 国家高技术研究发展计划(批准号: 2002AA312060)资助项目

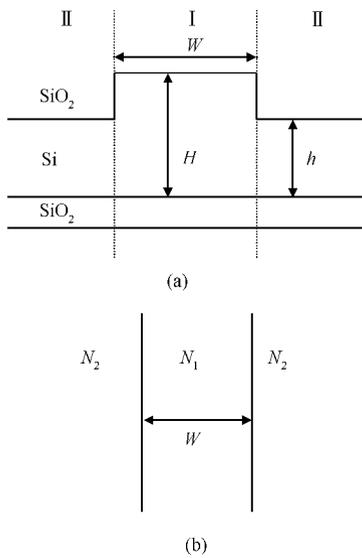


图1 (a) SOI 脊形光波导截面示意图; (b) SOI 脊形光波导的等效平面光波导

Fig.1 (a) Schematic diagram of the cross-section of the SOI rib waveguide; (b) Equivalent planar waveguide of the SOI rib waveguide

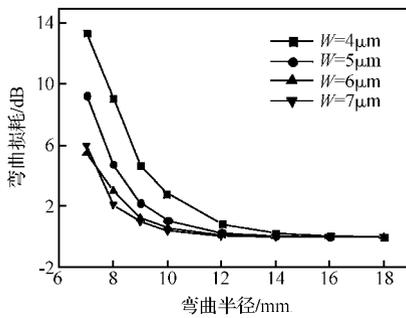


图2 宽度不同的 SOI 弯曲波导损耗与弯曲半径 R 的关系

Fig.2 Bend loss over bend radii and width of SOI bend rib waveguide

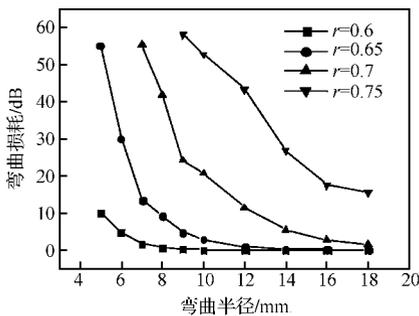


图3 脊高比不同的 SOI 脊形波导的弯曲损耗与弯曲半径的关系

Fig.3 Bend loss over bend radii and step factor of SOI bend rib waveguide

文献[2]报道了一种利用非对称刻蚀结构减小脊形波导弯曲损耗的方法. 在 SOI 弯曲波导中心轴外侧部分采用深刻蚀, 在波导中心轴内侧采用浅刻蚀(二者刻蚀深度相差  $\Delta h$ ). 采用 EIM 和 2D-BPM, 模拟了  $\Delta h$  对弯曲波导损耗的影响, 如图 4 所示. 由图中可看出, 随着  $\Delta h$  的增大, 弯曲损耗逐渐减小. 但是在器件的实际制作中, 弯曲波导外侧还会有一些其他组件. 外侧采用深刻蚀会影响这些组件的设计. 故我们对这种方法进行改进, 采取了在弯曲波导外侧刻蚀深槽的方式, 如图 5 所示. 通过对这种结构的一些模拟发现, 当深槽的宽度大于一定值(一般为波导宽度的 2, 3 倍)后损耗基本就保持不变了. 所以通过在外侧刻槽就可以达到与非对称刻蚀同样的效果.

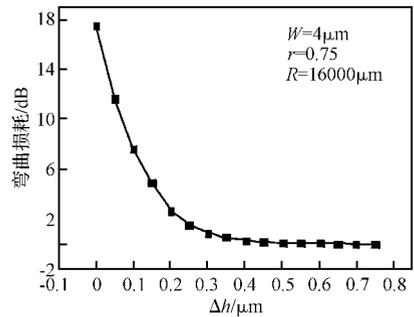


图4  $\Delta h$  对弯曲波导损耗的影响

Fig.4 Effect of  $\Delta h$  on bend loss of SOI rib bend waveguide

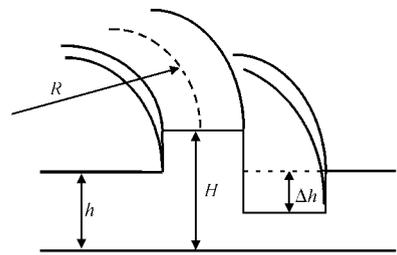


图5 外侧刻槽结构的 SOI 弯曲波导

Fig.5 SOI bend waveguide with etching groove in outside

### 3 对模拟结果的分析 and 实验验证

采用 EIM 可将三维 SOI 脊形波导简化为平板波导, 并通过速度方法进行分析[3]. 在波导发生弯曲时, 为了保持波形的完整性, 波导中光波的等相位面将变为以曲率中心为起点的一系列辐射状平面, 相速度的大小将与离开曲率中心的距离成正比. 在弯

曲波导中心轴内侧,导模能量以小于介质中光的相速度而传播,即在该区域内光能量被波导约束.然而,在弯曲波导中心轴外侧,随着距离中心轴的距离的增加,导模的相速度越来越大,等效于波导的有效折射率越来越小,波导对光场的限制越来越弱,当距

离增加到一定程度时,波导的等效折射率等于外侧限制层的折射率,此时波导对光场不再有限制作用,辐射损耗大大增加.根据上面的理论得到弯曲平板波导的场振幅衰减系数为:

$$\alpha = C_1 \exp(-C_2 R) \quad (1)$$

$$C_1 = \frac{\lambda_2 \cos^2(\frac{\kappa W}{2}) e^{\rho W}}{p [W + \frac{1}{\kappa} \sin(\kappa W) + \frac{2}{p} \cos^2(\frac{\kappa W}{2})] [W + \frac{2}{p} \cos(\frac{\kappa W}{2})]^2} \quad (2)$$

$$C_2 = \frac{2p(\beta - k_0 N_2)}{k_0 N_2} \quad (3)$$

其中  $R$  为弯曲半径; $\beta$  为直波导传播常数; $W$  为平板波导导波层厚度; $\lambda_2 = \lambda/N_2$ , 是折射率为  $N_2$  介质(弯曲平板波导中的限制层)中的光波长, $\kappa = \sqrt{k_0^2 N_1^2 - \beta^2}$ ,  $p = \sqrt{\beta^2 - k_0^2 N_2^2}$ .

对一定结构的波导, $C_1$  和  $C_2$  是与弯曲半径  $R$  无关的常数,而振幅衰减系数  $\alpha$  与弯曲半径  $R$  为指数关系, $R$  越小,辐射损耗越大.对弯曲半径不同的弯曲波导导模场分布的比较也说明了这一点.弯曲半径越大,导模场分布的宽度越窄,限制在波导层区域的光场能量越多,泄漏或辐射到限制层中的能量越少,波导的弯曲损耗也越小.

而在波导层与限制层折射率差及弯曲半径一定的情况下,波导越宽,导模的场分布被限制在波导层中的部分越多,渗透到限制层中的光场越少,因而波导的弯曲损耗随波导宽度的增加而减小.

对于波导宽度和弯曲半径一定的情况,限制层的折射率越小(与波导层的折射率差越大),弯曲波导中导模的相速度越不易接近于光在限制层中传播的相速度,即导模能量越易被约束在波导中.而限制层的折射率可以通过脊形波导的脊高比来控制,刻蚀得越深,对应于图 1(b)中限制层的折射率越小,导模被限制在波导区域的部分越多,弯曲损耗越小.这也解释了图 3 中弯曲损耗随脊高比增大而增加的模拟结果.同时,根据速度分析方法,弯曲平板波导中心轴内侧限制层的折射率对弯曲损耗的影响不大,而外侧限制层的折射率显著影响波导的弯曲损耗.弯曲损耗随着外侧限制层与波导层折射率差的增大而降低.外侧刻蚀得越深,导模被限制在波导区域的部分越多,泄漏的能量越少,这就解释了为何在弯曲 SOI 脊形波导外侧采取深刻蚀可以有效减小波导弯曲损耗.同时由于光是在紧贴波导外侧的小区域内发生迅速衰减,当外侧出现一定宽度的深槽

后就能够阻挡光的侧向辐射.所以在波导外侧刻槽足以取代对整个外侧的深刻蚀.

我们利用 ICP-RIE 干法刻蚀机制作了宽度为  $4\mu\text{m}$ , 内外脊高度分别  $5\mu\text{m}$  和  $3.25\mu\text{m}$  的脊型弯曲波导.经过测试发现,随着弯曲半径的减小,波导中输出光场强度逐渐减弱.而同样半径下对于带有刻槽结构的弯曲波导,输出光强能获得明显改善.对  $R = 16\text{mm}$  的弯曲波导插入损耗降低了  $5\text{dB}$  左右,基本消除了弯曲所带来的损耗.实验结果充分验证了上面的分析.

## 4 结 论

结合 EIM 和 2D-BPM,模拟 SOI 弯曲波导发现:弯曲损耗随弯曲半径的增大而急剧减小;对于弯曲半径相同的波导,弯曲损耗随波导宽度的增加及脊高比的减小而降低.同时,改进弯曲波导结构,如在波导外侧刻槽可以减小 SOI 脊形波导的弯曲损耗.通过速度法对损耗机理进行了分析,解释了造成弯曲损耗变化的原因.最后用实验验证了我们的一些分析结果.

## 参 考 文 献

- [1] Soref R A, Schmidtchen J, Petermann K. Large single-mode rib waveguides in GeSi/Si and Si-on-SiO<sub>2</sub>. IEEE J Quantum Electron, 1991, 27: 1971
- [2] Bestwick T, ASOC™—a silicon-based integrated optical manufacturing technology. 48th IEEE Electronic Components and Technology Conference, 1998: 566
- [3] Wei Hongzhen, Yu Jinzhong, Zhang Xiaofeng, et al. Simple method for estimating minimum bend radii of SOI single mode curved rib waveguides. J Infrared Millim Waves, 2001, 20: 398 (in Chinese) [魏红振, 余金中, 张小峰, 等. 估算 SOI 单模脊形弯曲波导最小弯曲半径的简单方法. 红外与毫米波学报, 2001, 20: 398]

## Analysis on Influencing Factors of Bend Loss of Silicon-on-Insulator Waveguides<sup>\*</sup>

Chen Yuanyuan, Yu Jinzhong, Yan Qingfeng, and Chen Shaowu

*(State Key Laboratory on Integrated Optoelectronics, Institute of Semiconductors,  
Chinese Academy of Sciences, Beijing 100083, China)*

**Abstract:** The influencing factors of bend loss of silicon-on-insulator (SOI) bend waveguides are analyzed by means of effective index method (EIM) and two dimensional beam propagation method (2D-BPM). The modeling results indicate that the bend loss decreases with the increase of bend radii and waveguide width, as well as with the decrease of the etching ratio of the rib waveguide. Meanwhile, improvement of the rib waveguide structure, such as constructing the SOI waveguide with asymmetric rib structure, or etching groove in outside of bend waveguide, will contribute to lower the bend loss of SOI bend waveguides.

**Key words:** silicon-on-insulator; bend waveguide; bend loss; integrated optics

**EEACC:** 4130; 4140

**Article ID:** 0253-4177(2005)S0-0216-04

---

<sup>\*</sup> Project supported by the National Natural Science Foundation of China (No. 60336010), the State Key Development Program for Basic Research of China (No. G2000-03-66), and the National High Technology Research and Development Program of China (No. 2002AA312060)