

单电子数据转换电路

欧晓斌 吴南健

(中国科学院半导体研究所, 北京 100083)

摘要: 提出了两种新型的由单电子晶体管、MOS 管和电容组成的数模转换(ADC)和模数转换(DAC)电路. 这种混合 ADC 和 DAC 电路可在室温条件下工作且负载能力大, 功耗低. 对这种混合单电子晶体管和 MOS 管的 ADC 和 DAC 电路进行了仿真, 仿真结果表明两种电路能够在室温条件下正常工作. 采样频率达到 100MHz 以上, 功耗约为 $0.1\mu\text{W}$.

关键词: 单电子晶体管; MOS 管; 数模转换; 模数转换

EEACC: 1265H

中图分类号: TN302; TN303

文献标识码: A

文章编号: 0253-4177(2005)S0-0265-03

1 引言

在现代信号处理系统中模拟信号/数字信号相互转换器件是必不可少的. 半导体集成电路技术的发展推动着 A/D 和 D/A 转换器向着高集成度、高速和低功耗的方向发展. 相对于传统的 ADC 和 DAC 电路, 基于单电子晶体管电路的模拟/数字信号转换器有着潜在的优势, 尤其在集成度、功耗和速度方面.

目前, 一些研究小组提出了基于单电子晶体管的 A/D 和 D/A 电路^[1~6], 但是这样的 A/D 和 D/A 电路是基于金属单电子结, 具有驱动能力不够, 与目前微电子工艺不兼容的缺点. 为了克服以上单电子 ADC 和 DAC 电路的缺点, 我们提出了一种新型的单电子 ADC 和 DAC 电路. 它们是由混合双栅单电子晶体管(SET)和 MOS 晶体管构成, 具有以下优点: (1)较大的负载驱动能力; (2)能够在室温条件下工作; (3)线性度好; (4)结构简单; (5)可以利用现在的 Si 工艺来实现, 并且能与现在的 CMOS 工艺相兼容.

2 单电子 ADC 和 DAC 电路

2.1 单电子 ADC 电路

我们提出了一种如图 1 所示的新型 ADC 电路. 它是由采样保持电路, 信号分配器和 A/D 转换单元电路构成. A/D 转换单元电路由电流源、双栅单电

子晶体管(SET)和 MOS 晶体管构成. 输入模拟电压信号首先输入到采样保持电路, 信号分配器将采样保持电路的时间离散化后的信号按 $2^0, 2^1, \dots, 2^{n-1}$ 的权重因子分成 n 路信号, 然后 n 个一位 A/D 转换单元电路将模拟信号转化成数字信号, 完成了 n 位 A/D 转换.

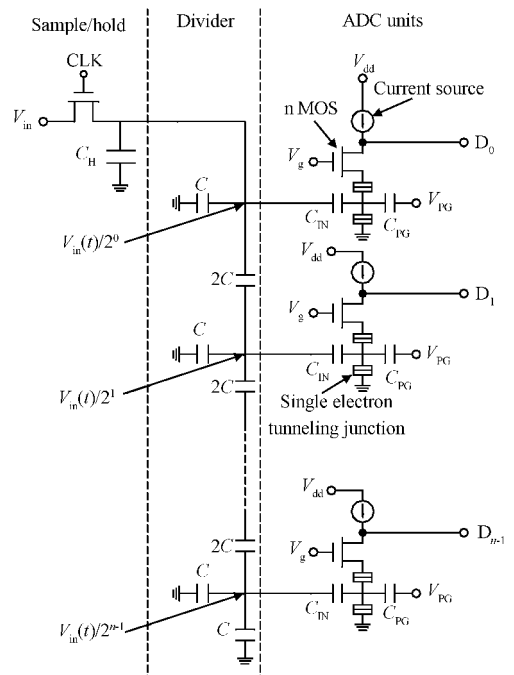


图 1 n 位混合 SET 和 MOS 管模数转换电路

Fig. 1 Schematic of n -bits hybrid SET and MOS analog to digital converter circuit

2.2 单电子 DAC 电路

我们也提出了一种如图 2 所示新的利用混合 SET 和 MOS 晶体管构建的 DAC 电路. 它由信号输入电容阵列 DA 转换部分和输出电路组成.

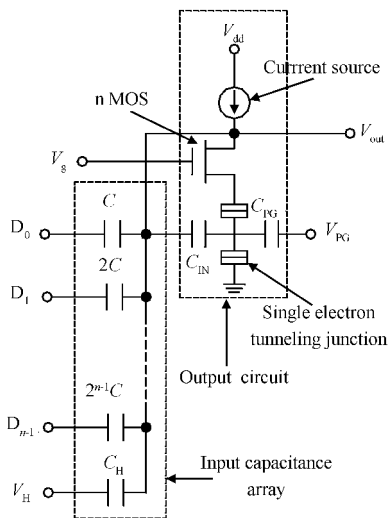


图 2 n 位混合 SET 和 MOS 管数模转换电路图

Fig. 2 Schematic of n -bits hybrid SET and MOS digital-to-analog converter circuit

3 仿真结果

3.1 ADC 电路

使用混合仿真方法^[7]对四位混合 SET 和 MOS 晶体管 ADC 电路进行了仿真. 仿真结果如图 3 所示. 模拟输入信号电压的范围是 $2\sim 3\text{V}$, 如图 3(a) 所示; 采样频率为 12.5MHz ; 四位 D_1, D_2, D_3, D_4 的数字输出结果分别如图 (b), (c), (d) 和 (e) 所示. 仿真结果表明 4 位 ADC 电路能够正常工作, 微分非线性度 (DNL) 在 $\pm 0.1692\text{LSB}$ 之间, 积分非线性度 (INL) 在 $\pm 0.1488\text{LSB}$ 之间, 最大增益误差为 0.4% .

3.2 DAC 电路

同时也对 3 位混合 SET 和 MOS 晶体管 DAC 电路进行了仿真, 仿真结果如图 4 所示. 三位数字输入 D_1, D_2, D_3 分别如图 4(a), (b), (c) 所示. 模拟动态输出电压范围在 $2\sim 3\text{V}$ 之间, 如图 4(d) 所示. 仿真结果表明, 该 DAC 电路能正常工作, 微分非线性

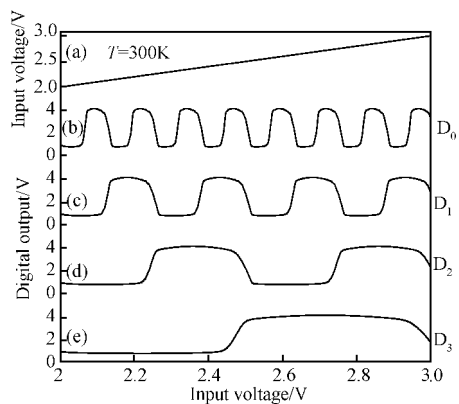


图 3 单电子 ADC 电路的仿真结果

Fig. 3 Simulation results of single electron ADC circuit

度 (DNL) 在 $\pm 0.068\text{LSB}$ 之间, 积分非线性度 (INL) 在 $\pm 0.065\text{LSB}$ 之间, 最大增益误差为 0.36% .

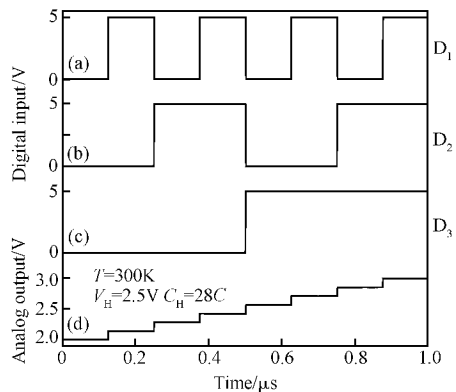


图 4 单电子 DAC 电路的仿真结果

Fig. 4 Simulation results of single electron DAC circuit

4 结论

利用混合 SET 和 MOS 晶体管作为基本结构单元构建了 n 位 ADC 和 DAC 电路. 分别对四位 ADC 电路和三位 DAC 电路进行了仿真, 结果表明它们能够在室温下正常工作. 理论上, 采样频率可以达到 100MHz 以上, 功耗约为 $0.1\mu\text{W}$. 为了得到更高分辨率的 ADC 和 DAC 电路, 给出了两种电路的扩展方案. 其一是通过降低温度提高两种转换电路的分辨率. 此外还提出了在常温下对 ADC 和 DAC 电路进行结构扩展的方案, 从而达到提高分辨率的目的. 当然在其他温度也可以使用这种方案对 ADC 电路进行扩展.

参考文献

- [1] Ahn S J, Kim D M. Asynchronous analogue-to-digital converter for single-electron circuits. *Electron Lett*, 1998, 34:172
- [2] Mizugaki Y, Delsing P. Single-electron signal modulator designed for a flash analog-to-digital converter. *Jpn J Appl Phys*, 2001, 40:6157
- [3] Hu C H, Jiang J F, Cai Q Y. A single-electron-transistor-based analog/digital converter. *Proceedings of IEEE-NANO*, 2002:487
- [4] Lageweg C, Cotofana S, Vassiliadis S. Digital to analog conversion performed in single electron technology. *Proceedings of IEEE-NANO*, 2001:105
- [5] Le J Y, Jiang J F, Cai Q Y. Design of hybrid SET-CMOS D/A converter. *Proceedings of IEEE*, 2001:299
- [6] Inokawa H, Fujiwara A, Takahashi Y. A multiple-valued logic with merged single-electron and MOS transistors. *IEDM Tech Dig*, 2001:147
- [7] Yu Y S, Hwang S W, Ahn D. Macromodeling of single-electron transistors for efficient circuit simulation. *IEEE Trans Electron Devices*, 1999, 46:1667

Single Electron Data Conversion Circuits

Ou Xiaobin and Wu Nanjian

(Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

Abstract: Two kinds of novel single electron analog to digital converter (ADC) and digital to analog converter (DAC) circuits that consist of single electron transistors (SET) and MOS transistors are proposed. The hybrid ADC and DAC circuits have advantages as follows: large load capability; operate at room temperature; low power dissipation. The hybrid SET and MOS transistor ADC/DAC circuits are simulated. The simulation results demonstrate that the circuits can perform data conversion well at room temperature. The sampling frequency can reach 100MHz and the power dissipation is about $0.1\mu\text{W}$.

Key words: single electron transistor; MOS; analog to digital converter; digital to analog converter

EEACC: 1265H

Article ID: 0253-4177(2005)S0-0265-03