

基于标准 CMOS 工艺的扇形磁敏晶体管及其模型 *

姚韵若 朱大中

(浙江大学微电子技术与系统设计研究所, 杭州 310027)

摘要: 提出一种基于 0.6μm n 阱标准 CMOS 工艺的扇形分裂漏磁敏晶体管,给出了器件相对灵敏度的数学模型. 模型重点在于研究扇形分裂漏磁敏晶体管几何参数对相对灵敏度的影响. 通过计算机数值积分计算和实验测试结果修正完善了器件的数学模型. 测试结果表明:研制的器件最大相对灵敏度为 3.77%/T,扇形结构有利于提高分裂漏磁敏晶体管的相对灵敏度.

关键词: MAGFET; CMOS; 几何修正因子; 相对灵敏度; 数学模型

EEACC: 2560; 3120

中图分类号: TN432 文献标识码: A 文章编号: 0253-4177(2005)04-0751-05

1 前言

分裂漏磁敏晶体管(以下简称:MAGFET)是把磁学物理量转化为电信号的传感器,主要应用于恒定磁场大小的测量、磁介质存储器的读取等^[1]. 因为它可以采用集成电路制造工艺,把传感单元和后续信号处理电路制作在同一集成电路芯片上,所以在磁敏传感器研究中有着重要的价值.

传统 MAGFET 形状都为矩形. 实验结果表明矩形 MAGFET 灵敏度有着良好的线性度. 近期 Rubio 等人报道所研制的 MAGFET 相对灵敏度高达 3.0%/T^[2];Lau 等研究者提出了矩形 MAGFET 的数学模型^[3]. 基于 Rubio 等人的研究结果——减少 MAGFET 的源区横向宽度将有助于提高器件的相对灵敏度,本文提出了扇形 MAGFET 结构. 扇形结构具有减小源区横向宽度,提高器件相对灵敏度的作用.

2 模型建立

本文所研究的扇形 MAGFET 版图结构如图 1 所示. 其中, L 表示器件在扇形径向方向上沟道长度; R 表示器件的源极区域半径长度; d 表示器件两

个漏区之间的间距; α 表示源极区域的展宽角度; u 表示工艺中多晶硅露头长度. 扇形 MAGFET 电学特性类似标准 MOS 场效应管,它的磁学性质来源于两个分裂的漏极. 当有磁场作用于器件时,洛伦兹力将改变载流子的运动路径. 此时,在漏极的电流表现为一个漏极电流增加,而另一个漏极电流减少,导致了漏极之间存在差值电流 $I_{DIFF} = I_1 - I_2$. 器件的相对灵敏度就定义为:

$$S = \frac{1}{I_{DS}} \times \frac{I_{DIFF}}{B} \quad (1)$$

其中 B 是磁场强度; $I_{DS} = I_1 + I_2$.

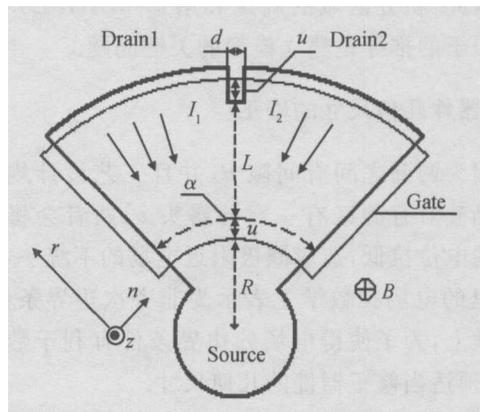


图 1 扇形 Split-drain MAGFET 版图示意图

Fig. 1 Layout of sector split-drain MAGFET with geometric parameters

*国家自然科学基金资助项目(批准号:90307009)

姚韵若 男,1980 年出生,硕士研究生,主要从事数模混合信号集成电路和半导体传感器的研究.

朱大中 男,1945 年出生,教授,博士生导师,主要研究领域包括混合信号集成电路、传感器集成电路、微波微机械集成电路.

2004-04-15 收到,2004-11-02 定稿

模型是基于 n 型沟道 MAGFET,其推导过程同样适合 p 型沟道的器件。

忽略衬底电流、沟道内扩散电流、沟道内复合产生效应等影响.假设磁场垂直作用于器件表面,对于 n 型半导体材料器件,其内部电流密度表达式可以从文献[4]中得到:

$$\begin{aligned} j &= (B) \cdot E + \mu_H \cdot (B) \cdot E \times B \\ &= \frac{1}{1 + (\mu_H \cdot B_z)^2} (E + \mu_H \cdot E \times B) \quad (2) \end{aligned}$$

其中 $j = j_r + j_n$, j_r 是沟道内径向方向的电流密度, j_n 是沟道内法向方向的电流密度; (B) 是与磁场强度 B 相关的器件电导率; $E = E_r + E_n$, E_r 是沟道内径向方向的电场强度, E_n 是沟道内法向方向的电场强度; μ_H 是霍尔迁移率。

忽略一些二级小量和沟道厚度,可以得到引起差值电流 I_{DIFF} 的主要部分——法向方向电流密度的表达式:

$$j_n = (E_n - \mu_H E_r B_z) \quad (3)$$

又因为 $E_n = -G_r B_z$, $\mu_H = \mu$, 其中 G 是几何修正因子; v_r 是半径方向的载流子速度; μ 是载流子迁移率; τ 是散射因子. 于是, (3) 式变为:

$$j_n = -j_r \mu (-G) B_z \quad (4)$$

在沟道范围内对 j_n 积分, 就可以得到差值电流 I_{DIFF} . 把 I_{DIFF} 代入 (1) 式, 就得到相对灵敏度 S 的数学表达式。

因此, 积分区域的确定和扇形 MAGFET 几何修正因子的推导是建立模型的关键问题。

2.1 器件几何尺寸的修正

因为两漏之间有间隙 d , 并且工艺设计规则要求多晶硅对有源区有一定的露头 u , 两者会将漏极附近的电位拉低, 造成漏极附近电场的非统一, 或者说那里的电场在数学上表示为非齐次边界条件^[3]. 在数学上, 为了使得电场的边界条件有利于数学积分, 必须适当修正器件的几何尺寸。

因为 d, u 的实际尺寸远远小于器件本身尺寸 L, R , 所以近似认为它们造成的电场变化可以忽

略. 修正后的器件几何尺寸如图 2 所示. 此时两个漏极之间的间隙 d 为 0, 可以得到器件的沟道长度 L 转化为:

$$L^* = (L + 2u) \quad (5)$$

由此, 确立了积分区域是以径向长度为 L^* 的扇形区域。

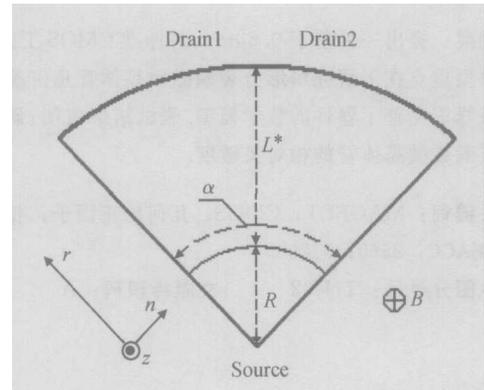


图 2 器件几何尺寸修正后的示意图

Fig. 2 Transformed channel region of sector MAGFET with geometric dimensions. The transformed drain distance is zero.

2.2 几何修正因子 G

扇形 MAGFET 作为磁敏传感器件的工作机理类似于传统矩形霍尔板, 扇形 MAGFET 可以被看作一块特殊几何形状的霍尔板. 因此, 引用霍尔板中的几何修正因子 G 来反映实际扇形 MAGFET 对于器件灵敏度的影响. 几何修正因子表征有限长霍尔板的霍尔电压与理想无限长霍尔板 (长宽比 $\rightarrow \infty$) 的霍尔电压之间的区别^[3].

为了能够确定扇形 MAGFET 在径向方向上任意 $G(r)$ 值大小, 本文通过传统矩形霍尔板 G 值表达式推导出. 根据文献[5]中的理论: 在器件源极和漏极处 $G=0$; G 值的最大值出现在霍尔板长度的中点处, 记为 G_{tot} , 且 $G(r) < G_{tot}$. 对于扇形 MAGFET, $G_{tot} = G \left[r = \frac{L^* + R}{2} \right]$;

首先, 求解扇形 MAGFET 的 G_{tot} . 根据文献[5]中的公式:

$$\begin{aligned} G_{tot} &= \frac{0.742 \cdot \text{ratio}}{A} + \frac{1 - \frac{16}{2} \exp\left(-\frac{1}{2} \cdot \text{ratio}\right) \cdot \left[1 - \frac{8}{9} \exp\left(-\frac{1}{9} \cdot \text{ratio}\right)\right]}{B} \\ A &= 2^{(\text{ratio}/0.55)^2} \\ B &= 2^{(0.55/\text{ratio})^{1.5(1+\text{ratio})}} \end{aligned} \quad (6)$$

其中 ratio 为霍尔板的长宽比. 因为扇形霍尔板的霍尔电极接触点在 $L^*/2$ 处, ratio 可以通过下式求解:

$$\text{ratio} = \frac{L^*+R}{R} \frac{1}{ar} dr = \frac{1}{a} \ln \frac{L^*+R}{R} \quad (7)$$

接着, 根据上述约束条件和扇形 MAGFET 的实际情况, 推演文献[5]中的 G 函数表达式, 得到扇形几何修正因子 G 为:

$$G(r) = \frac{1}{4} (1 + G_{\text{tot}})^2 \tanh \left[4 \arctanh \left(\sqrt{G_{\text{tot}}} \frac{r-R}{L^*} \right) \right] \times \tanh \left[4 \arctanh \left(\sqrt{G_{\text{tot}}} \left[1 - \frac{r-R}{L^*} \right] \right) \right] \quad (8)$$

2.3 相对灵敏度

扇形 MAGFET 由于磁场引起的差值电流都在两个漏极上反映, 器件上没有实际的霍尔电极接触点. 根据(4)式, 对整个沟道区域内的差值电流密度积分, 得到两个漏极上的差值电流:

$$I_{\text{DIFF}} = \mu B_z \int_R^{L^*+R} \left[1 - G(r) \right] j_n d r = \mu B_z \int_R^{L^*+R} \left[1 - G(r) \right] j_r \left[1 - G(r) \right] d r \quad (9)$$

把(9)式代入(1)式得到:

$$S = \frac{I_{\text{DIFF}}}{I_{\text{DS}} B_z} = m \mu \frac{1}{a^2} \int_R^{L^*+R} \left[1 - G(r) \right] d r \quad (10)$$

其中 m 是建模中的数学补偿因子, 由实验测试结果和模型计算比较得到. (10) 式的具体数值是通过 MATLAB 数值积分运算函数得到的.

3 器件研制与测试分析

本设计采用上华 $0.6 \mu\text{m}$ 两层金属两层多晶硅 n 阱 CMOS 标准工艺制造, 管芯样品如图 3 所示. 考虑到 n 沟 MOS 在载流子迁移率和降低噪声方面有优势^[6], 芯片中 MAGFET 都设计为 n 沟 MOSFET.

芯片中包含 12 个磁敏传感器, 其中 1 个为矩形器件, 另外 11 个为不同尺寸大小的扇形器件. 所设计的扇形器件尺寸在一定范围内取特殊值. 图 4~6 分别表示器件各几何尺寸变化对于 MAGFET 灵敏度的影响. 在图 4~6 中, 如果没有特别列出被测 MAGFET 的几何参数变化时, 相应其余尺寸大小

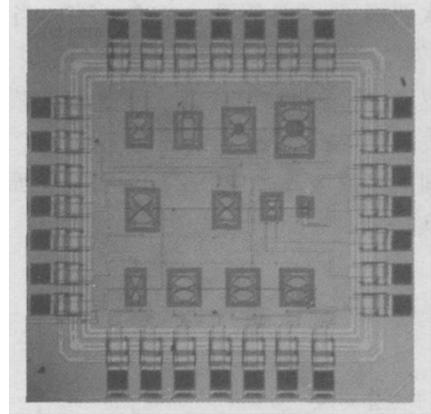


图 3 MAGFET 测试芯片照片

Fig. 3 Photograph of test-chip with MAGFET

均为 $L = 48 \mu\text{m}$, $R = 10 \mu\text{m}$, $\theta = 90^\circ$, $d = 3 \mu\text{m}$, $u = 1 \mu\text{m}$. 图中实线代表由本文模型通过对(10)式数值计算得出的模拟曲线, 实心方黑点代表实验测得的器件灵敏度. 两者比较得到补偿因子 $m = 0.91$. 从模拟曲线与实际测试结果比较, 模型基本反映器件实际情况. 由图 4~6 可见:

(1) 随着 L 的增加, S 的变化如图 4 所示. L 增加, 相应地增长了载流子的运动路径, 载流子偏转量也将增加, 因此两漏极之间差值电流增加, S 随之增大. 但是, 当 L 增加到一定程度后, L 的增加将使得漏极宽度增加, 漏极分裂处附近的电流密度下降(工作电流一定), 造成两漏之间差值电流的相对减少. 这与 L 增加载流子偏转量造成的 S 增大相抵消, 使 S 变化趋于平缓.

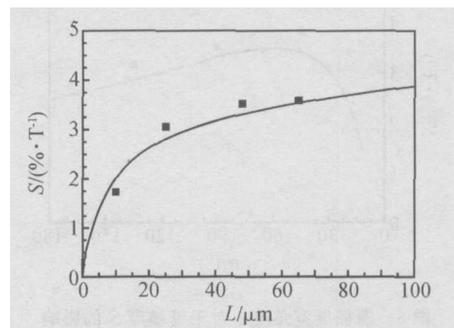


图 4 器件径向长度 L 对于灵敏度 S 的影响

Fig. 4 Calculation value (solid line) and measurement value (dark square) of S depending on L

(2) 随着 R 的增加, S 的变化如图 5 所示. R 的影响表现为一条下降的曲线. R 增加, 相应地增长了漏极宽度, 漏极分裂处附近的电流密度下降, 两漏极差值电流也相应减少, S 相应减小. 由于建模时忽略

了一些次要因子,并且假设 $d \ll (L + R)$. 当 R 取较小值时(例如图 5 中 $R = 5\mu\text{m}$),假设不能成立, d 不能够被忽略. 此时 d 的存在造成吸收偏转载流子的漏极宽度减小,漏极分裂处附近的电流密度下降,两漏极之间的差值电流减少, S 变小. 如图 5 所示, $R = 5\mu\text{m}$ 时实测结果小于模型数值.

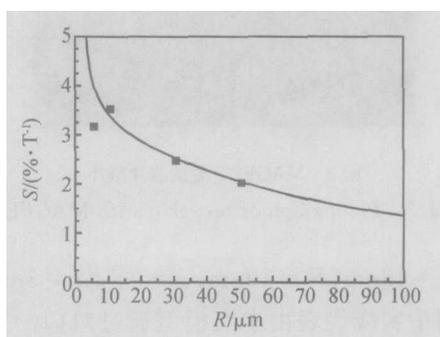


图 5 源极区域半径 R 对于灵敏度 S 的影响

Fig. 5 Calculation value (solid line) and measurement value (dark square) of S depending on R

(3) 随着 α 的增加, S 的变化如图 6 所示. 因为 α 的增加直接导致漏极分裂处附近电流密度的下降,因此差值电流相应减少, S 也减小. 由于流片工艺设计规则的限制, α 值不能取较小值,否则在芯片加工时容易造成器件静电击穿,无法实现磁敏传感功能. 因此,较小 α 值的器件没有被设计研制.

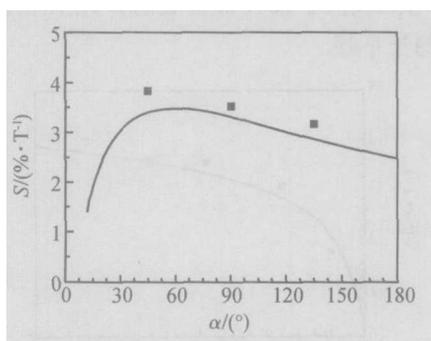


图 6 源极展宽角度 α 对于灵敏度 S 的影响

Fig. 6 Calculation value (solid line) and measurement value (dark square) of S depending on α

综上所述,器件几何尺寸的改变将直接改变器件内载流子偏转量和漏极分裂处附近的电流密度,但是增加载流子偏转量会降低漏极分裂处附近的电流密度,反之亦然,这对矛盾共同影响器件的灵敏度. 在器件测试中,最大相对灵敏度 S 为 $3.77\%/\text{T}$, 优于 Rubio 等人设计的矩形磁敏传感器. 具有最大

相对灵敏度器件的几何尺寸见表 1.

表 1 最大灵敏器件的几何参数

Table 1 Geometric parameters of MAGFET with maximize relative sensitivity

参数	L	R		d	u
数值	$48\mu\text{m}$	$10\mu\text{m}$	45°	$3\mu\text{m}$	$1\mu\text{m}$

4 结论

本文提出了一种区别于传统矩形 MAGFET 的扇形新结构 MAGFET,并建立了扇形 MAGFET 器件的相对灵敏度数学模型. 通过数学建模和样品器件的研究测试分析,建立了器件几何参数与相对灵敏度的变化关系模型,实测结果与理论分析吻合. 通过实验结果和理论分析,得出器件内载流子的偏转量和漏极分裂处附近电流密度是影响扇形 MAGFET 灵敏度主要因素的结论,并获得了最大相对灵敏度为 $3.77\%/\text{T}$ 的实验结果,高于 Rubio 等人设计的传统矩形 MAGFET. 研制的扇形 MAGFET 是基于 $0.6\mu\text{m}$ CMOS 集成电路工艺,无需其他特殊工艺. 这样能够使磁敏传感器与信号处理电路集成在同一块 IC 上,实现智能传感器集成电路. 优化后的扇形 MAGFET 器件已用于相关磁敏阵列传感集成电路的设计研究中.

参考文献

- [1] Lenz J E. A review of magnetic sensors. Proc IEEE,1990,78: 973
- [2] Rubio C,Bota S,Macias J G,et al. Monolithic integrated magnetic sensor in a digital CMOS technology using a switched current interface system. Proc IEEE,2000,1:69
- [3] Lau J,Ko P K,Chan P C H. Modeling of split-drain magnetic field-effect transistor (MAGFET). Sensors and Actuators, 1995,49:155
- [4] Roumenin C S. Handbook of sensors and actuators—solid state magnetic sensors. Amsterdam, the Netherlands: Elsevier,1994
- [5] Von Kluge J W A,Langheinrich W A. An analytical model of MAGFET sensitivity including secondary effects using a continuous description of the geometric correction factor G . IEEE Trans Electron Devices,1999,46:89
- [6] Killnat D,Kluge J V,Umbach F,et al. Measurements and modelling of sensitivity and noise of MOS magnetic field-effect transistors. Sensors and Actuators,1997,61(A):346

Sector Split-Drain MAGFET Structure and Model Based on Standard CMOS Technology *

Yao Yunruo and Zhu Dazhong

(*Institute of Microelectronics Technology & System Design, Zhejiang University, Hangzhou 310027, China*)

Abstract: Research of sector split-drain MAGFET based on 0.6 μm n-well standard CMOS process is carried out and its model is also researched. This model is focused on the effect of geometric parameters on sensor sensitivity. The development of the model is assisted by numerical integral simulations and verified by experimental results. The maximum sensor relative sensitivity of 3.77%/T is obtained. Improvements of sensitivity are attributed to sector structure.

Key words: MAGFET; CMOS; geometric fact; relative sensitivity; model

EEACC: 2560; 3120

Article ID: 0253-4177(2005)04-0751-05

* Project supported by National Natural Science Foundation of China(No.90307009)

Yao Yunruo male, was born in 1980, master candidate. His current research interests are mixed-signal IC design and integrated sensor.

Zhu Dazhong male, was born in 1945, professor. His research focuses on mixed-signal integrated circuit design, sensor integrated circuit design and microwave & MEMS integrated electronics.

Received 15 April 2004, revised manuscript received 2 November 2004

©2005 Chinese Institute of Electronics