

# GaAs PHEMT 器件的退化特性及可靠性表征方法\*

刘红侠<sup>1</sup> 郑雪峰<sup>1</sup> 郝 跃<sup>1</sup> 韩晓亮<sup>1</sup> 李培咸<sup>1</sup> 张 绯<sup>2</sup>

(1 西安电子科技大学微电子研究所, 西安 710071)

(2 中国电子科技集团公司第十三研究所, 石家庄 050002)

**摘要:** 测量了应力前后 GaAs PHEMT 器件电特性的退化, 指出了 GaAs PHEMT 阈值电压的退化由两个原因引起。栅极下 AlGaAs 层深能级的空穴积累可以解释阈值电压漂移中暂时性的、可恢复的那部分, 积累在栅金属与半导体之间界面层的空穴可以解释阈值电压漂移中永久性的漂移。空穴积累来源于场助作用下电子的退陷和沟道中碰撞电离产生的空穴向栅极流动时被俘获。对高场下碰撞电离率的实验曲线进行拟合, 得到碰撞电离率与器件沟道电场峰值的量化关系, 可以对 GaAs PHEMT 器件的电性能和可靠性进行评估。

**关键词:** 高电子迁移率晶体管; 阈值电压; 碰撞电离; 可靠性表征

**PACC:** 7360L; 7220J; 7300

中图分类号: TN 386. 3

文献标识码: A

文章编号: 0253-4177(2004)01-0077-05

## 1 引言

以化合物半导体 GaAs、InP、GaN 等为材料的半导体器件与电路具有高速、低功耗、宽工作温度和抗辐照等特点, 在通信、航天、计算机和军事上有重要应用。高电子迁移率场效应管(HEMT)被公认为微波、毫米波和电路领域内极具竞争力的三端器件<sup>[1~5]</sup>。近年来, GaAs 集成电路的研制与开发进展迅速, 其应用范围也不断向光纤通信、数字通信等领域扩展。高性能的微波晶体管是现代通信的基础。由于材料器件和工艺较为成熟, 基于 GaAs 衬底的 AlGaAs/GaAs 异质结晶体管已经应用于当今的移动通信系统。近年来, 我国也先后研制出四元系 AlGaInP 异质结晶体三极管和高功率密度自对准结构的 AlGaAs/GaAs 异质结晶体管。

随着器件尺寸由微米进入亚微米甚至深亚微米, 器件内部电场强度大大增加, 器件受到的电应力不断增强, 器件性能受电路参数和工艺参数影响的灵敏度不断提高, 尤其是电路在各种应力的作用下产生的性能退化将越来越严重<sup>[6~8]</sup>。这些应力产生的各种效应, 如热载流子、源漏击穿和栅电流退变等

也比长沟道器件中的严重。这些退变将大大影响电路的使用寿命和可靠性, 器件可靠性成为制约整个系统可靠性的重要因素。因而需进行 HEMT 器件性能退化研究, 并不断加强器件的可靠性优化设计, 使可靠性在器件设计过程中就尽可能达到最优, 平均无故障时间最长。

本文研究了应力前后 GaAs PHEMT 的电学特性参数漂移, 分析了阈值电压漂移的原因, 指出 GaAs PHEMT 阈值电压的退化由两部分组成。从实验中得出高场下碰撞电离的电离率与器件沟道电场峰值的关系曲线。对实验曲线进行拟合, 可以得到碰撞电离率与器件沟道电场峰值的量化关系。

## 2 器件结构

双  $\delta$  AlGaAs/InGaAs PHEMT 器件由于其高功率、高效率、优良的线形和能够在较大的电压范围内正常工作等特点, 被广泛应用于相控雷达、卫星通信、无线本地和个人通信系统等方面。特别是它在毫米波高端有良好的功率和效率的特性, 使其成为毫米波高端应用的主流器件。本文考虑了 PHEMT 结构的材料生长的难点, 进行了结构设计优化和工艺

\* 国家自然科学基金(批准号: 60206006) 和国防预研基金(批准号: 00J8. 4. 3DZ01) 资助项目

2003-01-19 收到, 2003-07-09 定稿

©2004 中国电子学会

优化,采用MBE方法制备的双 $\delta$ AlGaAs/InGaAs PHEMT结构材料,达到了国内领先水平,在此基础上制备出了特性优良的器件。

实验研究所用的器件是在中国电子科技集团第十三所生长的双 $\delta$ 掺杂PHEMT器件。栅长( $L_g$ )为 $0.40\mu\text{m}$ ,栅宽( $W_g$ )为 $260\mu\text{m}$ ,源漏间距为 $3.0\mu\text{m}$ 。从底到顶的层结构分别是GaAs衬底,AlGaAs/GaAs超晶格缓冲层, $\delta$ 掺杂( $1\times10^{12}\text{cm}^{-2}$ )层,GaAs隔离层,In<sub>0.22</sub>Ga<sub>0.78</sub>As沟道层,Al<sub>0.22</sub>Ga<sub>0.78</sub>As隔离层, $\delta$ 掺杂( $4\times10^{12}\text{cm}^{-2}$ )层,Al<sub>0.22</sub>Ga<sub>0.78</sub>As势垒层,GaAs帽层。采用传统的T形栅结构,栅势垒金属为Ti/Pt/Au。器件所采用的钝化层是SiN。具体结构如图1所示。在漏电压 $V_{ds}=1\text{V}$ ,源电压 $V_s=0\text{V}$ 下,当 $I_d=1\mu\text{A}$ 时的栅电压定义为阈值电压 $V_T$ 。

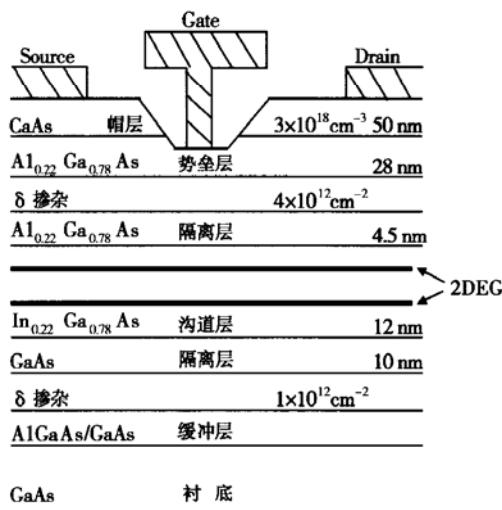


图1 双 $\delta$ 掺杂T形栅PHEMT结构图

Fig. 1 Structure of PHEMT with double  $\delta$ -doped and T-shaped gate

### 3 器件退化特性

采用HP4156B测试仪,为测量专门制作了测试盒。因为HEMT器件的增益很高,测试过程中很容易出现自激振荡, $I-V$ 特性也很容易出现负阻效应。有鉴于此,测试的时候须在栅极和漏极分别串联电感,在漏源之间串接电容,以避免负阻效应,使测试的效果更好。事实证明,这种测试盒在测试的过程中是很有效的。在实验过程中,需要注意的是,一定要保证测试仪器和器件良好接地。

图2为该PHEMT器件在应力前(实线)和应

力后(虚线)输出特性曲线的变化。其中所加应力为 $V_{ds}=5\text{V}$ , $V_{gs}=-0.5\text{V}$ ,应力所持续的时间为4h。从图2中可以看出,施加应力后,器件的漏电流会出现一个增加,而跨导随着栅源电压的关系曲线形状没有变化,只是沿着栅源电压的方向平移。因此,这个增加是由于器件的阈值电压 $V_T$ 减小所致。通过实验测试可知阈值电压减少了 $45\text{mV}$ ,即阈值电压漂移 $\Delta V_T=-45\text{mV}$ 。

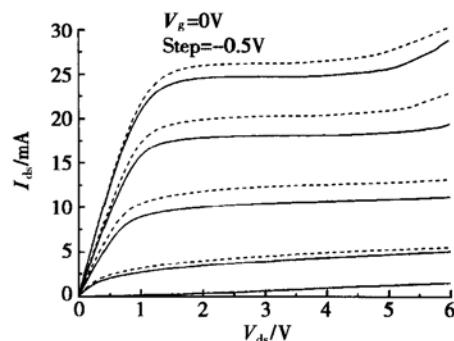


图2 不同栅压下的器件输出特性曲线的变化

Fig. 2 Output characteristics of one of devices under different gate voltage

阈值电压漂移被认为是在栅下半导体区域形成一层内建的正电荷而产生的,也就是由于沟道里碰撞离化产生的空穴在流向栅极的时候,其中一部分与陷阱电子复合而导致的。这个解释与高温环境下测试的结果是一致的<sup>[9]</sup>。高温下,AlGaAs层里未知深能级中心的电子会被激发而退陷,从而导致阈值电压的变化。

虽然以上提出的机理与实验结果是一致的,但是AlGaAs层里正电荷退陷并不是解释阈值电压变化的唯一的退化机理。因为这种机理只能产生一个暂时的阈值电压的变化,一旦应力结束,AlGaAs层深能级里的电荷分布将在几个小时或者几天内重新回到平衡态,从而阈值电压又会恢复。

然而,实际上阈值电压漂移里这种可以恢复的部分是很小的,它的范围大概在 $5\sim10\text{mV}$ 之间。我们观察到,在经过36h的高温( $T=180^\circ\text{C}$ )后,器件的阈值电压有一个微弱的减小( $<10\text{mV}$ )。这一观察结果支持了栅极下的深能级对器件的退化有一定贡献的假设。在这种情况下,热激发的电子退陷导致了阈值电压的变化<sup>[9,10]</sup>。进一步研究发现在AlGaAs势垒层下,如果 $\delta$ 层高掺杂,可以减小高浓度深能级DX中心,阈值电压变化中可恢复的部分也就比较

大。这一事实支持了 AlGaAs 层深能级对阈值电压漂移中的可恢复的那一部分的影响。至于阈值电压漂移里不可恢复的即永久变化的那一部分,发生在栅金属与 AlGaAs 层界面或者肖特基接触的超薄氧化界面的陷阱陷落是其主要机理,这一点类似于 Si MOSFET 在热电子应力下的情况。

从以上情况看,导致阈值电压漂移的正电荷积累(包括临时的和永久性的)来源于沟道里由于碰撞离化而产生流向栅极的空穴被俘获和来源于场作用下陷阱里电子的退陷,这两者同时起作用。

图 3 给出了阈值电压的变化与栅漏偏置电压应力的关系。在图 3 中,每一个点对应于一个器件。所加的应力持续时间是 4h。实心圆、空心圆、实心三角形分别代表的是栅源电压为 -0.3, 0 和 0.3V。从图 3 可以看出,阈值电压的变化与所加的栅漏偏置电压应力呈线性关系,这表明退化机理与沟道电场有关,而沟道电场直接与栅电流有关。因此,可以用沟道电场与栅电流表征器件退化。

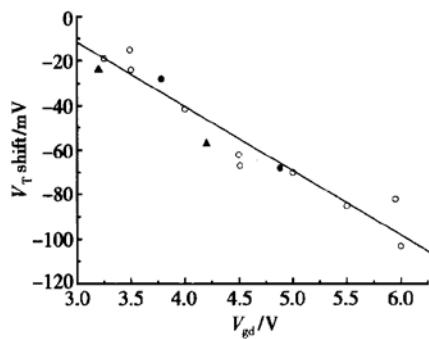


图 3 阈值电压漂移与栅漏偏置电压的关系

Fig. 3 Threshold voltage shift as a function of the gate-drain bias used during the stress

## 4 可靠性表征

栅漏区域的击穿是限制 GaAs HEMT 器件功率的关键因素。本节对这种击穿现象做了研究,采用的方法是通过热电子应力来表征其由于碰撞产生的电子-空穴对,该方法是基于在高漏偏置电压下对栅电流的测量。通过假设大部分产生的空穴能够被栅收集,来表征碰撞电离率与沟道内最大电场的关系。

由于偏置在高漏电压下碰撞电离产生的空穴流向栅极,栅极的电流会出现一个突然的增加。这个栅电流会影响最大栅漏偏置电压。对于已经观察到的器件,由于碰撞电离产生的栅电流的突变会显著降

低栅漏击穿电压,从而影响器件的功率。在不同的栅电压下分别测量器件的  $I_{ds}-V_{ds}$ ,  $I_{gs}-V_{ds}$  曲线,结果如图 4 所示。

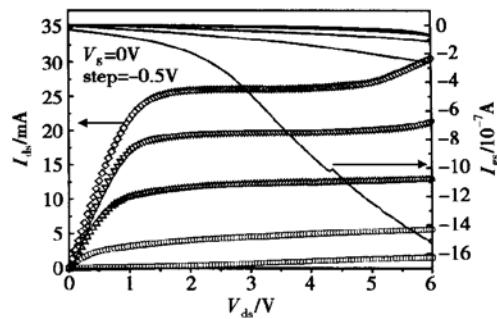


图 4 器件在不同源漏电压下的输出特性和栅电流

Fig. 4 Output characteristics and gate current of one of devices under different source-drain voltage

从图 4 可以看出,当器件在  $V_{ds} > 2.5V$  时,栅电流有一个显著的增加。当测试器件偏置在高  $V_{ds}$  时,由于栅漏区域的高电场,会出现显著的热电子现象,也就是说在高电场的作用下电子被加速能够达到足够高的能量碰撞进而产生电子-空穴对。假设碰撞电离产生的大部分空穴在栅极被收集,通过测量  $I_{gs}$ ,能够估计碰撞电离率。如果把源端悬置,进行如图 4 一样的测试,在整个  $V_{ds}$  范围内可以发现栅电流的增加始终是缓慢的,并不会出现一个突然的增加,进一步说明  $I_{gs}$  的显著增加不是由栅漏反向电流引起的,而是由碰撞电离产生的空穴引起的。

为了得到碰撞离化系数,需要知道电场的值。采用 Hu 提出的简单模型<sup>[11]</sup>,即

$$E_{\max} = \frac{V_{ds} - V_{dsat}}{L_c} \quad (1)$$

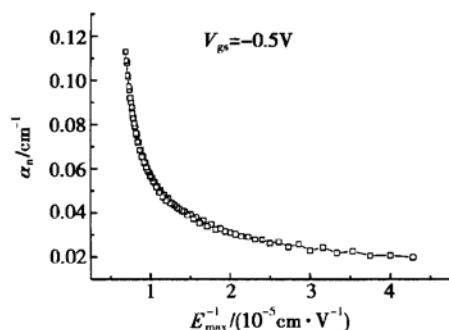
其中  $V_{dsat}$  是栅漏饱和电压;  $E_{\max}$  是器件沟道区的最大电场;  $L_c$  是高场区的特征长度,它依赖于器件偏置电压和器件的沟道长度。 $L_c$  可以通过求解电子速度饱和区的二维泊松方程得到<sup>[12]</sup>。

$$\frac{I_{gs}}{I_{ds}} = \alpha_n(E_{\max}) L_c \quad (2)$$

从公式(2)可以得到电离率  $\alpha_n(E_{\max})$ ,做出  $\alpha_n(E_{\max})$  与  $1/E_{\max}$  之间的关系图,如图 5 所示。

碰撞电离与沟道最大电场密切相关,对图 5 高场下碰撞电离率的曲线进行拟合,可以得到碰撞电离率与沟道最大电场之间的关系:

$$\alpha_n = 5.6 \times 10^{-2} \times \exp(-3 \times 10^5 / E_{\max}) \quad (3)$$

图 5  $V_{gs} = -0.5V$  时的  $\alpha_0 I / E_{\max}$  曲线Fig. 5  $1/E_{\max}$  dependence of  $\alpha_0$  at  $V_{gs} = -0.5V$ 

## 5 结论

通过上述实验, 可以得出这样的结论: GaAs PHEMT 阈值电压的退化由两部分组成, 其中阈值电压改变的一小部分是暂时性的、可恢复的, 大部分都是永久性的、不可恢复的。由于热电子应力而导致的栅极下 AlGaAs 层深能级的空穴积累可以解释  $\Delta V_T$  中可恢复的那部分, 积累在栅金属与半导体之间界面层的空穴可以解释  $\Delta V_T$  中永久性的漂移。从实验中得出高场下碰撞电离的电离率与器件沟道电场峰值的关系曲线。对碰撞电离率的实验曲线进行拟合, 可以得到碰撞电离率与器件沟道电场峰值的量化关系。

## 参考文献

- [ 1 ] Bollaert S, Cordier Y, Happy H, et al. Metamorphic  $\text{In}_{x-\text{Al}_{1-x}\text{As}}/\text{In}_x\text{Ga}_{1-x}\text{As}$  HEMTs on GaAs substrate: the influence of In composition. IEDM, 1998: 235
- [ 2 ] Wang B Y, Qian J Y, Cheng L J, et al. Deep submicron PHEMTs characterization with spectrally resolved carrier recombination imaging. IEDM, 1998: 239
- [ 3 ] Binari S C, Ikossi K, Roussos J A, et al. Trapping effects and microwave power performance in AlGaN/GaN HEMTs. IEEE Trans Electron Devices, 2001, 48(3): 465
- [ 4 ] Bradley S T, Young A P, Brillson L J, et al. Influence of AlGaN deep level defects on AlGaN/GaN 2-DEG carrier confinement. IEEE Trans Electron Devices, 2001, 48(3): 412
- [ 5 ] Yan Beiping, Zhang Heming, Dai Xianying. Self-aligned structure AlGaAs/GaAs HBT with high power density. Chinese Journal of Semiconductors, 2001, 22(2): 247(in Chinese) [严北平, 张鹤鸣, 戴显英. 高功率密度自对准结构 AlGaAs/GaAs 异质结双极晶体管. 半导体学报, 2001, 22(2): 247]
- [ 6 ] Smorchkova I P, Elsass C R, Ibbetson J P, et al. Polarization-induced charge and electron mobility in AlGaN/GaN heterostructures grown by plasma-assisted molecular-beam epitaxy. J Appl Phys, 1999, 86(8): 4520
- [ 7 ] Somerville M H, Ernst A, Alamo J A. A new dynamic model for the kink effect in InAlAs/InGaAs HEMTs. IEDM, 1998: 243
- [ 8 ] Gaddi R, Menozzi R, Dieci D, et al. Bulk and surface effects of hydrogen treatment on Al/Ti-gate AlGaAs/GaAs power HFET's. Proc IRPS, 1999: 110
- [ 9 ] Canali C, Cova P, Bortol E D, et al. Enhancement and degradation of drain in pseudomorphic AlGaAs/InGaAs HEMT's induced by hot-electrons. Proc IRPS, 1995: 205
- [ 10 ] Meneghesso G, Canali C, Cova P, et al. Trapped charge modulation: a new cause of instability in AlGaAs/InGaAs pseudomorphic HEMT's. IEEE Electron Device Lett, 1996, 17(5): 232
- [ 11 ] Hu C. Hot-electron induced MOSFET degradation-model, monitor and improvement. IEEE Trans Electron Devices, 1985, 32(3): 375
- [ 12 ] Moon B J, Byum Y H, Lee K, et al. New continues heterostructure field-effect transistor model and unified parameter extraction technique. IEEE Trans Electron Devices, 1990, 37(4): 908

## Device Degradation and Reliability Characterization in GaAs PHEMT's\*

Liu Hongxia<sup>1</sup>, Zheng Xuefeng<sup>1</sup>, Hao Yue<sup>1</sup>, Han Xiaoliang<sup>1</sup>, Li Peixian<sup>1</sup> and Zhang Mian<sup>2</sup>

(1 Microelectronics Institute, Xidian University, Xi'an 710071, China)

(2 The 13th Research Institute, China Electronic Technology Group Corporation, Shijiazhuang 050002, China)

**Abstract:** The electric characteristics in GaAs PHEMT's are measured before and after stress. The shift of threshold voltage in GaAs PHEMT's is caused by two reasons. The temporary shift of threshold voltage is due to the accumulated holes on deep level in AlGaAs. The permanent shift of threshold voltage is caused by the accumulated holes at the interface between gate and semiconductor. The holes originate from field-aided tunneling of electrons out of the traps and capture of some of the holes that are generated by impact ionization in the channel and flow toward the gate. The accumulated holes result from detrapped electrons under high electric field and trapped holes by impact ionization. An analytical expression of impact ionization rate versus maximum channel electric field is educed by fitting the impact ionization rate. The electric characteristic and reliability in GaAs PHEMT's can be evaluated using the analytical expression.

**Key words:** HEMT; threshold voltage; impact ionization; reliability characterization

**PACC:** 7360L: 7220J: 7300

**Article ID:** 0253-4177(2004)01-0077-05

\* Project supported by National Natural Science Foundation of China (No:60206006) and National Defence Pre-Research Foundation of China (No:00J8.4.3DZ01)