

CMOS 器件的等时、等温退火效应

何宝平 龚建成 王桂珍 罗尹虹 姜景和

(西北核技术研究所, 西安 710024)

摘要: 研究了辐射后 CMOS 器件的等温、等时退火特性, 给出了 nMOSFET 和 pMOSFET 器件不同条件下的对比结果。研究表明: 100℃等温退火是最有效的, 等时退火所需的全过程时间最短, 通过 25℃与 100℃等温退火结果的比较, 可以确定此种器件的加速因子。相对于 0V 和浮空偏置条件, 在 +5V 栅偏压退火情况下, 阈值电压恢复速度快, 恢复程度大。

关键词: 等温退火; 等时退火; 剂量率

PACC: 6180E; 6170A

中图分类号: TN 386.1

文献标识码: A

文章编号: 0253-4177(2004)03-0302-05

1 引言

评估 CMOS 器件的抗剂量水平, 通常是通过标准的实验程序^[1,2]进行的。如果考虑器件辐射后的效应, 有些实验程序可能会高估或低估器件的辐射损伤能力^[3,4]。器件辐射后的行为, 一方面依赖内部参数(工艺过程等), 另一方面又依赖外部参数(偏压、温度、特定辐射环境的剂量率等)。当人们研究 CMOS 器件辐射后效应时, 一般会考虑到目前的美军标 MIL-STD 883 方法 1019.4^[1] 和欧控局 ESA 22900^[2] 测试方法, 这两种方法都包含 168h 100℃以探测可能的“反弹”效应的长时间等温退火。近年来, 人们研究探索利用等时退火来代替 168h 100℃长时间等温退火, 取得了一定得成绩^[5]。本文主要研究辐照后 CMOS 器件不同偏置条件下的等温、等时退火效应, 以及偏压条件、温度对器件退火行为的影响。

2 实验

2.1 样品

实验中所用的样品为骊山微电子公司生产的加

固型 CC4007-双互补对 CMOS 倒相器。硅衬底材料为 n(100) 晶向, 电阻率为 1~2Ω·cm。制备工艺采用 3μm 硅栅工艺, 栅氧化制备工艺为干氧氧化, 氧化温度为 1000℃, 栅氧化层厚度为 $t_{ox}=70\text{nm}$ 。

2.2 辐照与测量

辐照在西北核技术研究所的⁶⁰Coγ 射线源上进行, 辐照温度为室温, 辐照剂量率为 44rad(Si)/s, 辐照总剂量为 $1 \times 10^5 \text{ rad(Si)}$, 辐射期间, $V_{GS} = V_{DD} = +5\text{V}$, $V_{SS} = 0\text{V}$, 此时 nMOS 管导通, pMOS 管截止, 处于最劣偏置状态。辐射后一部分器件进行 100℃等温退火, 一部分器件进行 25℃等温退火, 还有一部分器件进行 25~275℃的等时退火, 三种退火同时进行。

2.3 等时退火

等时退火温度是一阶梯函数, 步长为 25℃, 范围为 25~275℃, 每次退火时间为 10min, 在每一步长温度点取出器件进行测量, 考察其温度依赖效应。等时退火偏置同等温退火。进行参数测量时, 将器件从退火炉中取出, 并使其迅速冷却至室温, 以减少此时的逃脱过程。

2.4 等温退火

等温退火的温度设置为 100℃恒定不变, 在不

何宝平 男, 1969 年出生, 助理研究员, 主要从事电子元器件辐射效应的研究工作。

2003-03-18 收到, 2003-06-27 定稿

©2004 中国电子学会

相同的时间点取出器件进行测量, 考察其时间依赖效应。25℃等温退火的条件与100℃的几乎相同, 只是温度恒定在25℃。

2.5 等温、等时退火偏置

(1) $V_t = 5V$, $V_{dd} = 5V$, $V_{ss} = 0V$; (2) $V_t = 0V$, $V_{dd} = 5V$, $V_{ss} = 0V$; (3) 浮空。

由于本实验主要关心的是辐射后的退火效应, 因此, 辐射中间未采点测量, 辐照前后及退火过程中的 $I-V$ 曲线测量和参数提取是通过“半导体参数自动化测量系统”完成的。

3 实验结果

图1是经过总剂量 $1 \times 10^5 \text{ rad(Si)}$ 辐照的器件, 在100℃下经过175h的退火, 其阈值电压的变化情况。图中三条曲线中, 中间的一条是阈值电压在辐照后100℃退火过程中的变化曲线; 下面的一条是氧化物陷阱电荷引起的阈值电压分量 ΔV_{ot} 的变化曲线; 上面的一条是界面态分量 ΔV_{it} 的变化曲线。从图中可以明显地看出, (1) 界面态随退火时间的增加而增加; (2) 氧化物陷阱电荷随退火时间的增加而减小, 导致向正方向发生回漂, 这说明升高温度加速了氧化物陷阱电荷的退火, 但是整个退火过程仅仅退掉50%; (3) 高温下氧化物陷阱电荷退火与界面态的快速产生同时发生, 它们综合作用的结果, 使阈值电压迅速回漂, 50h后已超过辐照前值, 出现“反弹”现象。阈值电压反弹后, 回漂速度变缓, 因为此时界面态接近饱和, 氧化物陷阱电荷大部分已退火。

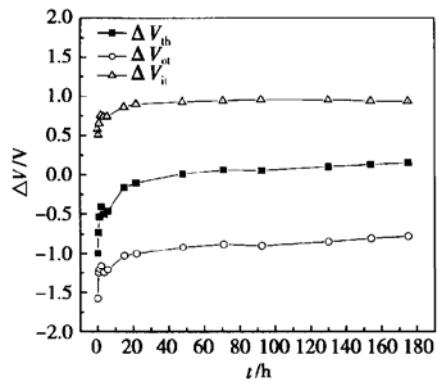


图1 100℃温度下, nMOSFET 器件 ΔV 随退火时间的变化

Fig. 1 ΔV variation as a function of anneal time for nMOSFET at 100°C of an isothermal anneal

图2列出了25~250℃等时退火过程中阈值电压及其分量的变化过程。进行等时退火的器件经过了 $1 \times 10^5 \text{ rad(Si)}$ 的总剂量辐照。在等时退火过程中, 界面态随着温度的升高而增加, 氧化物陷阱电荷随着温度的升高而减少, 两者的综合作用使阈值电压迅速回漂。阈值电压虽然大幅度回漂, 但并未达到辐照前的值。退火过程中, 界面态对阈值电压回漂的贡献大于氧化物陷阱电荷的贡献。

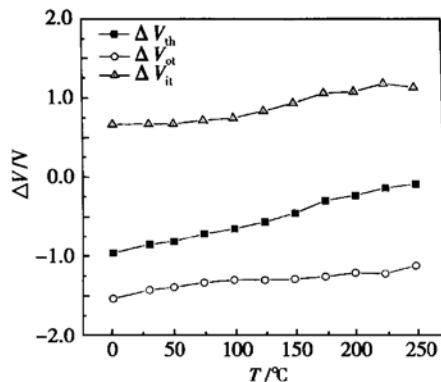


图2 nMOSFET 器件 ΔV 随退火温度的变化

Fig. 2 ΔV variation as a function of anneal temperature for nMOSFET at 25~250°C of isochronal anneal

图3、4中采用了一个归一化的分量“朱退火部分”来测量等温退火过程。其中“朱退火部分”定义为

$$N = \frac{V_{th} - V_{th}(\text{辐照前})}{V_{th}(\text{辐照后}) - V_{th}(\text{辐照前})}$$
。图中第一个参考点即为刚刚辐照后的阈值电压比值($=1$)。图3(a), (b)分别列出了nMOSFET和pMOSFET器件在不同退火偏置情况下100℃等温退火过程。图4(a), (b)分别列出了nMOSFET和pMOSFET器件在不同退火偏置情况下25~250℃等时退火过程。

从图3和图4中可以看出, 无论是100℃的等温退火还是25~250℃的等时退火过程, +5V栅偏压退火速度最快, 0V栅偏压退火速度最慢, 浮空状态次之, 其次, 对于+5V栅偏压和0V栅偏压退火, nMOSFET器件退火速度大于pMOSFET器件, 而对于浮空偏压退火, 两者退火速度差不多。对nMOSFET器件而言, 0V栅偏压和浮空状态退火速度差不多, 而对pMOSFET器件而言, 5V栅偏压和浮空状态退火速度差不多。

图5(a), (b)分别列出了nMOSFET和pMOSFET器件25℃和100℃等温退火的结果比较。从图中可以明显看出, 100℃等温退火的速度远远大于

25℃等温退火的速度. 对 nMOSFET 器件而言, 经过 100℃等温退火的器件在 22h 已退火 90%, 40h 左右恢复到辐照前值, 随后出现回弹. 经过 25℃等温退火的器件, 在 168h 后, 只退火了 67%. 定义阈

值电压回漂相同值时所需时间的比值 t_1/t_2 为加速因子 τ , 若取阈值电压退火 60% 时的时间 $t_1=80h$, $t_2=5.5h$, 则加速因子 $\tau \approx 14.5$.

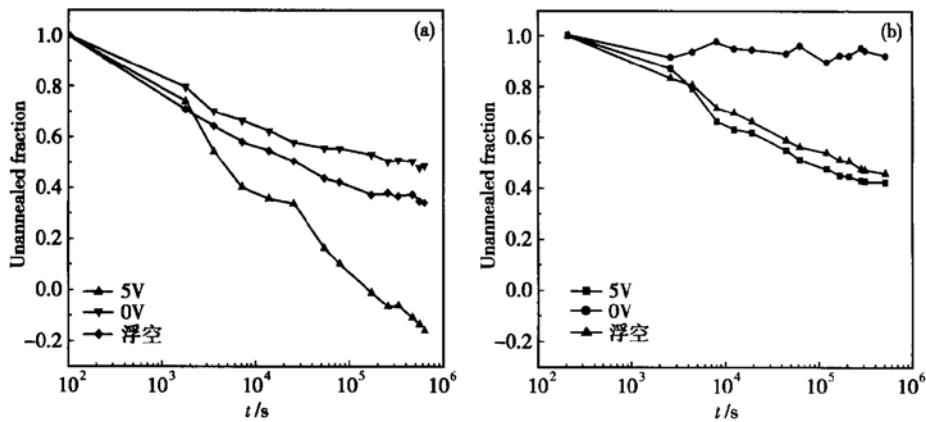


图 3 CC4007 器件 100℃等温退火 (a) nMOSFET; (b) pMOSFET

Fig. 3 CC4007 device under 100°C of an isothermal anneal (a) nMOSFET; (b) pMOSFET

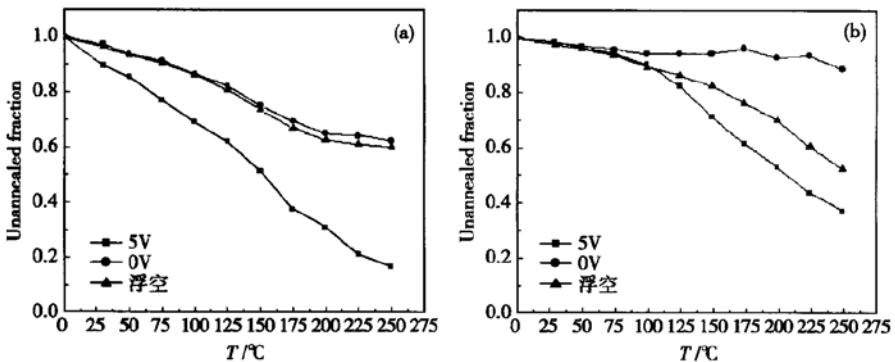


图 4 CC4007 器件 25~250℃等时退火 (a) nMOSFET; (b) pMOSFET

Fig. 4 CC4007 device under 25~250°C of isochronal anneal (a) nMOSFET; (b) pMOSFET

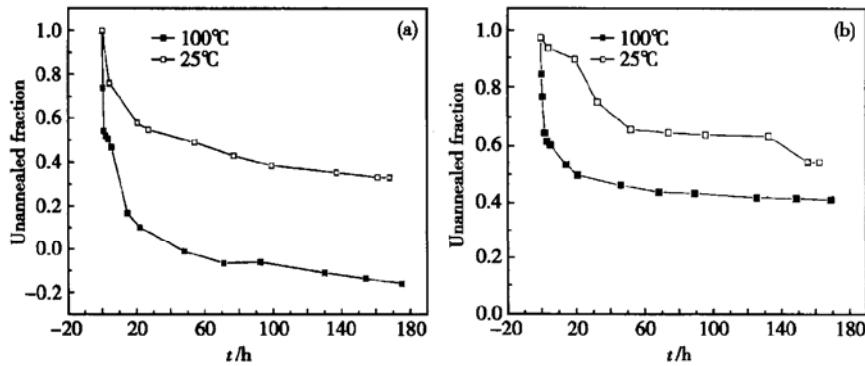


图 5 CC4007 器件 100℃和 25℃等温退火 (a) nMOSFET; (b) pMOSFET

Fig. 5 CC4007 device under 100°C and 25°C of an isothermal anneal (a) nMOSFET; (b) pMOSFET

4 分析与讨论

纵观上述三种退火方法,可以看出,100℃等温退火是最有效的。通过对美军标 MIL-STD-883D, TM 1019.4 的验证,可以得出结论,这批器件能够应用于空间环境。虽然 25℃等温退火速度缓慢,但研究器件在 25℃的退火效应也有一定的意义:通过与 100℃等温退火结果的比较,可以确定此种器件的加速因子,进而确定激活能;由于 TM 1019.4 对 MOS 器件的空间效应的估计过于保守,在新制定的 TM TM 1019.5 中,50% 附加剂量辐照前增加了 168h 25℃的退火。

在 100℃等温退火过程中,界面态的生成和氧化物陷阱电荷的退火及阈值电压的回漂,大部分在退火前 20h 内完成。而在等时退火过程中,阈值电压的回漂是个近似线性过程;界面态的生成在低温时较慢,100℃以后生成速度加快,这符合以往报道的结果;氧化物陷阱电荷的退火则在退火初期就已开始。从 100℃等温退火的数据看出,无论是阈值电压还是两个分量,在退火后期基本饱和,变化很缓慢;而在等时退火过程中,250℃后阈值电压的回漂并未饱和,而是继续增长,但受实验条件的限制,我们只能做到此温度。

无论是等温退火还是等时退火,它们的热激发原理是一样的:氧化层中的陷阱空穴被激发到氧化层价带,陷阱电荷一旦进入价带,便可能随机跳跃进入界面和硅衬底。氧化层中的陷阱空穴被激发的概率与温度及陷阱能级位置有关。由于辐照加等时退火在一天内即可完成,因此,等时退火不仅效果可与等温退火相媲美,而且具有实验时间大大缩短的优势。通过进一步的理论计算,可以找出等时退火代替等温退火来预估空间低剂量率行为的方法,这一点具有十分重要的现实意义。

对几种退火方法,我们都进行了不同栅偏压的退火实验,结果是一致的: + 5V 栅偏压退火情况下,阈值电压恢复速度快、恢复程度大。这是由于电场使得衬底中的电子穿过隧道进入 SiO₂ 层,中和了那里的氧化物陷阱电荷。

5 结论

通过对 CC4007 CMOS 器件的 25℃、100℃等温和 25~250℃等时退火特性的研究,可以得出如下结论:

- (1) + 5V 栅偏压退火速度最快, 0V 栅偏压退火速度最慢, 浮空状态次之。
- (2) 对于 + 5V 栅偏压和 0V 栅偏压退火,nMOSFET 器件退火速度大于 pMOSFET 器件。
- (3) 100℃等温退火的速度远大于 25℃等温退火的速度, 可以确定此种器件的加速因子。

参考文献

- [1] Military Standard, Test Methods and Procedures for Microelectronics, MIL-STD-883D, Method 1019.4. Ionizing Radiation (Total Dose) Test Procedure. Defense Electronics Supply Center(DESC), 1992
- [2] Total Dose Stead-State Irradiation Test Method, ESA/SCC Basic Specification No. 22900, Issue 3, 1993
- [3] Schwank J R, Fleetwood D M, Shaneyfelt M R, et al. Latent thermally activated interface-trap generation in MOS device. IEEE Electron Device Lett, 1992, 13: 203
- [4] Schwank J R, Fleetwood D M, Shaneyfelt M R, et al. Latent interface-trap build-up and its implication for hardness assurance. IEEE Trans Nucl Sci, 1992, 39: 1953
- [5] Saigne F, Dusseau L, Fesquet J. Experimental validation of an accelerated method of oxide-trap-level characterization for predicting long term thermal effects in metal oxide semiconductor devices. IEEE Trans Nucl Sci, 1997, 44: 2001

Isothermal and Isochronal Annealing Characteristics in Irradiated MOS Devices

He Baoping, Gong Jiancheng, Wang Guizhen, Luo Yinhong and Jiang Jinghe

(Northwest Institute of Nuclear Technology, Xi'an 710024, China)

Abstract: The annealing characteristics of isothermal and isochronal for post-irradiation MOS transistor are studied. The comparative results about nMOSFET and pMOSFET devices are shown. According to the results, 100°C isothermal annealing is the most effective, and the time of isochronal annealing is the shortest. The acceleration factor could be determined via the comparison of 25°C with 100°C isothermal annealing. Under different bias condition, the recover of the threshold under + 5V is the fastest and biggest compared to that under 0V and float bias.

Key words: isothermal annealing; isochronal annealing; dose rate

PACC: 6180E; 6170A

Article ID: 0253-4177(2004)03-0302-05

He Baoping male, was born in 1969, assistant professor. He is engaged in the research on radiation effects of electronic devices.

Received 18 March 2003, revised manuscript received 27 June 2003

© 2004 The Chinese Institute of Electronics