

# 不同工艺超薄栅氧化层的抗击穿特性

韩德栋 张国强 任迪远 陆 妍 严荣良

(中国科学院新疆物理研究所, 乌鲁木齐 830011)

**摘要:** 对注 F、注 N 以及先注 N 后注 F 超薄栅氧化层的击穿特性进行了实验研究, 实验结果表明, 在栅介质中引入适量的 F 或 N 都可以明显地提高栅介质的抗击穿能力。分析研究表明, 栅氧化层的击穿主要是由于正电荷的积累造成的, F 或 N 的引入可以补偿 Si/SiO<sub>2</sub> 界面和 SiO<sub>2</sub> 中的 O<sub>3</sub>≡Si<sup>+</sup> 和 Si<sub>3</sub>≡Si<sup>+</sup> 等由工艺引入的氧化物陷阱和界面陷阱, 从而减少了初始固定正电荷和 Si/SiO<sub>2</sub> 界面态, 提高了栅氧化层的质量。通过比较发现, 注 N 栅氧化层的抗击穿能力比注 F 栅氧化层强。

**关键词:** 不同工艺; 超薄栅氧化层; 抗击穿特性

PACC: 7340Q EEACC: 2560R; 2550E

中图分类号: TN 386 文献标识码: A 文章编号: 0253-4177(2002)01-0074-04

义的。

## 1 引言

随着微电子产业、超大规模集成电路的飞速发展, MOS 器件的尺寸在不断地减小。在器件尺寸等比缩小的同时, 工作电压却没有相应地等比缩小, 这就使得薄栅氧化层中的电场强度增大, 器件的击穿电压降低, 直接影响了器件电路的可靠性。因此, 薄栅氧化层的击穿问题已经成为阻碍集成电路进一步发展的主要因素之一。如何改善栅氧化层的质量, 提高器件电路的可靠性, 已经成为当今微电子领域非常热门的课题之一。

近几年来, 有关薄栅氧化层击穿特性以及含 F、N 等栅介质 MOS 器件的研究国内外已有很多报道<sup>[1~6]</sup>, 但有关注 F、注 N、先注 N 后注 F 超薄栅氧化层的击穿特性的研究却很少报道。本文通过大量实验研究了注 F、注 N、先注 N 后注 F 超薄栅氧化层的击穿特性以及它们之间的关系。结果表明, 在栅介质中引入适量的 F 或 N 都可以改善栅介质的质量, 提高器件的抗击穿能力。通过比较发现, 注 N 薄栅介质的抗击穿能力比注 F 薄栅介质强。这对进一步寻找提高器件栅氧化层质量的方法是非常有意

## 2 实验样品及测试

本实验所采用的样品为 Al 栅 N 型 MOS 电容, 制作在 1.7~2.3Ω·cm, n 型(100)Si 衬底上。经 900℃干氧栅氧化, 氧化后在 900℃ N<sub>2</sub> 气氛中进行退火, 电容面积分别为 1.824 × 10<sup>-4</sup>、8.302 × 10<sup>-4</sup>、5.06 × 10<sup>-3</sup> cm<sup>2</sup>。栅介质中 F 的引入是通过栅干氧过程中同时加 NF<sub>3</sub> 氧化而实现的, 栅氧化后在 900℃ N<sub>2</sub> 气氛中退火 20min, 最终栅氧化层厚度为 10nm。栅介质中 N 的引入是通过先进行 900℃干氧氧化再把 SiO<sub>2</sub> 栅介质放入 1000℃的 N<sub>2</sub>O 中退火而获得的, 栅氧化层厚度为 10nm。先注 N 后注 F 栅介质是通过先进行 900℃干氧氧化再把栅介质放入 1000℃的 N<sub>2</sub>O 中退火 20min, 然后放入 1000℃的 NF<sub>3</sub> 中退火 5min 而获得的, 栅氧化层厚度为 10nm。

薄栅氧化层的击穿特性研究, 是通过由 HP4140B、PC 机、探针台等组成的自动测试系统来完成的。通过在栅极与衬底间加正电压 V<sub>g</sub> 扫描(扫描间隔为 0.1V), 采集所对应的衬底电流 I<sub>g</sub>。为保护仪器, 电流限设为 10<sup>-4</sup>A, 定义当电流达到此限时所

韩德栋 男, 1970 年出生, 研究生, 从事 MOS 结构的热载流子效应的研究。

张国强 男, 1963 年出生, 研究员, 从事 MOS 新介质、辐射效应和机理的研究。

2001-04-15 收到, 2001-06-27 定稿

©2002 中国电子学会

对应的  $V_g$  即为击穿电压(理论上是, 当  $I_g-V_g$  曲线出现垂直于  $V_g$  方向的变化时所对应的  $V_g$  即是击穿电压).

### 3 实验结果及讨论

图 1(a)、(b)、(c)、(d) 分别是同一工艺条件下制作的三种不同栅面积的对照样品、注 F 样品、先注 N 后注 F 样品、注 N 样品的  $I_g-V_g$  特性曲线. 由图可见, 无论是对照样品还是注 F 或注 N 的样品, 其  $I_g-V_g$  特性曲线都表现出三个区域: (1) 低场区( $0 \sim 6V$ ), 在此区域内, 电流  $I_g$  随电压  $V_g$  增加变化很

小. 这是因为衬底中的电子能量较低, 通过隧道贯穿进入栅氧化层中的电子较少, 从而使电子(非热电子)不能产生碰撞电离, 于是  $I_g$  变化很微弱; (2) Fowler-Nordheim 注入区( $6 \sim 9V$ ), 在此区域内, 电流  $I_g$  随电压  $V_g$  的变化近似线性关系. 这是因为外加电场继续增大以后, 衬底中的电子能量较高, 大量电子克服界面势垒隧道贯穿进入栅  $\text{SiO}_2$  中, 有大量热电子产生的缘故; (3)  $I_g$  急剧增加最终导致击穿的区域(此图由于电流限制得较低而未出现). 这是因为进一步增大电场后, 衬底电子的碰撞电离造成热电子倍增的缘故. 击穿电压的确定即是第二区域与第三区域的交点所对应的  $V_g$  电压值.

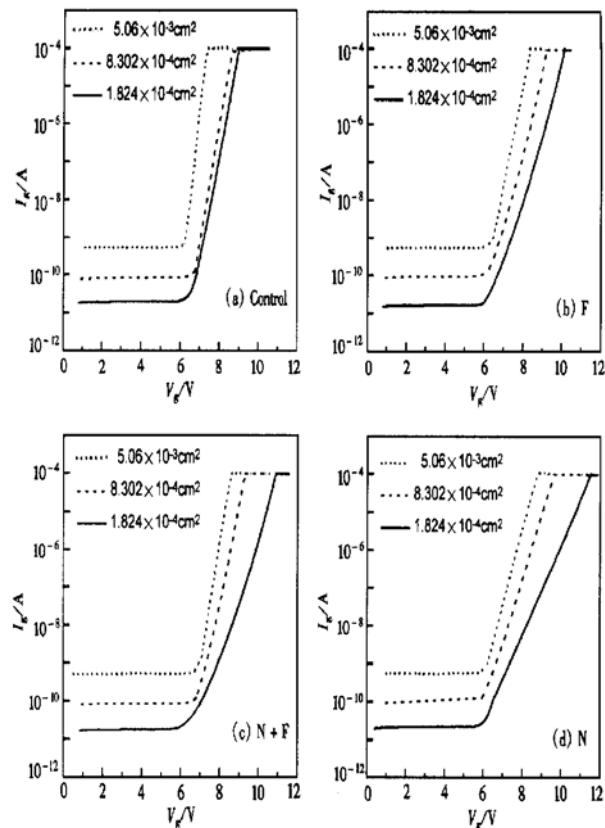


图 1 薄栅氧化层的  $I_g-V_g$  击穿特性曲线

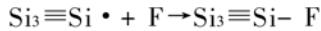
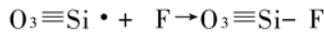
Fig. 1  $I_g-V_g$  breakdown characteristics curve of thin gate oxide

分析比较图 1(a)、(b)、(c)、(d) 中相同面积的栅氧化层所对应的  $I_g-V_g$  特性曲线可见, 在低场区( $0 \sim 6V$ )四条曲线没有什么差异, 但是在 Fowler-Nordheim 注入区( $6 \sim 9V$ )四条曲线却存在很大差异, 注 F 或 N 样品的特性曲线的斜率下降、击穿电压增大, 其中, 注 N 薄栅氧化层的击穿电压最大, 先

注 N 或注 F 栅氧化层次之, 注 F 栅氧化层的击穿电压最小. 因此, 在栅介质中引入 F 或 N 都可以抑制栅介质的击穿, 注 N 栅介质的抗击穿能力比注 F 栅介质强.

薄栅氧化层的击穿过程可以用碰撞电离模型<sup>[6]</sup>解释: 当栅电压  $V_g$  增大时, 电子在高电场作用下获

得足够的能量翻越 Si/SiO<sub>2</sub> 界面势垒贯穿到 SiO<sub>2</sub> 层中，并在栅极(阳极)附近碰撞电离产生电子-空穴对，产生的空穴在电场作用下移向 Si/SiO<sub>2</sub> 界面(阴极)，被工艺过程引入的氧空位等空穴陷阱俘获。因为靠近阴极被俘获的这些空穴将降低 F-N 电子注入的贯穿势垒，从而导致较高的电子注入流量，它们又将参与电离碰撞过程。一旦碰撞电离在 SiO<sub>2</sub> 中出现，正反馈过程就将产生，从而使  $I_g$  快速增加并最终导致击穿。由此可见，栅介质的击穿主要是由于正电荷积累引起的。F 原子作为填隙杂质引入到 SiO<sub>2</sub> 薄膜中，将对 Si/SiO<sub>2</sub> 界面和 SiO<sub>2</sub> 中的 E' 中心(O<sub>3</sub> ≡ Si•) 和三价硅中心(Si<sub>3</sub> ≡ Si•) 缺陷进行补偿，其主要反应式为：



因此，减少了由工艺引入的氧化物陷阱和界面态陷阱，从而可以减少初始固定正电荷和 Si/SiO<sub>2</sub> 界面<sup>[4~6]</sup>。N 具有补偿 SiO<sub>2</sub> 中 O<sub>3</sub> ≡ Si• 和 Si<sub>3</sub> ≡ Si• 等工艺引入的氧化物陷阱和界面陷阱的作用，减少了初始固定正电荷和界面态<sup>[4~6]</sup>。所以，在栅介质中引入适量的 F 或 N 都可以提高器件的抗击穿能力，尤其是注 N 的栅介质抗击穿能力更强。

通过比较图 1 中三种不同面积的薄栅氧化层的  $I_g-V_g$  特性曲线(其栅氧化层面积分别为  $1.824 \times 10^{-4}$ 、 $8.302 \times 10^{-4}$ 、 $5.06 \times 10^{-3} \text{ cm}^2$ )可以发现，随着栅氧化层面积的减小，器件的  $I_g-V_g$  击穿特性曲线向下移动同时又向右移动，器件的击穿电压增大。这说明击穿电压与栅氧化层面积有着依赖关系，栅氧化层面积的减小可以增加器件的抗击穿能力。这一现象可以解释为，由于栅氧化层面积减小使在同样高电场作用下产生的通过隧道贯穿进入 SiO<sub>2</sub> 层的电子较少，又由于氧化层面积的减小可以有效地抑制由氧化层中局部分布的针孔或其他氧化层缺陷引起的早期击穿<sup>[2]</sup>，所以，减小栅氧化层面积可以提高器件的击穿电压。

#### 4 结束语

本文对注 F、注 N、先注 N 后注 F 薄栅氧化层

的击穿特性以及栅氧化层的面积对击穿电压的影响等进行了实验研究。实验结果表明，在栅介质中引入适量的 F 或 N 都可以有效地减小器件的初始固定正电荷和界面态，从而提高器件的抗击穿能力，其中注 N 栅介质的抗击穿能力最强。栅氧化层面积和击穿电压有密切联系，随着氧化层面积的减小器件的击穿电压增大。

#### 参考文献

- [1] Chen I C, Hu C. Electric breakdown in thin gate and tunneling oxide. IEEE Trans Electron Devices, 1985, 32(2): 413
- [2] Liu Hongxia, Hao Yue. Experimental research on breakdown characteristics of thin gate oxide. Chinese Journal of Semiconductors, 2000, 21(2): 146(in Chinese) [刘红侠, 郝跃. 薄栅氧化层击穿特性的实验研究. 半导体学报, 2000, 21(2): 146]
- [3] Feng Wenxiu, Chen Pusheng, Huang Shiping. Temperature dependence of electron tunneling and low field transport current in ultrathin SiO<sub>2</sub> films. Chinese Journal of Semiconductors, 1998, 19(10): 777(in Chinese) [冯文修, 陈蒲生, 黄世平. 超薄 SiO<sub>2</sub> 膜电子隧穿及低场传输电流的温度关系. 半导体学报, 1998, 19(10): 777]
- [4] Zhang Guoqiang, Yan Rongliang, Yu Xuefeng, et al. Fowler-Nordheim high field stress in fluorinated gate dielectrics. Chinese Journal of Semiconductors, 1998, 19(8): 615(in Chinese) [张国强, 严荣良, 余学锋, 等. 含 F 栅介质的 Fowler-Nordheim 效应. 半导体学报, 1998, 19(8): 615]
- [5] Zhang Guoqiang, Lu Wu, Yu Xuefeng, et al. Characteristics of ionizing radiation and annealing in nitride thin oxide. Chinese Journal of Semiconductors, 1999, 20(5): 437(in Chinese) [张国强, 陆妩, 余学锋, 等. 含 N 薄栅介质的电离辐照及退火特性. 半导体学报, 1999, 20(5): 437]
- [6] Zhang Guoqiang. Research on ionizing radiation hardness and reduced hot carrier degradation in MOS structures, Dissertation for the degree of Doctor of Engineering, Tsinghua University, 2000(in Chinese) [张国强. 含氟、氯、氮 MOS 结构的抗电离辐射加固及抗热载流子退变技术研究. 清华大学博士论文, 2000]

## Breakdown Protection Characteristics for F and N Implanted Ultra-Thin Gate Oxide

Han Dedong, Zhang Guoqiang, Ren Diyuan, Lu Wu and Yan Rongliang

(Xinjiang Institute of Physics, The Chinese Academy of Sciences, Urumqi 830011, China)

**Abstract:** The breakdown protection characteristics of fluorination and nitrification implanted ultra-thin gate oxide are investigated. The experimental data show that F ions or N ions introduced into thermal SiO<sub>2</sub> oxide can improve its breakdown characteristics. F ions or N ions can decrease the oxide charges and interface states induced by process. The breakdown protection characteristics of the nitrification implanted thin gate oxide is better than the fluorination thin gate oxide.

**Key words:** different technology; ultra-thin gate oxide; breakdown characteristics

PACC: 7340Q      EEACC: 2560R; 2550E

Article ID: 0253-4177(2002)01-0074-04

Han Dedong male, was born in 1970, graduate student, He is studing on hot carrier effects in MOS structures.

Zhang Guoqiang male, was born in 1963, researcher, He is studing on radiation effects in MOS structures.

Received 15 April 2001, revised manuscript received 27 June 2001

© 2002 The Chinese Institute of Electronics