

# 硅片缺陷粒径分布参数的提取方法\*

郝 跃 陆 勇 赵天绪 马佩军

(西安电子科技大学微电子研究所, 西安 710071)

**摘要:** 利用电学测量方法, 给出了在集成电路制造过程中, 影响光刻工艺的各种颗粒尘埃(缺陷)的粒径分布参数提取方法。首先基于双桥微电子测试结构, 通过具体制造工艺得到数据, 然后处理得到故障的粒径分布。再利用缺陷与故障之间的关系, 进一步推导出缺陷粒径分布的参数。结果表明该方法适合于不同的缺陷粒径分布模型, 而且得到的参数可以用于集成电路成品率预测。

**关键词:** 缺陷; 故障; 粒径分布; 成品率

**EEACC:** 0170E; 2570

中图分类号: TN40

文献标识码: A

文章编号: 0253-4177(2002)03-0315-04

## 1 引言

VLSI 的进一步发展使得制造效益和成品率变得越来越重要。在一个芯片研制之前, 如能结合工艺线水平预测出成品率的高低, 将对集成电路的制造起着十分重要的作用。通过对成品率的预测, 可在生产前采取措施(如改变版图布局, 改变工艺条件等)使成品率达到最高<sup>[1~3]</sup>。成品率预报的精度不仅依赖于成品率模型的精度, 而且还依赖于成品率模型参数的提取能力。当前, 对集成电路产品的成品率模型的研究比较成熟和完善, 但是如何对成品率模型中的参数进行快速、有效的提取, 相对而言还是一个比较薄弱的环节。已经发现, 光刻工艺中各类尘埃粒子对成品率的影响是集成电路制造成品率下降的主要原因<sup>[4~6]</sup>。经过光刻后, 这些粒子形成了大量的丢失物、多余物, 引起 pn 结漏电或引入新的寄生器件。这些能使电路产生故障的粒子统称为缺陷。缺陷粒径(直径)分布在成品率模型中是必不可少的参数。目前有 3 种方法进行缺陷粒径分布的参数提取:(1)用在线测试仪器(如 KLA, Tencor)来探测缺陷。这些仪器十分昂贵, 且在传输过程中由于颗粒污染会无法判断缺陷产生源。(2)在高倍电子显微镜下通过人工观测的方法来提取缺陷的粒径, 进而得到缺

陷粒径分布。此方法固然准确, 但耗时太多<sup>[7~10]</sup>。

(3)利用微电子测试图形产生不同的测试结构(如双桥结构、Harp 结构), 用电学测量的方法进行参数提取。其优点是能够准确知道哪步工艺引起的缺陷。Hess 等人基于 Harp 测试结构, 得到了故障的粒径分布, 并不是缺陷的粒径分布, 因而不能用于准确的成品率预报。文献[6]利用双桥结构得到了缺陷参数, 但其缺陷粒径参数提取依赖于缺陷的空间分布模型。大量实验证明, 缺陷的空间分布对于不同的工艺线是不同的<sup>[11]</sup>, 因此采用文献[6]的模型将使缺陷粒径参数提取精度变差。本文提出的方法是利用双桥测试结构得到的数据, 直接得到缺陷粒径分布参数, 该模型与参数提取方法不依赖缺陷的空间分布模型, 这样可以提高参数提取的精度。

## 2 缺陷粒径分布模型

在集成电路成品率预测和模拟过程中, 大量实验表明其尘埃颗粒的粒径分布函数  $f(R)$  可由下面模型表征<sup>[4]</sup>:

$$f(R) = \frac{C}{R^p} \quad 0 \leq R \leq \infty$$

式中  $R$  为缺陷直径;  $C$  和  $p$  为常数。由于小颗粒不可能对光刻线条引起故障, 同时  $f(R)$  还应满足

\* 国家“九五”科技攻关资助项目(No. 96-738-01-03-10)

2001-04-15 收到, 2001-09-09 定稿

©2002 中国电子学会

$\int_0^{\infty} f(R) = 1$ , 于是, 下面的模型能够很好地近似缺陷的粒径分布,

$$f(R) = \begin{cases} \frac{2(p-1)R}{(p+1)R_0^2} & 0 \leq R \leq R_0 \\ \frac{2(p-1)R_0^{p-1}}{(p+1)R^p} & R_0 \leq R \leq \infty \end{cases}$$

其中  $R_0$  为缺陷的粒径峰值, 它的分布曲线如图 1 所示. 该模型的模型参数为  $R_0$  和  $p$ , 称它们为粒径分布模型参数. 准确得到它们对集成电路成品率仿真和设计是重要的. 由于  $R_0$  有文献报道<sup>[8]</sup>, 故本文主要讨论参数  $p$  提取的理论模型和方法.

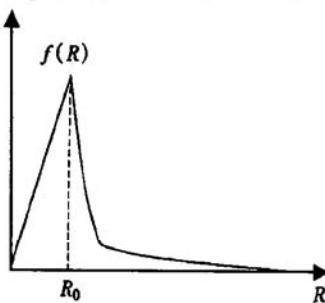


图 1 缺陷粒径分布曲线

Fig. 1 Distribution of defect size

### 3 参数 $p$ 提取方法

大量实验证明由多余物缺陷引起的短路缺陷是主要失效模式. 因此本文以提取引起短路故障缺陷的粒径分布参数  $p$  为例, 开路情形完全类似.

本文特别指出, 在目前的很多文献中将故障的粒径分布与缺陷粒径分布<sup>[6]</sup>等同. 实际上, 故障不同于缺陷, 它是引起电路功能失效的那部分缺陷, 只是缺陷中的一部分. 本文给出的是缺陷粒径分布, 将使我们的研究更深入.

Khare 等最早利用双桥测试结构, 它是用集成电路的多晶层和金属层构成一个重叠的双桥, 并且形成一个多晶和金属条平行阵列<sup>[5]</sup>. 其特点是能用电学的方法准确测量出某缺陷使金属条阵列短路和开路的数目, 从而判断缺陷的直径大小.

经过多次的测量, 可得到如图 2 所示的短路金属线条数与故障数之间的关系. 图 3 给出了短路故障的情形.

图 3 中金属线条的线宽为  $w$ , 间距为  $s$ . 一个短路 2 根线条的故障尺寸在  $s$  和  $s + 2(w + s)$  之间.

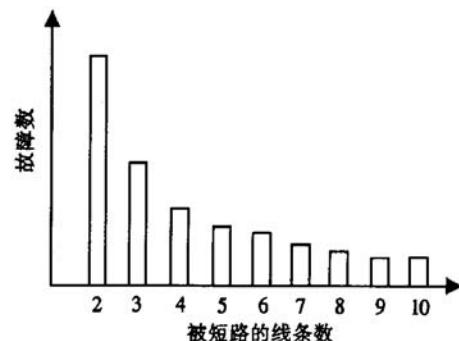


图 2 短路的线条数与故障数之间的关系

Fig. 2 Relation between failure number and short-circuits lines

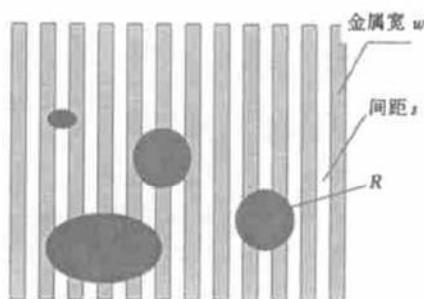


图 3 短路故障图

Fig. 3 Short-circuits failure chart

依次类推, 易得一个  $N$  根金属线条, 但短路  $n$  根线条的故障的粒径尺寸在  $s + (n-2)(w+s)$  和  $s+n(w+s)$  之间. 用  $HI(n)$  来表示该区间  $[s + (n-2)(w+s), s+n(w+s)]$ , 其中  $n \in N$ . 图 4 所示为各个  $HI(n)$  的范围. 可以看到相邻的  $HI(n)$  之间会有交叠, 比如一个短路 2 根线条的缺陷和一个短路 3 根线条的

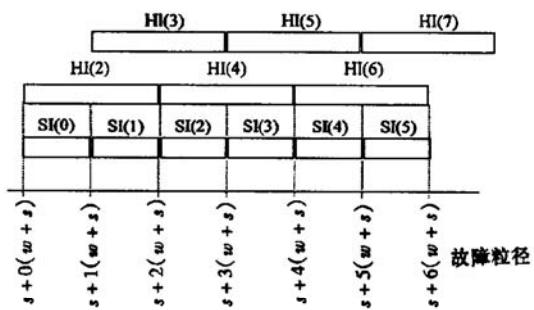


图 4  $HI(n)$  与  $SI(n)$  之间的关系图

Fig. 4 Relation between  $HI(n)$  and  $SI(n)$

缺陷, 它们的粒径尺寸都在区间  $[s + (w+s), s + 2(w+s)]$  上(如图 3 所示), 即在  $HI(2)$  与  $HI(3)$  的交叠区间上. 这与缺陷落在芯片上的位置有关. 我们用  $SI$

( $x$ ) 来表示这些交叠区间  $[s + x(w + s), s + (x + 1)(w + s)]$ , 其中  $x \in N \cap \{0\}$ . 那么,  $\text{HI}(n) = \text{SI}(n - 2) \cup \text{SI}(n - 1)$ , 而且  $\text{SI}(n - 2) \cap \text{SI}(n - 1) = \Phi$ .

用  $d(n)$  表示短路  $n$  根线条的故障数目. 如果  $a(n)$  代表粒径尺寸在  $\text{SI}(n - 2)$  上, 短路  $n$  根线条的故障数目;  $b(n)$  代表粒径尺寸在  $\text{SI}(n - 1)$  上, 短路  $n$  根线条的故障数目, 则显然

$$d(n) = a(n) + b(n) \quad (1)$$

用  $D(n)$  表示粒径尺寸在区间  $\text{SI}(n)$  上的故障数目, 则:

$$D(n) = \begin{cases} a(2) & n = 0 \\ a(n + 2) + b(n + 1) & n > 0 \end{cases} \quad (2)$$

只要求出  $D(n)$ , 就得到了故障粒径分布的离散形式.

要求出  $D(n)$ , 就得先求出  $a(n)$  和  $b(n)$ . 已有(1)式, 只要再找一个  $a(n)$  和  $b(n)$  的关系式, 就可求出它们的值. 利用文献[6]中的方法, 令:

$$\frac{a(n)}{b(n)} = \frac{d(n)}{d(n + 1)}$$

由该式和(1)式, 解得

$$a(n) = \frac{d(n)^2}{d(n) + d(n + 1)}$$

$$b(n) = d(n) - a(n) = \frac{d(n)d(n + 1)}{d(n) + d(n + 1)}$$

可得

$$D(n) = \begin{cases} \frac{d(2)^2}{d(2) + d(3)} & n = 0 \\ \frac{d(n+2)^2}{d(n+2) + d(n+3)} + \frac{d(n+1)d(n+2)}{d(n+1) + d(n+2)} & n > 0 \end{cases}$$

$i = 1, 2, 3, \dots, N, N$  为短路线条数的最大值.

由此, 得到  $N - 1$  个等式

$$\frac{D(i)}{D(i + 1)} = \left( \frac{s + (i + 1.5)(w + s)}{s + (i + 0.5)(w + s)} \right)^p,$$

$$i = 1, 2, 3, \dots, N - 1.$$

转化为

$$p = \ln \frac{D(i)}{D(i + 1)} / \ln \frac{s + (i + 1.5)(w + s)}{s + (i + 0.5)(w + s)},$$

$$i = 1, 2, 3, \dots, N - 1.$$

所以

这样得到各个区间上的故障数, 如图 5 所示.

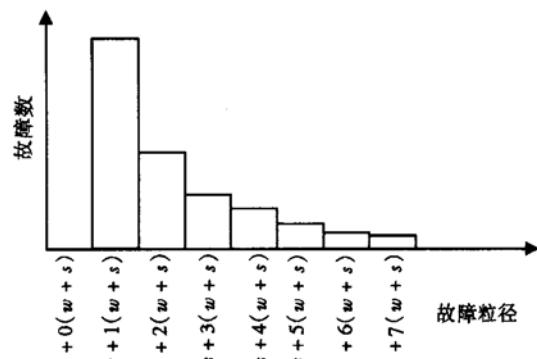


图 5 故障粒径在各个区间上的数目

Fig. 5 Number of failure size in different areas

该测试结构的版图简单, 易得其关键面积  $A_c(R)$  函数.

$$A_c(R) = \begin{cases} 0 & 0 < R \leq s \\ A \frac{R - s}{s + w} & s \leq R \leq 2s + w \\ A & R \geq 2s + w \end{cases} \quad (3)$$

式中  $A$  为单个测试结构面积. 可见当  $R$  大于  $2s + w$  时, 落在芯片上的缺陷一定会引起电路故障. 所以, 粒径大于  $2s + w$  的故障数等于粒径大于  $2s + w$  的缺陷数. 设总缺陷数为  $M$ , 则在区间  $\text{SI}(i)$  上缺陷的概率为  $D(i)/M$ . 相邻区间上的概率比为  $(D(i)/M) / (D(i + 1)/M) = D(i)/D(i + 1)$ , 而其理论值为

$$\frac{\int_{s+(i+1)(w+s)}^{s+i(w+s)} f(R) dR}{\int_{s+(i+2)(w+s)}^{s+(i+1)(w+s)} f(R) dR} \approx \frac{f(s + (i + 0.5)(w + s))(w + s)}{f(s + (i + 1.5)(w + s))(w + s)} = \left( \frac{s + (i + 1.5)(w + s)}{s + (i + 0.5)(w + s)} \right)^p \quad (4)$$

$$p^* = \frac{1}{N - 1} \sum_{i=1}^{N-1} \left( \ln \frac{D(i)}{D(i + 1)} / \ln \frac{s + (i + 1.5)(w + s)}{s + (i + 0.5)(w + s)} \right) \quad (5)$$

即为所求的参数值.

## 4 结论

缺陷参数提取是当前集成电路成品率研究的重点, 本文给出了缺陷粒径分布参数  $p$  提取的理论模型和方法. 该方法的重要特点是独立于缺陷空间分

布模型。由于不同工艺线的缺陷空间分布模型不完全相同,因此,本方法可以准确有效地提取缺陷粒径分布的参数。

## 参考文献

- [1] Stapper C H, Rosner R J. Integrated circuit yield management and yield analysis: development and implementation. *IEEE Trans Semicond Manuf*, 1995, 8: 95
- [2] Hao Yue, Zhu Chunxiang. Design methodology of IC functional yield. *Chinese Journal of Semiconductors*, 1996, 17(9): 677 [郝跃, 朱春翔. 集成电路功能成品率模拟与设计方法. 半导体学报, 1996, 17(9): 677]
- [3] Ma Peijun, Hao Yue. Analysis and simulation of effect of pin-hole defects on integrated circuits functional yield. *Chinese Journal of Semiconductors*, 2001, 22(1): 102 [马佩军, 郝跃. 针孔缺陷对集成电路功能成品率影响分析与仿真. 半导体学报, 2001, 22(1): 102]
- [4] Bruls E. Quality and reliability impact of defect data analysis. *IEEE Trans Semicond Manuf*, 1995, 8: 121
- [5] Hess C, Weiland L H. Harp test structure to electrically determine size distributions of killer defects. *IEEE Trans Semicond Manuf*, 1998, 11: 194
- [6] Khare J B, Maly W, Thomas M E. Extraction of defect size distributions in an IC layer using test structure data. *IEEE Trans Semicond Manuf*, 1994, 7: 354
- [7] Hess C, Strole A. Modeling of real defect outlines and defect parameter extraction using a checkerboard test structure to localize defects. *IEEE Trans Semicond Manuf*, 1994, 7: 284
- [8] Hao Yue, Ma Peijun, Zhang Weidong, et al. The method of defect model parameter extraction for IC functional yield estimation. *Acta Electronica Sinica*, 2000, 28(8): 76 [郝跃, 马佩军, 张卫东, 等. 功能成品率估算的缺陷特征参数提取方法. 电子学报, 2000, 28(8): 76]
- [9] Chang C Y, Sze S M. *ULSI Technology*. New York: McGrawHill, 1996
- [10] Hess C, Weiland L H. Issues on the size and outline of killer defects and their influence on yield modeling. in: Proc Advanced Semiconductor Manufacturing Conf(ASMC), Boston, MA, 1996: 423
- [11] Li J, McIntyre M, Lee L, et al. Production use of an integrated automation defect classification (ADC) system operating in laser confocal/white light imaging defect review station. in: Proc Advanced Semiconductor Manufacturing Conf(ASMC), Boston, MA, 1996

## Extraction Method of Defect Size Distribution Parameter on Silicon Wafer\*

Hao Yue, Lu Yong, Zhao Tianxu and Ma Peijun

(Microelectronics Institute, Xidian University, Xi'an 710071, China)

**Abstract:** The defect size distribution is essential in yield prediction of an IC's products. Based on an electronic measurement technology, a method to extract the parameters of the defect size distribution affecting lithography process in IC manufacture is presented. The size distribution of the fault is gotten based on the data from the double bridge test structure. The parameter of the defect size distribution is deduced according to the relations of the defect and the fault. The results show that the method of extracting the defect size distribution is suitable to different defect size distribution model, and the extracted parameters can be used to predict the IC product yield.

**Key words:** defect; fault; size distribution; yield

EEACC: 0170E; 2570

Article ID: 0253-4177(2002)03-0315-04

\* Project supported by Chinese Science and Technology Project of the 9th Five-Year(No. 96-738-01-03-10)

Received 15 April 2001, revised manuscript received 9 September 2001

© 2002 The Chinese Institute of Electronics