

板上芯片固化及热处理过程中表面残余应力的演变*

孙志国 张 群 黄卫东 蒋玉齐 程兆年 罗 乐

(中国科学院上海微系统与信息技术研究所, 上海 200051)

摘要: 利用硅压阻传感器实时原位地记录粘接剂固化过程中的应力变化和残余应力的分布状况, 以及在热处理过程中应力的演化过程。研究表明, 若粘合剂固化后在空气中储存 20 天, 应力将在后续热处理过程中急剧增加; 而固化后接着经历峰值为 150℃左右的热处理过程, 则可以使残余应力稳定在一个相对低的值。

关键词: 硅压阻应力传感器; 固化; 热处理; 残余应力

EEACC: 0170J

中图分类号: TN 305. 94

文献标识码: A

文章编号: 0253-4177(2002)08-0874-07

1 引言

板上芯片(COB)通常是指将半导体芯片直接粘贴在基板(如陶瓷基板或有机线路板)上的技术, 因为其较低的操作温度、较低的成本和较好的可靠性而被广泛应用于多芯片模块(MCM)高密度封装中。在封装过程中必然导致残余应力。一些特殊芯片, 如具有可动部件的微加速度计, 由于对残余应力极为敏感, 所以在封装设计中需要预先了解在封装过程中的应力变化及其可能引入的残余应力, 从而优化所采用的封装结构及材料。另外, 因为不同芯片应用场合的不同和受气候等外界环境的影响, 有必要了解该封装结构所发生的应力变化状况。而在这些方面, 尚缺乏系统深入的研究。

和其他方法如激光干涉法^[1]、X 射线衍射法相

比, 压阻传感测量法可以根据需要选择使用硅片的不同晶面、掺杂类型和浓度, 并根据封装具体情况设计压阻分布的图形, 具有很强的灵活性, 被证实最适合于实时监测^[2~7]。有一项研究中将其应用于测量 IC 卡封装中弯曲和扭曲情况下的芯片应力^[8]。这样, 就可以通过实时测试电阻的变化, 并根据相应的压阻理论, 得到芯片表面的应力状况。

本文运用硅压阻应力传感芯片作为物理模拟的载体, 实时监测了板上芯片工艺中, 在固化过程以及固化以后的热处理过程中芯片表面残余应力的变化。

2 实验原理、方案及装置

在实验中采用的是基于(111)面上的 n 型硅压阻应力传感芯片。根据压阻理论^[2~4], 各点的应力分量与电阻变化的关系可用下式表示:

$$\begin{aligned} \frac{\Delta R}{R} = & [B_1 \sigma'_{11} + B_2 \sigma'_{22} + B_3 \sigma'_{33} + 2 \sqrt{2} (B_2 - B_3) \sigma'_{23}] \cos^2 \phi \\ & + [B_2 \sigma'_{11} + B_1 \sigma'_{22} + B_3 \sigma'_{33} - 2 \sqrt{2} (B_2 - B_3) \sigma'_{23}] \sin^2 \phi \\ & + [2 \sqrt{2} (B_2 - B_3) \sigma'_{13} + (B_1 - B_2) \sigma'_{12}] \sin 2\phi + [\alpha_1 T + \alpha_2 T^2 + \dots] \quad (1) \end{aligned}$$

其中 σ'_i 是应力分量; ϕ 是 x'_1 和电阻方向之间的角度; α_1, α_2 是温度系数; T 是测量温度与参照温度(即

在不受应力的状态下测量电阻时的温度)的差值; B_1, B_2, B_3 是一系列相互独立的压阻系数。

* 国家重点基础研究资助项目(No. G1999033108)

2001-10-31 收到, 2002-02-06 定稿

© 2002 中国电子学会

由于板上直接粘贴芯片时的主要研究对象为平面应力, 所以可将上式进行简化。另外, 因为温度系数项对测量的精度影响很大, 所以, 通常只考察以下两个可对温度引起误差进行补偿的平面应力解:

$$\sigma_{11} - \sigma_{22} = \left(\frac{1}{B_1 - B_2} \right) \left[\frac{\Delta R_1}{R_1} - \frac{\Delta R_3}{R_3} \right] \quad (2)$$

$$\sigma_{12} = \frac{1}{2} \left(\frac{1}{B_1 - B_2} \right) \left[\frac{\Delta R_2}{R_2} - \frac{\Delta R_4}{R_4} \right] \quad (3)$$

实验中采用的含 Si(111) 面 n 型压阻传感器的芯片尺寸为 $6.6\text{mm} \times 6.6\text{mm}$, 如图 1 所示。芯片厚度为 1.35mm 。芯片上有五个测试点(A、B、C、D、E), 每个测试点有 8 组电阻, 分别向八个方向伸展, 感应不同方向的电阻变化值。电阻测试使用多通道实时测试系统, 由微机控制的 Keithley 2001 多用表及其内置的扫描卡组成。

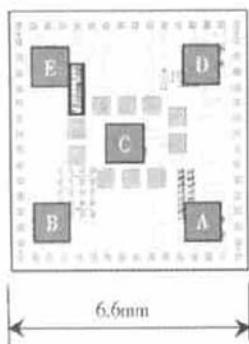


图 1 测试用的硅压阻传感芯片

Fig. 1 Silicon piezoresistive test chip

在实验中基板材料采用电子行业广泛使用的 FR4 材料。所选基板的尺寸均为 $40\text{mm} \times 40\text{mm}$, 厚度均为 1mm 。芯片分别贴在两种基板靠近一边的位置(见图 2)。应当指出的是, 图 2 的基板上具有可以和芯片上的引脚相连的电路图形, 这里为了示意粘贴位置而将其省略。

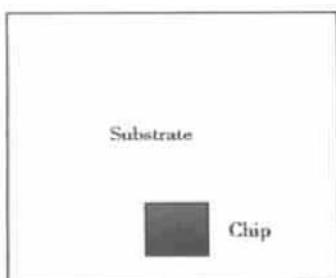


图 2 芯片粘贴在基板上的位置示意图

Fig. 2 Schematic position of chip on substrate

测试步骤为: 通过金丝球焊先将硅片上待测试电阻所对应的焊盘连接到基板的引脚上, 测量在无应力状态下的电阻值; 将粘合剂在基板加热到 60°C 时充入基板材料与芯片之间, 然后在烘箱内于 150°C 固化。在有机粘合剂的固化过程中测量电阻随温度的变化情况。固化过程按照产品的使用说明进行, 在粘合剂完全固化后, 再次测量最后的电阻值。考虑到固化温度和粘合剂的特殊关系, 固化后的热处理依然采用固化时的温度条件, 即将已经固化的样品重新在烘箱内升到固化温度 150°C , 然后自然降温, 再次记录其电阻值。

选用的粘合剂参数为: 玻璃化转变温度 $T_g = 135^\circ\text{C}$, 低温热膨胀系数 $\alpha_1 (< T_g) = 28 \times 10^{-6}/^\circ\text{C}$, 高温热膨胀系数 $\alpha_2 (> T_g) = 90 \times 10^{-6}/^\circ\text{C}$; 弹性模量 $E = 9\text{GPa}$; 粘合强度为 145MPa ; 固化条件为 150°C , 60min 。实验中采用的 FR4 材料的热膨胀系数为 $16 \times 10^{-6}/^\circ\text{C}$, Si 为 $3.2 \times 10^{-6}/^\circ\text{C}$ 。

3 实验结果与讨论

3.1 芯片粘贴在靠近一边位置时的固化过程中应力的演变

图 3 是用有机粘合剂将芯片粘接在 FR4 基板上(如图 2 所示的位置上, 且保证图 1 中的 D、E 一边靠近中心点)固化时芯片表面的应力随固化时间的演化曲线。这里选取 E 点和 C 点是因为它们各处于靠近基板的中心位置和芯片的中心位置。其中, 图 3(a)、(c) 是 E 点、C 点的正应力差在固化过程中的演化曲线, 图 3(b)、(d) 是 E 点和 C 点的剪切力在固化过程中的演化曲线。图 4 是固化时芯片表面的应力在固化冷却过程中随温度的演化曲线。

在图 3(a) 中, 当固化温度为 150°C 时($t = 40\sim 100\text{min}$), 芯片表面的正应力差值很小, 其数值在原点上下很窄的范围内波动。该温度下, 有机粘合剂处于玻璃化温度 θ_g 以上, 粘合剂从液相向固相转变, 处于一种相对松弛的状态, 应力接近于零。而在自然冷却过程中, 由于热失配的关系, 应力逐渐积聚。在图 3(b) 中, 应力始终处于负值, 但是仍然可以发现在固化温度时应力处于最小的水平。但随着冷却过程的进行, 剪切应力逐渐积聚。在图 3(c) 中, 正应力差始终处于下降的状态, 而且在冷却的过程后期应力逐渐释放。在图 3(d) 中剪切力在粘贴之初处于原

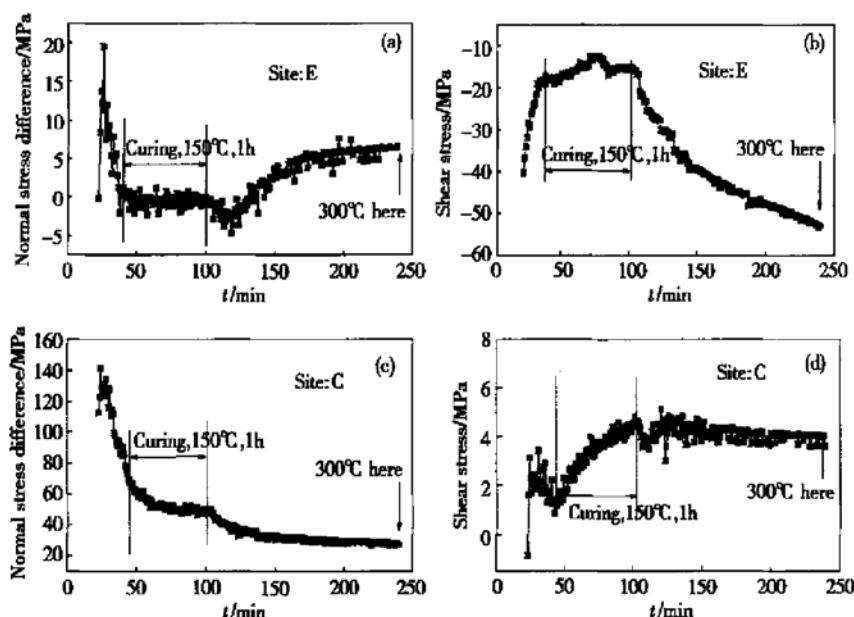


图 3 C 点和 E 点处有机粘合剂的固化过程中芯片表面的应力随时间的演化曲线 (a) E 点的芯片表面正应力差随时间的演化曲线; (b) E 点的芯片表面剪切力随时间的演化曲线; (c) C 点的芯片表面正应力差随时间的演化曲线; (d) C 点的芯片表面剪切力随时间的演化曲线

Fig. 3 Surface stress versus time during the curing process at site C and E (a) Normal stress difference versus time, site E; (b) Shear stress versus time, site E; (c) Normal stress difference versus time, site C; (d) Shear stress versus time, site C

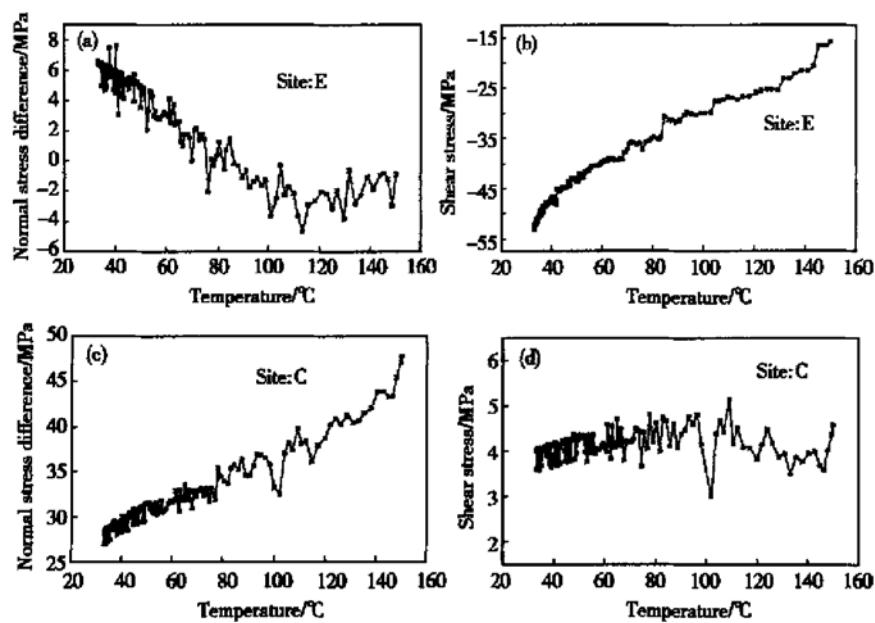


图 4 C 点和 E 点处有机粘合剂的固化过程中芯片表面的应力随温度的演化曲线 (a) E 点的芯片表面正应力差随温度的演化曲线; (b) E 点的芯片表面剪切力随温度的演化曲线; (c) C 点的芯片表面正应力差随温度的演化曲线; (d) C 点的芯片表面剪切力随温度的演化曲线

Fig. 4 Surface stress versus temperature during the curing process at site C and E (a) Normal stress difference versus temperature, site E; (b) Shear stress versus temperature, site E; (c) Normal stress difference versus temperature, site C; (d) Shear stress versus temperature, site C

点附近,但是在固化过程中,虽然温度稳定在150℃,应力却仍在增加,而在冷却过程中应力变化则很小。就图3的情形而言,在固化过程完成后,E点所受的剪切力远远大于C点,C点的正应力(差)远远大于E点。因此C点的应力变化曲线已经不能简单用粘合剂的固化性质来解释,可能的原因是在固化过程中,随着粘合剂的流变而发生了芯片相对基板的位置偏移、扭转或倾斜,从而导致应力分布的不一致性。

在图4中,通过冷却过程中应力随温度的变化曲线,可以看出应力的积聚或释放和温度近似呈线性关系。而且,进一步分析可见,E点的平面剪切应力积聚的速度大于C点,C点的平面正应力(差)积聚的速度大于E点。而C点的剪切应力,冷却前后在一个较窄的范围内变化,所以线性较差。

3.2 芯片粘贴在边位置时的热处理过程中应力的演变

图5和图6分别是上文提及的粘接在FR4基板上的芯片在热处理时芯片表面的应力随时间和温度的演化曲线。这里选取的热处理温度仍为150℃,目的在于研究粘合剂经一次固化后重新加热至固化温度时的影响。其中,图5和图6的(a)、(c)是E点、C点的正应力差在固化过程中随时间和温度的演化曲线,(b)、(d)是E点和C点的剪切力在固化过程中随时间和温度的演化曲线。第一次热处理和固化的时间间隔为24h,第二次热处理和第一次热处理的间隔也是24h,而第三次热处理的时间是在第二次热处理完成20天以后。

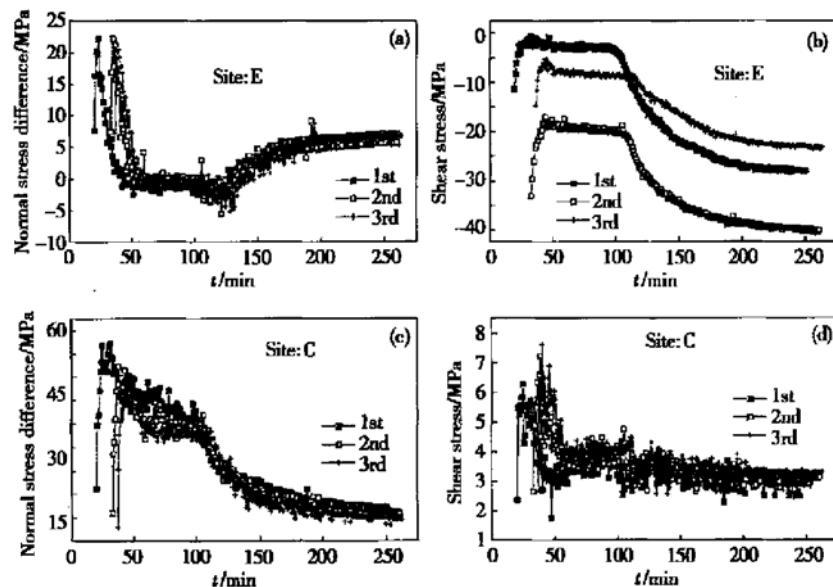


图5 在热处理过程中C点和E点处芯片表面的应力随时间的演化曲线 (a) E点的芯片表面正应力差随时间的演化曲线;(b) E点的芯片表面剪切力随时间的演化曲线;(c) C点的芯片表面正应力差随时间的演化曲线;(d) C点的芯片表面剪切力随时间的演化曲线

Fig. 5 Surface stress versus time during the thermal treatment at site C and E (a) Normal stress difference versus time, site E; (b) Shear stress versus time, site E; (c) Normal stress difference versus time, site C; (d) Shear stress versus time, site C

从图5和图6可以发现,曲线的基本形状和固化曲线接近。在E点,第一次热处理时,正应力差和剪切力都接近于0,而在第二次热处理时,应力大幅度增加,在热处理完成后剪切应力差不多增加了一倍。但是,20天后,进行第三次热处理时,应力又回复到第一次热处理完成后的水平,而且在冷却过程中,应力积聚的速度(即图6(a)中十字标识的曲线

的斜率)也比前两次慢。诸现象表明,粘合剂经一次固化后仍在发生变化,导致重新升温过程中应力演化曲线的较大变化。最可能的因素应是不完全固化,经过热处理后,这些没有固化的部分得到重新固化的机会,从而在热处理后,粘合剂在E点附近实现均一化,所以应力降低。而在正应力差曲线上没有发现相似的趋势,则可能是因为正应力差反映的是相

互垂直的两个方向上不同应力的差值,诸正应力有可能因在热处理过程中的变化趋势相同而抵消。在 C 点,正应力差不再如一次固化时那样单调下降(见图 3(c)),而是随着温度的升高而升高,随着冷却的进程而降低。在其它曲线中,则发现三次热处理的曲线基本重合,而且图 5 中可以看出大部分曲线都呈现“升高—维持—降低”或“降低—维持—升高”的趋势,剔除热处理前后因温度差异引起的应力变化,可

以认为这些应力值在经过热处理后,又回到了热处理前的水平。通过比较两组对应的曲线,即图 4(b)和图 6(b)以及图 4(c)和图 6(c),可以清楚地发现该点对应的应力值在每次热处理后都比固化完成后有所减小。这表明通过热处理的方法确实可使完全的粘结层的应力得到部分释放,而且经一段时间放置后仍然保持稳定。

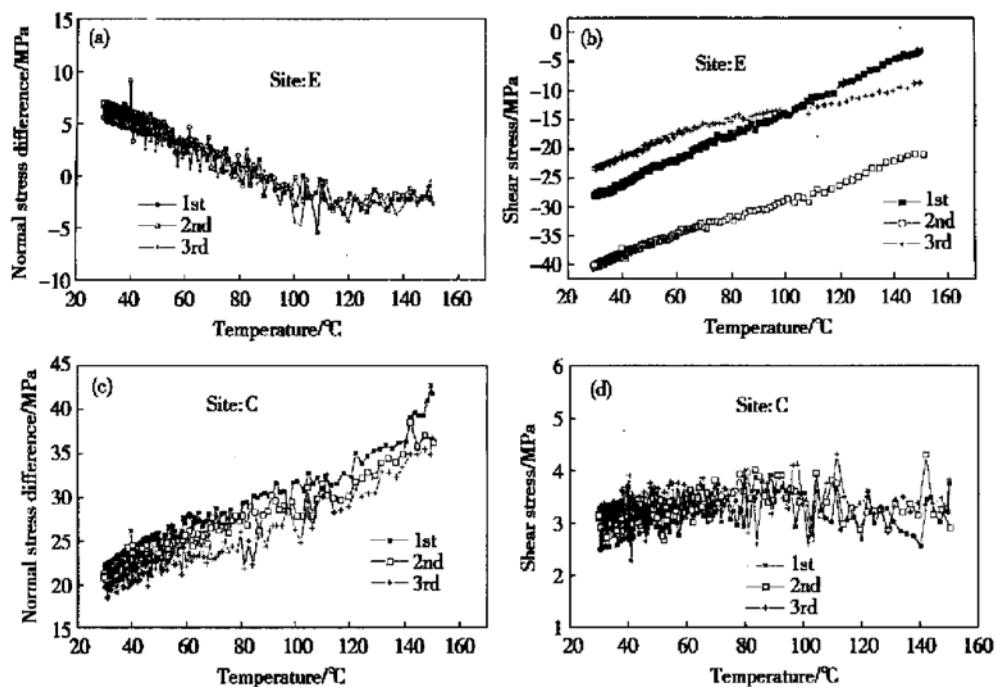


图 6 在热处理过程中 C 点和 E 点处芯片表面的应力随温度的演化曲线 (a) E 点的芯片表面正应力差随温度的演化曲线; (b) E 点的芯片表面剪切力随温度的演化曲线; (c) C 点的芯片表面正应力差随温度的演化曲线; (d) C 点的芯片表面剪切力随温度的演化曲线

Fig. 6 Surface stress versus temperature during the curing process at site C and E (a) Normal stress difference versus temperature, site E; (b) Shear stress versus temperature, site E; (c) Normal stress difference versus temperature, site C; (d) Shear stress versus temperature, site C

3.3 在空气中储存 20 天后热处理时应力的演变

为了对比,我们还进行了如下实验:将相同的芯片用相同的有机粘合剂粘贴在同样种类的基板上进行固化,固化完成后将其在空气中放置 20 天,然后进行热处理,以考察芯片再次经过固化时发生的应力变化。

选取典型的两个点上正应力差和剪切应力的变化曲线示于图 7,即 A 点的正应力差和 C 点的剪切应力随时间的变化曲线。结果发现,放置 20 天后,其变化不大。但在第一次热处理过程中,应力发生了显

著的变化,如图 7(a)、(b)所示。在该图中,应力方向发生改变,正应力差从正值演变到负值,剪切应力从负值演变到正值。而实际结果是并非所有的点上都存在应力方向的改变(由于数据繁多,这里不再罗列),但几乎都呈单调变化。在 150℃ 固化时,应力也不象前面提及的曲线一样在某一个应力值上下波动,而是单调增加或降低。经过第一次热处理后,芯片上各点的应力分布发生了显著的变化,芯片处于一个较高的应力水平上。在其后进行的第二次热处理,应力的变化不大,即应力演化曲线经过如前所述的“升高—维持—降低”或“降低—维持—升高”的变

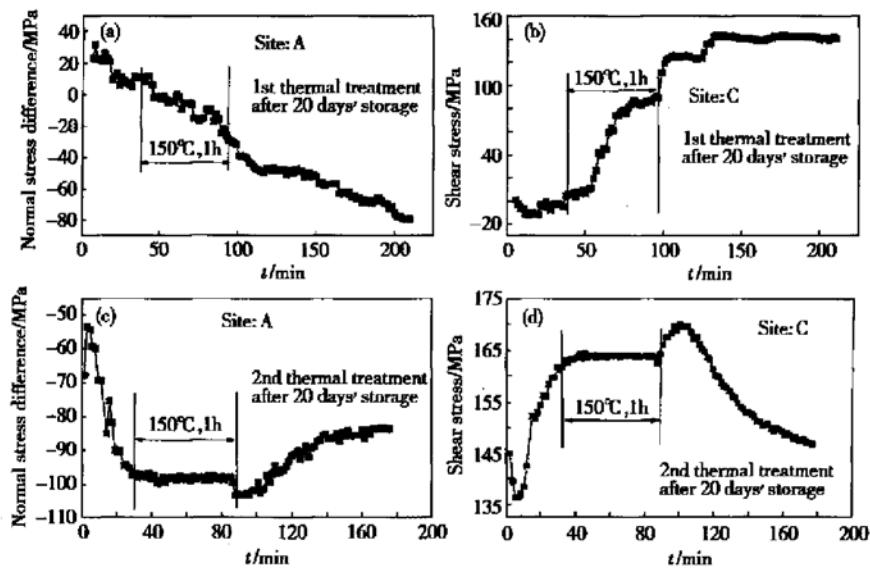


图7 固化后放置 20 天的芯片在热处理过程中 A 点和 C 点处芯片表面的应力随时间的演化曲线
(a)、(c) A 点的芯片表面正应力差在第一、二次热处理中随时间的演化曲线; (b)、(d) C 点的芯片表面剪切应力在第一、二次热处理中随时间的演化曲线

Fig. 7 Surface stress versus time during the thermal treatment at site A and C on the chip stored in air for 20 days following the curing process (a)、(c) Normal stress difference versus time, site A, during first, second and third thermal treatment; (b)、(d) Shear stress versus time, site C, during first, second and third thermal treatment

化,而且在固化温度时应力处于一个相对稳定的水平,应力演化曲线则表现为整体平移,即应力绝对值普遍增加。第二次热处理完成后,芯片存放 24h,进行第三次热处理,结果与第二次热处理基本相似。

因此,在芯片固化完成直接在空气中存放一段时间后,在经过高温时芯片表面应力将剧烈增加,这对一些要求低应力封装或对应力比较敏感的芯片或器件来说,可能是致命的。所以可在芯片固化完成之后,先将其进行适当的热处理,来释放此类残余应力。

4 结论

本文利用硅压阻传感器,实时原位地记录粘接剂固化过程中的应力变化和残余应力的分布状况,以及在热处理过程中应力的演化过程。研究发现:

- (1) 在粘合剂固化后紧接着进行热处理,可以使残余应力稳定在一个相对低的值。
- (2) 固化后直接在空气中储存 20 天后再进行热处理,应力在热处理过程中会急剧增加。
- (3) 将直接粘贴芯片在粘合剂固化完成后进行

适当的热处理,可以避免芯片使用一段时间后,经过高温而产生的芯片表面应力的剧烈增加,进而导致对芯片性能和结构的危害。

致谢 感谢香港科技大学 Matthew M. F. Yuen、Philip Chan 教授为本实验提供硅压阻传感器芯片。

参考文献

- [1] Voleshin A S, Tsao P H, Pearson R A. In situ evaluation of residual stresses in an organic die-attach adhesive. ASME Journal of Electronic Packaging, 1998, 120: 314
- [2] Bittle D A, Suhling J C, Beaty R E, et al. Piezoresistive stress sensors for structural analysis of electronic packages. Journal of Electronic Packaging, 1991, 113: 203
- [3] Cordes R A, Suhling J C, Kang Y, et al. Optimal temperature compensated piezoresistive stress sensors rosettes. In: Proceedings of the Applications of Experimental Mechanics to Electronic Packaging, American Society of Mechanical Engineers, 1995: 13: 109
- [4] Suhling J C, Jaeger R C, Lin S T, et al. Design and calibration of optimized (111) silicon stress sensing test chips. In: the Proceedings of INTERPACK '97, 1997: 1723

- [5] Zou Y, Suhling J C, Johnson R W, et al. Complete stress state measurements in chip on board packages. IEEE 1998 International Conference on Multichip Modules and High Density Packaging, 1998: 405
- [6] Palaniappan P, Baldwin D F, Selman P J, et al. Correlation of flip chip underfill process parameters and materials properties with in-process stress generation. IEEE Transactions on Electronics Packaging Manufacturing, 1999, 22(1): 53
- [7] Zou Y, Suhling J C, Jaeger R C. Die surface stress variation during thermal cycling and thermal aging reliability tests. Proceedings of Electronic Components and Technology Conference, 1999: 1249
- [8] Jia Songliang, Zhu Haoying, Luo Yanbin. Study and application of piezoresistive stress test chip for IC package. Chinese Journal of Semiconductors, 1998, 19: 812 (in Chinese) [贾松良, 朱浩颖, 罗艳斌. 压阻型集成电路封装应力测试芯片的研究与应用. 半导体学报, 1998, 19: 812]

Evolution Residual In-Plane Stress During Curing Process and Thermal Treatment of COB Packages^{*}

Sun Zhiguo, Zhang Qun, Huang Weidong, Jiang Yuqi, Cheng Zhaonian and Luo Le

(Shanghai Institute of Microsystem and Information Technology, The Chinese Academy of Sciences, Shanghai 200051, China)

Abstract: A silicon piezoresistive sensor is applied here to in-situ record the curing stress profile, the distributions of the residual stress and the stress evolution profile during thermal treatment. It is also found that the residual stress will accumulate dramatically in the thermal treatment after 20 days' storage in air after the curing process, while the residual stress will be stabilized in a relatively low level after thermal treatment next to the curing process.

Key words: silicon piezoresistive sensor; curing; thermal treatment; residual stress

EEACC: 0170J

Article ID: 0253-4177(2002)08-0874-07

* Project supported by National Key Basic Research Plan of China(No. 199903108)

Received 31 October 2001, revised manuscript received 6 February 2002

© 2002 The Chinese Institute of Electronics