

SOI 热光调制器*

王章涛 樊中朝 夏金松 陈少武 余金中

(中国科学院半导体研究所 集成光电子国家重点联合实验室, 北京 100083)

摘要: 设计和制作了多模干涉马赫曾德型热光调制器。通过合理选择 SOI 光波导的埋层和包层的厚度, 使制作出的调制器有良好的综合性能。调制器调制深度为 91%, 功耗为 0.35W, 调制速度约为 $27\mu\text{s}$ 。减小多模干涉耦合器的设计误差和提高刻蚀均匀性可以改善调制器的性能。

关键词: SOI; 多模干涉耦合器; 调制器

EEACC: 4130

中图分类号: TN252

文献标识码: A

文章编号: 0253-4177(2004)10-1315-04

1 引言

光波导强度调制器是集成光学中的重要器件, 广泛应用在高速数模转换、光学逻辑回路、光传感技术等方面, 调制机理主要是基于光波导的电光效应和热光效应。其中电光效应的调制速度快, 缺点是在调制过程中会带来能量的衰减, 而且由大电流注入引起的发热会降低电光调制的效率。热光效应调制速度相对较慢, 非常适合具有热光系数大、热传导率高的材料。光学调制器的结构很多, 主要有干涉仪型、全内反射型、布喇格衍射型和定向耦合器型。

SOI 光波导具有良好的光学性能, 同时又与传统的硅加工工艺兼容, 近来在光电子器件方面得到广泛的应用, 但其导波层硅属中心对称的晶体, 直接电光效应很弱, 只能通过等离子色散效应和热光效应来进行折射率调制。等离子色散效应中注入的高浓度载流子会产生载流子吸收, 进而影响调制器的性能, 而且大的电流密度也会带来大的功耗^[1,2]。因此, SOI 热光调制器的研究有着良好的前景。基于 SOI 材料的 Y 分支干涉仪型热光调制器已经研制出来^[3], 但 Y 分支波导要求有很小的交叉角以保证光场的绝热传输, 这样又提高了工艺难度和增大了

器件的尺寸。多模干涉马赫-曾德型(MMI-MZI)调制器有结构紧凑、制作容差大、偏振不敏感等优点, 因此成为近来研究的热点^[4]。本文用多模干涉耦合器代替传统的 Y 分支设计制作了一种基于 SOI 的 MZI 型热光调制器, 实验证明器件有良好的性能。

2 工作原理

SOI 多模干涉马赫-曾德型调制器的结构由三部分组成: 1×2 多模干涉耦合器、相移臂和加热电极, 如图 1 所示。多模干涉耦合器作为分束器和合束器, 相移臂上的加热电极通过硅的热光效应改变输入到合束器的光场的初始相位, 从而进行强度调制。相移臂通过 S 型弯曲波导与多模波导连接, 以增加通道之间的间隔, 减小通道之间的光场和热场串扰。SOI 单模波导采用三维脊型结构^[5], 如图 2 所示。

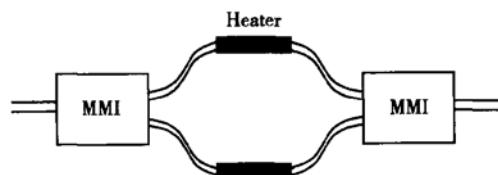


图 1 MMI-MZI 型调制器的结构

Fig. 1 Structure of MMI-MZI thermo-optic modulator

* 国家自然科学基金(批准号: 69990540), 国家高技术研究发展计划(批准号: 2002AA312060) 和国家重点基础研究发展计划(批准号: G20000366) 资助项目

王章涛 男, 1977 年出生, 博士研究生, 主要从事硅基光波导器件的研究。

2003-10-28 收到, 2003-12-01 定稿

© 2004 中国电子学会

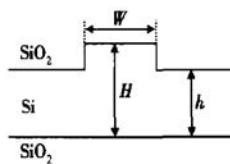


图 2 SOI 单模光波导的截面图

Fig. 2 Cross-section of SOI rib waveguides

由于硅有大的热光系数 $\frac{\partial n}{\partial T}$ 和高的热导率 K_{Si} , 在 $1.55\mu m$ 时分别为 $1.86 \times 10^{-4}/K$ 和 $149W/(m \cdot K)$, 因此 SOI 热光调制器有较高的调制速度和较低的功耗. 假设硅的热光系数与温度无关, 则相移臂上的相位变化可表示为:

$$\Delta\phi = \frac{\partial n}{\partial T} \times L \Delta T \frac{2\pi}{\lambda} \quad (1)$$

其中 L 为相移臂的长度; ΔT 为调制区域的温度变化. 由(1)式可得出实现 π 相移的温度变化为:

$$\Delta T_\pi = \frac{\lambda}{2L \partial n / \partial T} \quad (2)$$

在一维线性假设下, 可进一步推导出调制器实现 π 相移的功耗 P_π ^[6]:

$$P_\pi \approx \frac{\lambda K_{SiO_2} A_{eff}}{2D \partial n / \partial T} \quad (3)$$

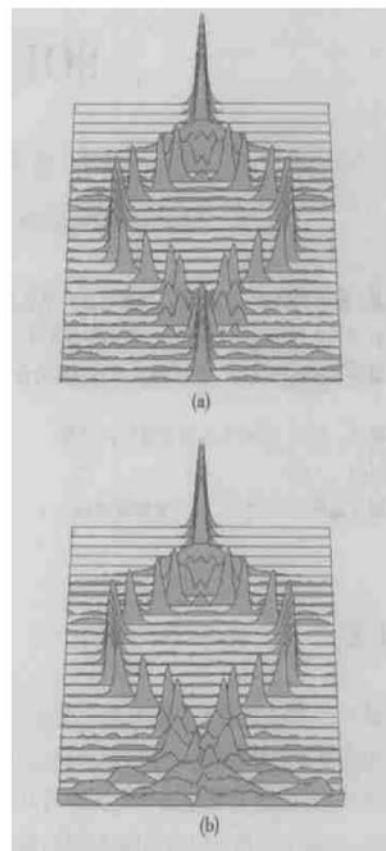
式中 K_{SiO_2} 为 SiO_2 的热导率; A_{eff} 为热量在脊型波导两侧扩散的有效宽度; D 为埋层 SiO_2 的厚度. 由(3)式可见, 调制器的功耗与埋层 SiO_2 的厚度成反比, 但厚的埋层 SiO_2 会阻碍加热后芯层热量向衬底扩散, 因而延长调制时间. 为降低功耗, 也可在两个相移臂之间腐蚀深的绝热槽以限制调制区能量的扩散, 但同样会降低调制速度. 因此, 在热光调制器中, 调制速度和功耗必须折中考虑. 基于上述理论, 用二维 BPM 方法模拟了热光调制器的光场分布, 如图 3 所示. 结果表明, SOI 调制器有很好的强度调制.

3 设计与制作

调制深度是衡量调制器性能的一个重要指标. 调制深度定义为:

$$\eta = \frac{P_{max} - P}{P_{max}} \quad (4)$$

式中 P_{max} 是调制器未加调制时输出的最大功率; P 是 π 相移调制时输出的功率. 影响调制器调制深度的因素很多, 其中多模干涉耦合器的优化设计对提

图 3 SOI 热光调制器的光场分布 (a) 未加调制; (b) 一个相移臂上进行 π 相移调制Fig. 3 Simulated optical fields distribution of modulator (a) Non-modulated; (b) π phase shifting in one arm

高调制深度起很大的作用. 由于多模波导的长度与宽度的平方成正比, 因此需要精确控制多模波导的宽度. 图 4 为多模波导的宽度和调制器的调制深度的关系, 多模波导的宽度设计为 $40\mu m$. 结果表明, 任何多模波导宽度的偏离都会降低调制器的调制深度.

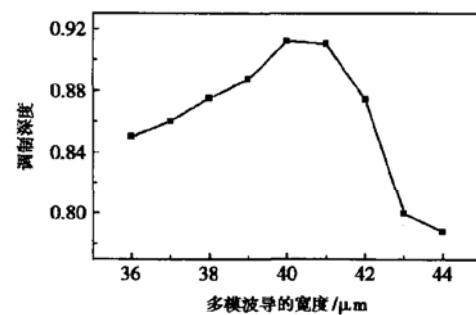


图 4 调制器的调制深度与多模波导宽度的关系

Fig. 4 Dependence of modulation depth on multi-mode waveguide width

在实验中,采用BESOI原始晶片,埋层 SiO_2 厚度为 $1\mu\text{m}$,单模波导的宽度为 $4\mu\text{m}$,外脊和内脊的高度分别为3.25和 $5\mu\text{m}$,相移臂的长度 $L=3000\mu\text{m}$ 。考虑到脊型波导刻蚀中的侧向腐蚀问题,多模波导设计为40, 40.4, 40.8和 $41.2\mu\text{m}$ 四种宽度,长度是 $2100\mu\text{m}$ 。热光调制器的制作工艺和传统的硅加工工艺兼容。首先,通过ICP干法刻蚀形成脊型波导,如图5所示。刻蚀气体为 $\text{C}_4\text{F}_8/\text{SF}_6/\text{O}_2(18:6:1)$,其中 SF_6 离化产生的F, SF_5 , SF_3 等活性粒子在对硅的刻蚀中起主要作用, C_4F_8 气体离化后的C, CF_2 , C_2F_4 等粒子在对硅刻蚀表面形成具有钝化作用的聚合物过程中起主要作用, O_2 的加入可以提高刻蚀速率和刻蚀的各向异性。刻蚀完成后,采用PECVD方法在硅表面生成厚为 200nm 的上覆盖层 SiO_2 ,然后在脊型波导上溅射厚为 $0.6\mu\text{m}$,宽为 $8\mu\text{m}$ 的Al电极条。最后SOI晶片经减薄和端面解理即可进行测试。

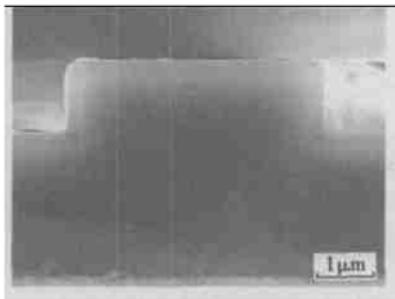


图5 单模脊型波导截面的SEM图

Fig. 5 SEM of cross-section of single-mode rib waveguide

4 实验结果

测量了SOI热光调制器的输出功率曲线,如图6所示。调制器实现 π 相移调制时的电流为 70mA ,对应的功耗为 0.35W 。当电流加大到 88mA 时,即完成第二个周期调制。图7分别示出了热光调制器不加调制和加调制时的近场输出。实验结果表明,SOI热光调制器能实现良好的强度调制。在图7(b)中,单模输出波导的位置已基本上没有光输出,但在其两侧,却有明显的光斑,这是相移臂上输出的相位相反的光场经过干涉后以辐射模的形式在输出波导两侧的泄漏,这与二维BPM的模拟结果是一致的。

热光调制器的最大调制深度为91%,比Y分支结构的调制器有所下降,原因主要是由二维BPM

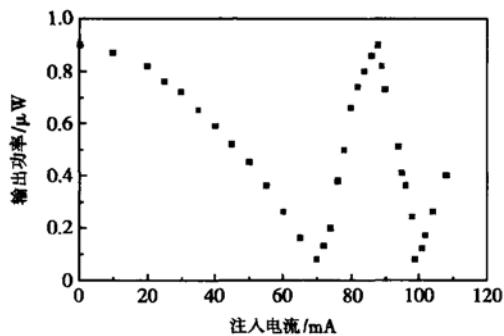


图6 输出功率和注入电流的关系

Fig. 6 Dependence of output power on injection current

模拟方法带来的设计误差引起的。这种误差带来的直接后果就是多模干涉耦合器不能很好地实现 3dB 的功能,从而造成调制深度的下降。此外,热光调制器还要求两个相移臂之间有完美的对称性,但在实际的制作过程中,光刻和刻蚀等工艺均在一定程度上破坏了这种对称性,结果影响了调制器的调制深度。因此,提高光刻的精度和刻蚀的均匀性可提高调制器的性能。

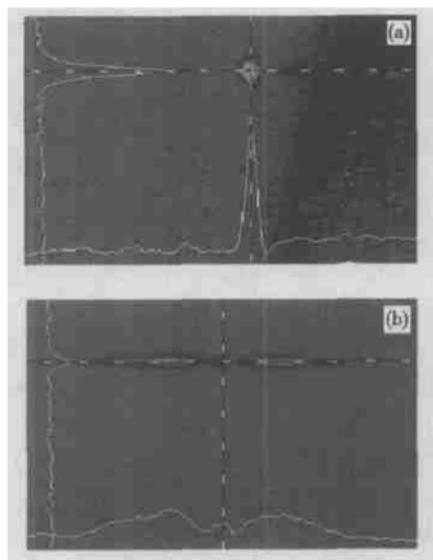


图7 SOI热光调制器的近场输出 (a) 不加调制; (b) 电流为 77mA 的调制

Fig. 7 Measured near-field images of modulator (a) Non-modulated; (b) π phase shifting

热光调制器的调制速度大约为 $27\mu\text{s}$,这样快的调制速度是由硅材料本身具有的大的热光系数和高的热导率决定的,但和SOI晶片的埋层有直接的关系。同时上覆盖层 SiO_2 对其也有一定的影响。上覆

盖层越薄,由加热电流产生的热量向下扩散得越快,而且消耗在上覆盖层的热量就越少,因此调制速度加快,功耗降低;但薄的上覆盖层会降低对光场的限制,增大调制器的损耗。所以应当根据需要,合理地选择上覆盖层的厚度。

5 结论

采用传统的硅加工工艺制作了 SOI 多模干涉马赫-曾德型热光调制器。用二维 BPM 方法模拟了调制器的调制机制并分析了影响调制器调制深度、调制速度和功耗的各项因素。制作的调制器能实现良好的强度调制,调制深度为 91%,功耗为 0.35W,调制速度为 27μs。减小多模干涉耦合器的设计误差和提高刻蚀均匀性可以改善调制器的性能。

参考文献

- [1] Treyz G V. Silicon Mach-Zehnder waveguide interferometers operating at 1.3μm. IEEE Electron Device Lett, 1991, 27(2):
- [2] Yan Qingfeng, Yu Jinzhong. Effects of carriers absorption on Mach-Zehnder interferometer electrooptical modulator in silicon-on-insulator. Chinese Journal of Semiconductors, 2002, 23(12): 1308 (in Chinses) [严清峰, 余金中. 载流子吸收对 SOI Mach-Zehnder 干涉型电光调制器性能的影响. 半导体学报, 2002, 23(12): 1308]
- [3] Wei Hongzhen, Yu Jinzhong, Xia Jinsong, et al. Mach-Zehnder interferometer thermo-optical modulator with fast response. Chinese Journal of Semiconductors, 2002, 23(5): 509 (in Chinses) [魏红振, 余金中, 夏金松, 等. 快速响应 SOI 马赫-曾德热光调制器. 半导体学报, 2002, 23(5): 509]
- [4] Mašanović M L, Skogen E J, Barton J S, et al. Multimode interference-based two-stage 12 light splitter for compact photonic integrated circuits. IEEE Photonics Technol Lett, 2003, 15(5): 706
- [5] Soref R A, Schmidchen J, Petermann K. Large single-mode rib waveguides in GeSi/Si and Si-on-SiO₂. IEEE J Quantum Electron, 1991, 27(8): 1971
- [6] Ivo R, Giuseppe C, Francesco G, et al. Silicon-on-insulator guided-wave structures for thermo-optic switching applications. Proceedings of SPIE, 2000, 3007: 22

SOI Thermo-Optic Modulator*

Wang Zhangtao, Fan Zhongchao, Xia Jinsong, Chen Shaowu and Yu Jinzhong

(State Key Laboratory on Integrated Optoelectronics, Institute of Semiconductors,
The Chinese Academy of Sciences, Beijing 100083, China)

Abstract: SOI based MMI-MZI thermo-optic modulator is designed and fabricated. The modulator fabricated has excellent performance by the optimization on the thickness of buried and upper cladding layer in SOI waveguide. The modulator has 91% of modulation depth and 0.35W of power consumption. The modulation speed is about 27μs. Decrease in the design errors of the multimode waveguides and enhancement of etching uniformity can improve the characteristics of the thermo-optic modulator.

Key words: SOI; multimode interference coupler; modulator

EEACC: 4130

Article ID: 0253-4177(2004)10-1315-04

* Project supported by National Natural Science Foundation of China(No. 69990540), National High Technology Research and Development Program of China(No. 2002AA312060), and State Key Development Program for Basic Research of China (No. G20000366)

Wang Zhangtao male, was born in 1977, PhD candidate. His research field mainly involves in silicon based integrated optics and optoelectronics.